

J-PARC KOTO 実験における CsI 電磁カロリメーター両
側読み出し機構のためのフロントエンド回路の開発

原 宜広

大阪大学大学院 理学研究科 物理学専攻
山中卓研究室 博士前期課程 2 年

2019/02/04

概要

J-PARC KOTO 実験は、中性 K 中間子の稀な崩壊 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ を用いて標準理論を超える新物理を探索する実験である。この崩壊の分岐比は標準理論で 3.0×10^{-11} と予想されている。現在の分岐比の上限値は、KOTO 実験の 2015 年のデータを解析して得られた 3.0×10^{-9} (90% C.L.) であり、標準理論の予測分岐比に到達するためには、さらなる背景事象の排除が必要である。

主な背景事象の一つである中性子背景事象を削減するために、我々は CsI カロリメーターに新たな半導体光検出器 (MPPC) を取り付け、CsI カロリメーターを両側から読み出す機構を導入した。本研究では、MPPC の信号増幅や制御・モニタリングを行うための低消費電力なフロントエンド回路を開発した。まず、MPPC の制御・モニタリングに必要な、MPPC の暗電流の測定回路、印加電圧 (HV) の測定回路、HV 制御回路などを設計し、各機能が制御・モニタリングに必要な性能を満たしていることを確認した。また、先行研究で設計されていた信号読み出し用アンプ回路の問題点を指摘し、オペアンプの変更やテスト用のパルス入力回路の改良などを行なった。改良後の信号用アンプ回路の特性を組み込んだシミュレーションで中性子背景事象を 1/11 に削減することができ、KOTO 実験が標準理論の予測感度に到達するための性能を満たしている。

また、KOTO 実験の CsI カロリメーター実機に全数のフロントエンド基板の導入し、MPPC やフロントエンド基板が正常に動作していることを確認した。

目次

第 1 章	序論	8
1.1	KOTO 実験	8
1.1.1	$K_L \rightarrow \pi^0 \nu \bar{\nu}$	8
1.1.2	ビームライン	8
1.1.3	検出器の概要	10
1.1.4	信号事象の再構成	11
1.1.5	2015 年の物理ランの結果	11
1.1.6	中性子背景事象	12
1.2	CsI カロリメーター両側読み出し機構	12
1.2.1	全体像	13
1.2.2	本研究の目的および流れ	14
第 2 章	MPPC	16
2.1	MPPC の原理と特性	16
2.1.1	原理	16
2.1.2	MPPC の暗電流	16
2.2	MPPC 間の接続手法	18
2.3	放射線による影響	18
2.3.1	MPPC の性能への影響の評価	20
2.3.2	陽電子ビームを用いた評価	23
2.4	まとめ	25
第 3 章	MPPC の制御・モニタリング回路の開発	26
3.1	求められる機能	26
3.1.1	暗電流測定	26
3.1.2	MPPC の HV 制御	26
3.1.3	HV の測定	27
3.1.4	基板温度の測定	27
3.2	制御・モニタリング回路の概要	27
3.3	Daughter 基板の開発	28
3.3.1	暗電流測定	29
3.3.2	MPPC の HV のオンオフ制御	34
3.3.3	HV の測定	36
3.3.4	基板温度の測定	38
3.3.5	Daughter 基板の消費電力	38

3.4	Mother 基板の開発	39
3.4.1	Mother 基板の機能	39
3.4.2	Mother 基板の消費電力	39
3.5	まとめ	41
第 4 章	信号読み出し用アンプ回路の開発	42
4.1	アンプ回路のゲインの決定	42
4.2	オペアンプの変更	43
4.2.1	波形の歪み	43
4.3	テストパルス回路の見直し	47
4.4	その他の変更	51
4.4.1	クロストークの削減	51
4.4.2	静電保護機能の追加	52
4.5	性能評価	53
4.5.1	周波数特性	55
4.5.2	ノイズレベル	56
4.5.3	波高の線形性	56
4.6	まとめ	56
第 5 章	実際の両側読み出し機構の性能評価と基板の設置	58
5.1	実機を用いた宇宙線測定	58
5.1.1	セットアップ	58
5.1.2	MPPC の波高	60
5.1.3	時間分解能	60
5.2	フロントエンド基板の設置	61
5.2.1	基板設置機構	61
5.2.2	基板の設置	63
5.2.3	配線後の MPPC 全数の動作確認	63
5.3	真空試験	65
5.3.1	セットアップ	65
5.3.2	結果	66
5.4	まとめ	67
第 6 章	議論	69
6.1	波形取得 ADC の飽和	69
6.2	実際のオペレーションでの制御・モニタリング機能の使用	70
第 7 章	結論	73
付録 A	制御・モニタリング機能の通信の詳細	74
A.1	SPI 通信	74
A.2	I/O エキスパンダーを使用した SPI 通信	74
A.2.1	通信に必要な信号線の数	74

A.2.2 通信の仕組み	75
付録 B 制御・モニタリング回路の付録	78
B.1 暗電流測定回路におけるダークパルスの平滑化	78
B.2 HV のオンオフ制御回路のスイッチの漏れ電流への要求	79
付録 C 旧設計の信号用アンプ回路のベッセルフィルタ込みでの波形の歪み	80

目 次

1.1	J-PARC の全体像	9
1.2	J-PRAC ハドロン実験施設内の K_L ビームライン	9
1.3	KOTO 実験の検出器	10
1.4	CsI カロリメーターの断面図	11
1.5	2015 年物理ランの結果	12
1.6	中性子背景事象	13
1.7	両側読み出し機構の概要図	13
1.8	両側読み出し機構の全体像	14
1.9	MPPC の読み出しの概要	15
2.1	MPPC の構成図と外観	17
2.2	MPPC の I-V 特性	17
2.3	MPPC 間の接続の回路図	18
2.4	実際に接着した MPPC の様子。	19
2.5	MPPC の受ける放射線量のマップと放射線量と暗電流の関係	19
2.6	放射線損傷前後での性能測定の設定アップ	20
2.7	放射線照射前後の波高の変化	21
2.8	放射線照射前後の I-V カーブ	21
2.9	ハイブリッド接続に用いている抵抗と読み出し回路の抵抗による電圧降下の概要	22
2.10	MPPC の増幅率と検出効率の電圧依存性	22
2.11	ELPH での設定アップ	23
2.12	CFTIME の定義	24
2.13	時間差の時間分解能とエネルギーの相関。	24
3.1	制御・モニタリング回路の概要	28
3.2	Daughter 基板の実機の写真	28
3.3	暗電流測定回路の回路図	29
3.4	LTC2055 の GND 付近の出力特性	30
3.5	暗電流測定回路の DC 性能	31
3.6	暗電流測定回路の較正	32
3.7	実際の電流値と較正によって得た値との差	33
3.8	I-V カーブの比較	33
3.9	HV のオンオフ制御の回路図	34
3.10	ラッチ付きシフトレジスタの動作概要	35

3.11	HV 測定回路と温度測定回路の回路図	36
3.12	暗電流測定回路の DC 性能	37
3.13	HV 測定回路の較正	38
3.14	電源電圧の測定回路、温度測定回路の回路図	40
3.15	Mother 基板の写真	40
3.16	デジタルマルチメーターで測定した値と電源電圧測定回路で測定した値の比較	41
4.1	信号用アンプ回路の回路図	43
4.2	ELPH での宇宙線測定で得られた波高の分布 (左) と KOTO 実験の CsI 結晶の相対的な光量の分布 (右)	44
4.3	AD8034 の出力波形	45
4.4	オペアンプのマイナス入力端子の応答	45
4.5	AD8065 の出力波形	46
4.6	フィルター通過前後の波形	46
4.7	ベッセルフィルター通過後の波形 (AD8065)	47
4.8	中性子背景事象と信号事象の、MPPC で測定した時間と PMT で測定した時間の差の分布	48
4.9	光子と中性子の光量の違い	49
4.10	テストパルス回路の概要	49
4.11	テストパルス回路の回路図	50
4.12	テストパルスの入力波形と出力波形	50
4.13	チャンネル間のずれ	51
4.14	クロストークの波形	52
4.15	保護ダイオードを追加した周辺の回路図	53
4.16	MPPC が短絡した場合に信号用アンプと暗電流用アンプにかかる電圧	54
4.17	ESD 保護ダイオードの有無での波形	54
4.18	MPPC の信号波形の周波数成分	55
4.19	オペアンプ変更前後のアンプ回路の周波数特性	55
4.20	アンプ回路のノイズレベル	56
4.21	アンプ回路の波高の線形性	57
5.1	宇宙線測定のセットアップ概要	59
5.2	宇宙線測定の MPPC 側の読み出し	59
5.3	宇宙線測定で得られた MIP の波高	60
5.4	宇宙線測定で得られた時間差の時間分解能の分布と時間分解能と波高の相関	61
5.5	基板の設置場所の概要	62
5.6	CsI カロリメーターの外周部の写真	62
5.7	基板設置機構の詳細	63
5.8	基板ホルダーの詳細	64
5.9	同軸ケーブルの配線の概要と実際のインストールされた基板周辺の写真	64

5.10	事前テストの I-V カーブと今回測定した I-V カーブ、55 V での暗電流の比の分布	65
5.11	異常な暗電流値となった個体の I-V カーブ	66
5.12	真空テストのセットアップ概要（左）と実際のテスト用真空タンク内の様子（右）	66
5.13	信号波形と MPPC の I-V カーブの大気圧中での測定結果と真空中での測定結果の比較	67
6.1	1.5 GeV のエネルギーが 10cm 角領域に落ちた場合の波高	69
6.2	1.5 GeV のエネルギーが 10cm 角領域に落ちた場合に非線形応答のある領域に達してしまうチャンネル	70
6.3	通信の様子	71
6.4	モニタリングの結果	72
6.5	陽子ビームの時間構造	72
A.1	SPI 通信の概要	75
A.2	通常の SPI 通信の手順	76
A.3	本研究での SPI 通信の手順	77
B.1	漏れ電流の大きいスイッチを使用した場合の動作	79
C.1	ベッセルフィルター通過後の波形（AD8034）	80
C.2	オペアンプ変更前の波形取得 ADC で記録される波形の波高と CFTime の相関	81

表 目 次

3.1	LTC2055 の主な性能	30
3.2	LTC1867L の主な性能	31
3.3	AQY410S の主な性能	35
3.4	LTC1865L の主な性能	36
3.5	MAX6610 の主な性能	37
3.6	Daughter 基板 1 枚あたりの消費電力	39
3.7	Mother 基板 1 枚あたりの消費電力	41

第1章 序論

この章では、まず KOTO 実験について説明する。次に、KOTO 実験 CsI 電磁カロリメーターの両側読み出し機構について説明し、本研究の目的を述べる。

1.1 KOTO 実験

KOTO 実験は、 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ という K 中間子の稀崩壊を通じて標準理論を超える新たな物理を探索する実験である。この節では、KOTO 実験で探索している $K_L \rightarrow \pi^0 \nu \bar{\nu}$ と、実験を行なっている施設および検出器、最新の解析結果と背景事象について説明する。

1.1.1 $K_L \rightarrow \pi^0 \nu \bar{\nu}$

K 中間子の稀崩壊 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ は CP 対称性を破る崩壊であり、分岐比は標準理論で $(3.0 \pm 0.3) \times 10^{-11}$ と予想されている [1]。この分岐比の誤差は、他の実験で測定されている CKM 行列のパラメーターによる寄与が大きいが、理論計算による誤差は 2% と小さい [1]。今後、B 中間子の実験によって CKM 行列のパラメーターによる誤差は小さくなることが期待される。

分岐比が小さく、理論的不定性も小さいため、新たな物理の関与によって分岐比が標準理論の予想から異なる場合にその違いを捉えやすく、CP 対称性を破る新物理を探索するのに適している。例えば、Minimal Supersymmetric Standard Model (MSSM) と呼ばれる新物理による寄与を仮定すると分岐比は約 10 倍大きくなると予測されている [2]。

KOTO 実験では、 $\mathcal{O}(10^{-11})$ の実験感度を目指し実験を行なっている。実験による現在の分岐比の上限値は、KOTO 実験によって定められた 3.0×10^{-9} (90% C.L.) [3] である。この結果については、1.1.5 で説明する。

1.1.2 ビームライン

KOTO 実験は、茨城県東海村にある大強度陽子加速器施設 J-PARC のハドロン実験施設で行なわれている。図 1.2 に J-PARC の全体像を示す。J-PARC のメインリングで 30 GeV まで加速された陽子が、ハドロン実験施設に導かれる。

図 1.2 に KOTO 実験で用いているビームラインを示す。陽子のビームライン中に置かれた金の標的 (T1 Target) で陽子を反応させ、K 中間子を生成している。 K_L ビームラインの長さは約 20 m で、光子吸収用の 70 mm 厚の鉛 (Photon Absorber)、二つのコリメーター、荷電粒子排除用の電磁石が設置されている。ビームはコリメーターによって $7.8 \mu\text{Sr}$ まで絞られる。検出器に到達する粒子は、 K_L 、ビーム中の中性子、Photon Absorber を通

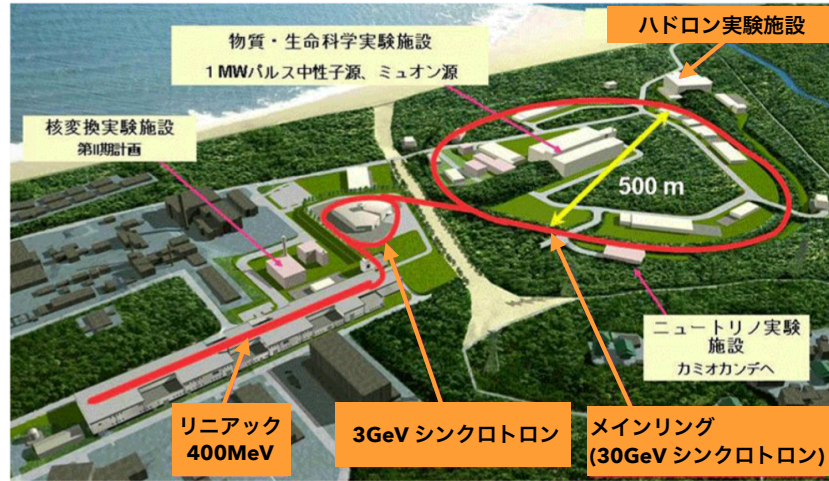


図 1.1: J-PRAC の全体像 [4]。

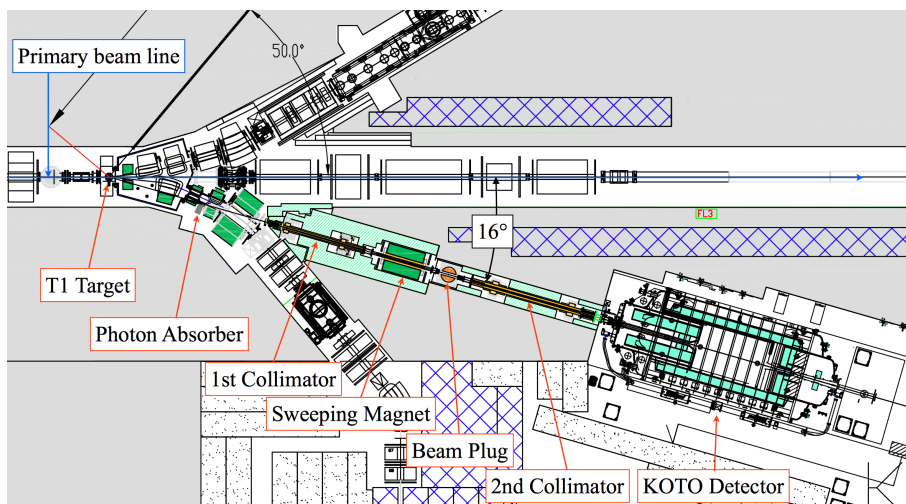


図 1.2: J-PRAC ハドロン実験施設内の K_L ビームライン [5]。

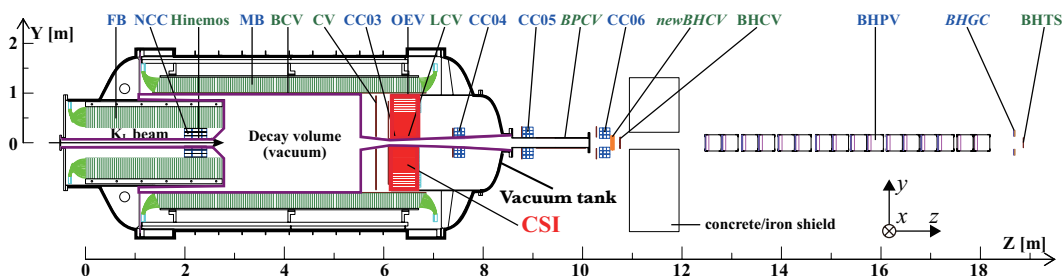


図 1.3: KOTO 実験の検出器。赤色で CSI と書かれているものが CsI 電磁カロリメーターである。真空タンク（図中 Vacuum Tank）の内側は真空 (0.1 Pa) で、特に紫色で示した線の内側のビームが通過する領域と崩壊領域は 10^{-5} Pa になっている。

過した光子、カロリメーターで散乱した中性子およびカロリメーターで絞られずビーム周りに分布する中性子（以降これらの中性子をビームハロー中性子と呼ぶ）である。 K_L ビームラインでは、標的に照射した陽子数 2×10^{14} あたり 4.2×10^7 個の K_L が得られる [6, 7]。

1.1.3 検出器の概要

図 1.3 に KOTO 実験の検出器を示す。 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ の信号は、ニュートリノが検出できないため、 π^0 が崩壊して生じる二つの光子のみである。KOTO 実験の検出器は、光子検出用のヨウ化セシウム (CsI) 結晶で構成された電磁カロリメーター（以降 CsI カロリメーターと呼ぶ）と崩壊領域を取り囲む VETO 検出器群で構成されている。CsI カロリメーター以外の VETO 検出器群は二つの光子以外に粒子がないことを観測するための検出器である。CsI カロリメーターを含む多くの検出器は真空タンク内にあり、内部は真空になっている。検出器周辺の領域では 0.1 Pa で、ビームが通過する領域と崩壊領域は 10^{-5} Pa であり、ビーム中の中性子と残存ガスが反応して生成された π^0 による背景事象を削減している。本研究で開発する両側読み出し機構用フロントエンド回路も真空タンク内に設置される。

ここでは、本研究に関係のある CsI カロリメーターについて述べる。CsI カロリメーターはタリウム (Tl) などをドーピングしていない CsI 結晶で構成されている。結晶には 25 mm 角の結晶（以降 スモール結晶と呼ぶ）と、50 mm 角の結晶（以降 ラージ結晶と呼ぶ）の 2 種類があり、スモール結晶は 2240 本、ラージ結晶は 476 本使用されている。結晶の長さは 50 cm で、図 1.4 のように直径約 1.9 m の支持用構造体（以降 シリンダーと呼ぶ）に円柱状に積載されている。CsI 結晶のシンチレーション光はビーム下流側に取り付けられた光電子増倍管 (PMT) で観測している。PMT からの信号は 125-MHz サンプルングで波形を取得できる ADC（以降、波形取得 ADC と呼ぶ）[8] で記録している。

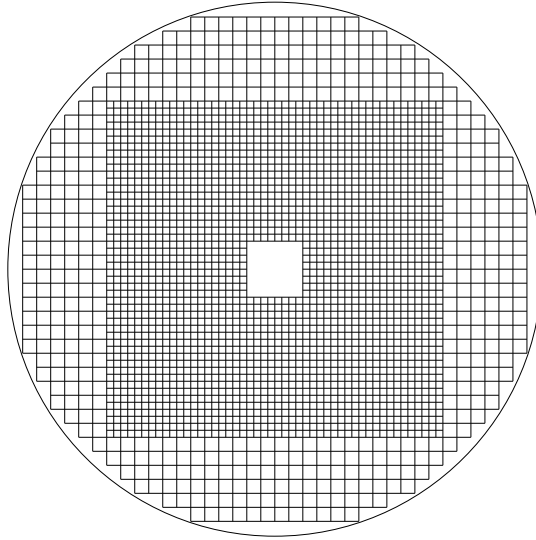


図 1.4: CsI カロリメーターの断面図。直径 1.9 m の構造体に円柱状に結晶が積載されている。中央の領域が 25 mm 角の スモール結晶、外側が 50 mm 角の ラージ結晶 で構成されている。

1.1.4 信号事象の再構成

KOTO 実験では、以下で説明する二つの値で特定の領域（信号領域）を定義し、この領域に入る事象を $K_L \rightarrow \pi^0 \nu \bar{\nu}$ による信号事象の候補としている。一つ目は、再構成した π^0 の崩壊位置で、測定した二つの光子のエネルギーと CsI カロリメーター上の反応位置から π^0 の崩壊位置を再構成している。二つ目は、 π^0 の運動量のビーム軸に垂直な成分（横方向運動量）である。信号事象ではニュートリノが横方向運動量を持ち去るため、 π^0 も横方向運動量を持つ。再構成した π^0 の崩壊位置と光子のエネルギーと CsI カロリメーター上の反応位置を用いて、横方向運動量を再構成する。シミュレーションで得られた信号事象の分布と、予測される背景事象の分布を考慮し、信号領域を定めている。

1.1.5 2015 年の物理ランの結果

KOTO 実験は 2015 年の物理ランで標的に照射した陽子数 2.2×10^{19} 分のデータを取得した。このランの解析結果 [3] を図 1.5 に示す。今回の結果では信号領域内に事象はなく、崩壊分岐比の上限値を 90%信頼度で 3.0×10^{-9} と定め、KEK E391a 実験によって定められていた上限値 2.6×10^{-8} (90% C.L.) [9] を約 10 倍更新した。

今回の結果で、最も寄与の大きい背景事象はビームハロー中性子による事象（以降、中性子背景事象と呼ぶ）である。この背景事象の詳細は次項で述べる。CsI カロリメータ上でのクラスター形状の違いなどによって中性子背景事象はすでに 5 桁削減されており、今回の結果では残存する中性子背景事象は 0.24 ± 0.17 事象と予測されている。

この場合、標準理論で予測される信号を 1 事象観測できる感度では、10 事象の中性子背景事象が残ってしまう。標準理論の予測感度に到達するために、解析手法の改良で期待さ

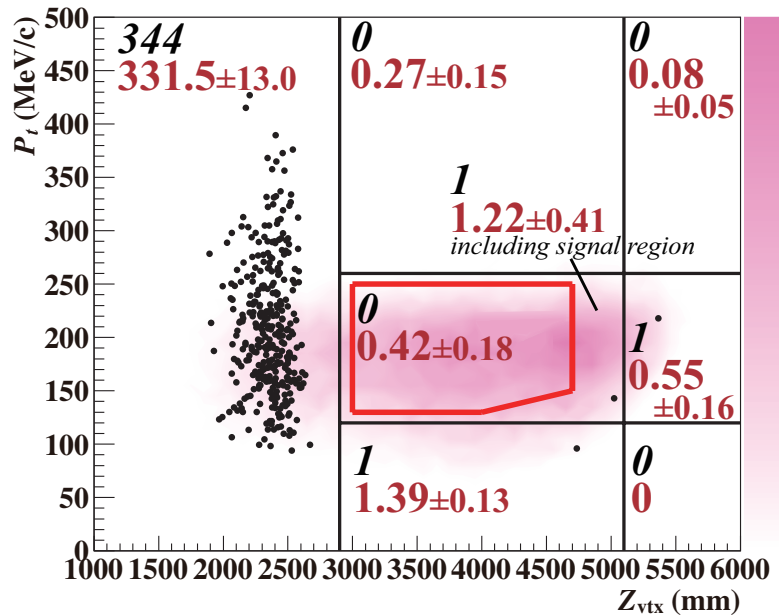


図 1.5: 2015 年物理ランの結果 [3]。横軸は再構成された π^0 が崩壊した z 位置、縦軸は π^0 の持つ横方向運動量。赤い枠で囲まれた領域が信号領域である。各領域の黒い数字は観測された事象数、赤い数字は予測された背景事象数を表す。また、シミュレーションで得られた信号事象の分布を赤紫色で示している。

れる 1/4 の削減に加えて、さらに別手法にて中性子背景事象を一桁削減することが必要不可欠である。

1.1.6 中性子背景事象

ここでは、現在の KOTO 実験で主な背景事象である中性子背景事象について述べる。図 1.6 右に示すように、ビームハロー中性子が CsI カロリメーターに入射しハドロンシャワーを引き起こし、そのシャワー内の新たな中性子が CsI カロリメーターの別の位置で反応すると、二つのクラスターができてしまい、背景事象となる場合がある。解析手法の改良以外で中性子背景事象を一桁削減するために、我々は CsI カロリメーターの機能を強化した。次節で、このカロリメーター増強について説明する。

1.2 CsI カロリメーター両側読み出し機構

中性子背景事象を削減するために、CsI 結晶のシンチレーション光を上流側からも読み出す機構を導入した。図 1.7 に両側読み出し機構の概要を示す。上流側の光検出器として、我々は半導体光検出器である MPPC (Multi Pixel Photon Counter) を採用した。MPPC の詳細については 2 章で説明する。この機構により、上流側に到達するシンチレーション

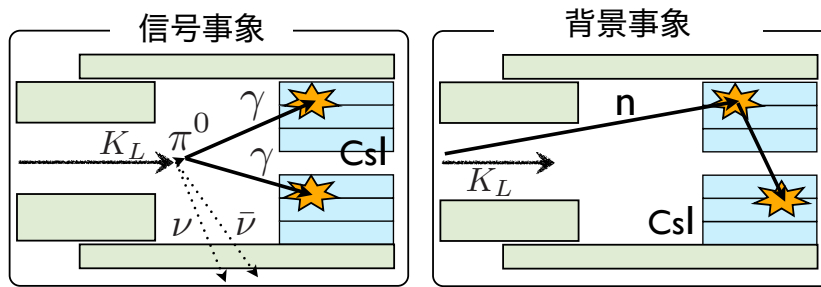


図 1.6: 左が $K_L \rightarrow \pi^0 \nu \bar{\nu}$ による事象。右がビームハロー中性子による背景事象。

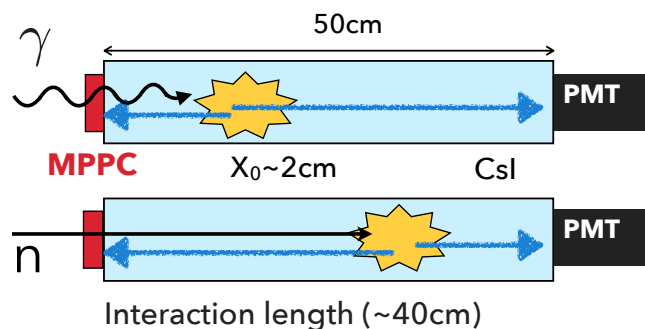


図 1.7: 両側読み出し機構の概要図。シンチレーション光の到達時間差から反応位置を推定すると中性子と光子の弁別が可能になる。

光と下流側に到達するシンチレーション光の時間差を測定することが可能になる。到達時間の差から結晶の奥行き方向の反応位置を特定する。光子は CsI 結晶中での放射長が 2 cm であるため、結晶上流側でシャワーを作る。一方で、中性子は nuclear interaction length が 38 cm であるため、結晶中でほぼ一様に反応する。そのため、反応位置の違いから中性子と光子を識別できる。また、図 1.6 右に示すように、中性子背景事象の二つ目のヒットは反応が下流側に分布するため、光子との反応位置の差が顕著になり、中性子による事象を効率的に削減できる。

1.2.1 全体像

両側読み出し機構の全体像を図 1.8 に示す。我々は MPPC をスモール結晶に一つ、ラージ結晶に四つ接着し、合計 4080 個の MPPC を使用した。MPPC の信号は 3.5 m の同軸ケーブル¹を通して、CsI 結晶を保持しているステンレスシリンダーの外周に置かれている読み出し基板に送られる。同軸ケーブルは配線の際に CsI 結晶前面を通るため、ケーブルの量が多いと CsI カロリメーターの不感性が増してしまう。そこで、図 1.9 のように四つの MPPC を同軸ケーブルまたは基板上的配線によって 1 つの組に接続し、CsI 結晶表面を通るケーブルの数を 1020 本に削減している。

さらに読み出しチャンネルの数を削減するために、4 組の MPPC の信号を読み出し基板上の加算回路を用いて足し上げる。これらの機構によって、MPPC の読み出しチャンネル

¹ ヒロセ電機株式会社製 U.FL-2LPHF6-068N2T-A を用いた。

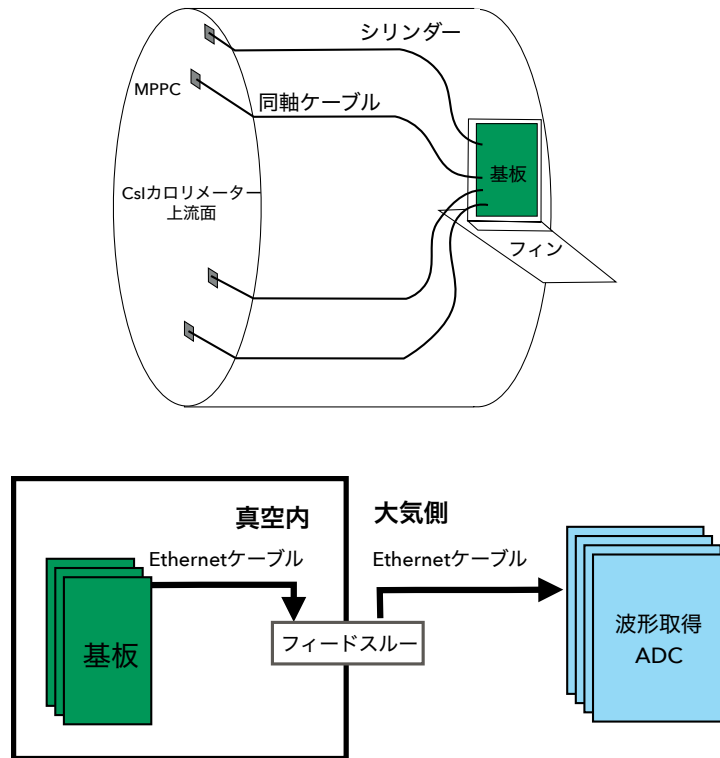


図 1.8: 両側読み出し機構の全体像。上: MPPC から基板まで、下: 基板から波形取得 ADC までの概要を示す。

ル数を 256ch^2 に抑える。KOTO 実験では、信号用のケーブルにイーサネットケーブルを使用しており、イーサネットケーブル 1 本で 2 チャンネル分の信号を伝送している。そのため、MPPC の読み出しに必要なイーサネットケーブルは 128 本で、信号を真空タンク内と大気側を繋ぐフィードスルーを通して、真空外にある波形取得 ADC に繋がれる。

1.2.2 本研究の目的および流れ

両側読み出し機構に必要なフロントエンド回路の要素は MPPC 間の接続、信号読み出し用アンプ回路、MPPC の制御・モニタリング回路の三つである。三つの要素の内、MPPC 間の接続と信号用アンプ回路は佐藤友太氏が開発したが、信号用アンプ回路には課題点が残されていた [10]。

本研究の目的は、制御・モニタリング回路の開発、信号用アンプ回路の改良を行い、両回路を統合して実際に KOTO 実験で用いられるフロントエンド基板を作成、評価することである。

²1020 組の MPPC をさらに 4 つ加算すると読み出しチャンネル数は 255ch になるが、実際には 3 組しか加算していないチャンネルが 4 つあるため 256ch となっている。

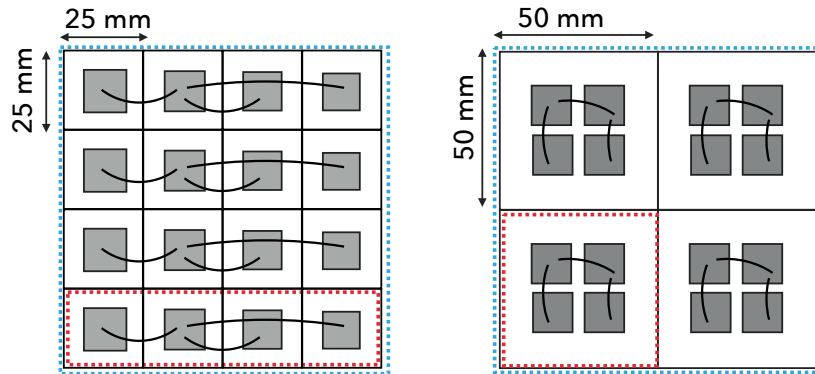


図 1.9: 左 : スモール結晶は横に並んだ四つの MPPC を同軸ケーブルでつなぐ。さらに縦に 4 組の MPPC の信号を回路で加算する。右 : ラージ結晶は同じ結晶に接着された四つの MPPC を基板上の配線パターンで接続する。さらに 4 組の MPPC の信号を加算する。

本研究で開発する制御・モニタリング回路は、実験中の MPPC の動作を制御及びモニタリングするために用いられる。そのために必要な主な機能は以下の三つである。

- 放射線損傷による MPPC の暗電流の増加に対応できる、数十 nA から 700 μ A までの高いダイナミックレンジを持つ電流測定機能
- MPPC に印加されている電圧 (約 60 V) を数十 mV の精度で測定できる電圧測定機能
- 印加されている電圧を MPPC 1 組単位でオンオフできる機能

これらのフロントエンド回路は真空中に設置されるため、冷却機能を考慮して数十 W 程度の低消費電力でなければならない。本研究では、この限られた条件の下で各要素の開発を行った。

以下に本論文の流れを示す。

- 2 章 : MPPC の特性と MPPC 間の接続、放射線による影響について述べる。
- 3 章 : 制御・モニタリング回路の開発について述べる。
- 4 章 : 信号用アンプ回路の開発について述べる。
- 5 章 : 実機を用いた宇宙線の測定と実機の基板の設置、真空試験について述べる。
- 6 章 : 実際のオペレーションに向けての議論・考察を行う。
- 7 章 : 本研究の結論を述べる。

第2章 MPPC

この章では、両側読み出し機構に用いている MPPC の動作原理と特性、MPPC 間の接続手法を説明し、実験中の放射線による影響を評価する。

2.1 MPPC の原理と特性

2.1.1 原理

MPPC とは、図 2.1 のようにガイガーモードの APD (Avalanche PhotoDiode) とクエンチング抵抗で構成される要素 (以降ピクセルと呼ぶ) が複数並列に接続された Si 半導体光検出器である。ここでは、ガイガーモードの APD について説明する。ガイガーモードの APD には、逆電圧を印加して使用する。逆電圧を印加した APD に光が入射すると、空乏層で電子-正孔対が生成される。この電子-正孔対は電場によって加速され、新たな電子-正孔対を生む。ある一定以上の逆電圧を印加している場合、この過程が連鎖的に発生し (アバランシェと呼ぶ)、最終的には MPPC のアノード-カソード間が大量のキャリアによって短絡される。この現象をブレークダウン、ブレークダウンが起こり始める逆電圧をブレークダウン電圧 V_{br} と呼ぶ。ガイガーモード APD には、このブレークダウン電圧以上の逆電圧を印加する。短絡によって MPPC のアノード-カソード間に溜まっていた電荷が放出され、これが光検出の信号となる。短絡による電流によってクエンチング抵抗で電圧降下が生じ、逆電圧がブレークダウン電圧以下になり短絡が止まる。

このような過程で信号出力が得られるため、1 光子を検出した際の信号の大きさは、入射光子のエネルギー¹に依らず以下で説明するように一定の電荷が出力されることが特徴である。複数の APD に光子が入射した場合、反応した APD の数だけ加算された電荷が出力される。印加電圧とブレークダウン電圧との差を V_{over} と定義すると、短絡時に 1 ピクセルから出力される電荷量 Q は $Q = CV_{over}$ で与えられる。 C は MPPC の 1 ピクセルあたりの静電容量である。今回用いる MPPC の場合、 $V_{over} \sim 3 \text{ V}$ で用いることが多い。特に $V_{over} = 3 \text{ V}$ となる印加電圧を V_{op} と定義する。

2.1.2 MPPC の暗電流

ここでは、MPPC の特性のうち本研究に関わりの深い暗電流について説明する。MPPC は半導体であるため、光が当たっていない状態でも空乏層内での熱励起によって電子-正孔対が生成される。ブレークダウン電圧以上の電圧を印加している場合、これらのキャリアが起因となり短絡が発生し MPPC が光を受けた場合と同じ信号が出力される。この信

¹エネルギーが Si のバンドギャップ以下の場合には、電子-正孔対が作られないため、信号は出力されない。

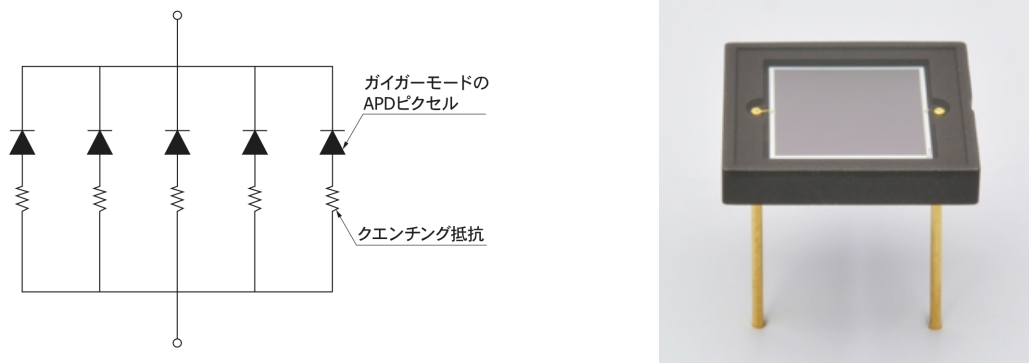


図 2.1: (左) MPPC の構成図 [11]。ガイガーモードの APD とクエンチング抵抗が直列に繋がった基本単位 (ピクセル) が複数並列に接続されている。(右) 本研究で使用している MPPC の外観 [12]。型番 S13360-6050CS。

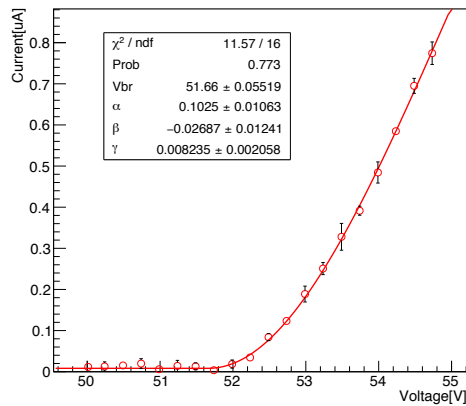


図 2.2: MPPC の I-V 特性。

号をダークパルスと呼び、今回使用した MPPC では約 2 MHz 程度で発生している。ダークパルスによる電流を暗電流と呼び、 V_{op} 程度の逆電圧をかけた場合では平均で $0.5 \mu\text{A}$ 程度である。MPPC が放射線損傷を受けると格子欠陥が作られ、熱励起の発生率が増加し暗電流が増える。

図 2.2 に MPPC の暗電流と印加電圧の関係 (以降 I-V カーブと呼ぶ) を示す。本研究では、暗電流および I-V カーブを MPPC の動作確認に用いている。その際、式 2.1[14] でフィッティングを行いブレークダウン電圧などを決定している。

$$I = \begin{cases} \gamma & (V < V_{br}) \\ \frac{\alpha(V-V_{br})^2}{1-\beta(V-V_{br})^2} + \gamma & (V \geq V_{br}) \end{cases} \quad (2.1)$$

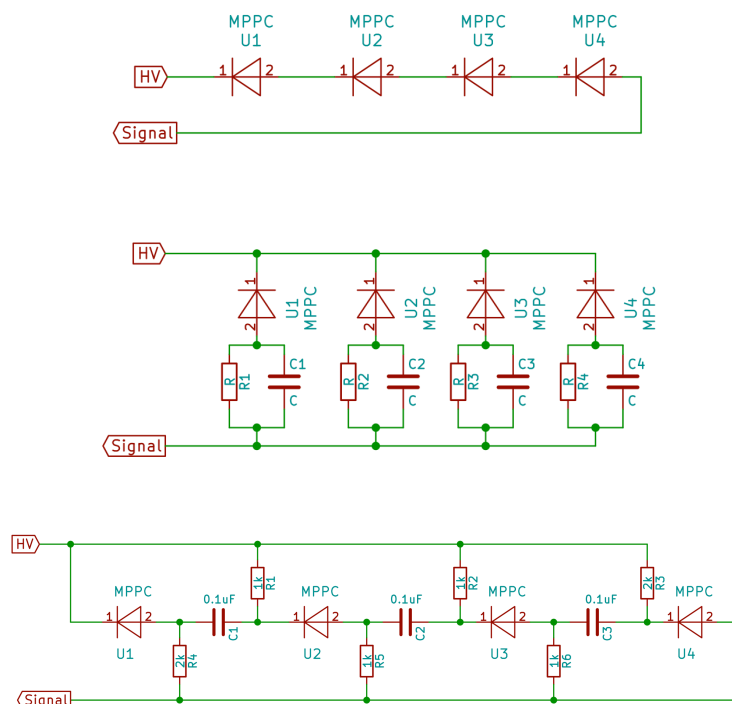


図 2.3: 直列接続（上）、並列接続（中）、ハイブリッド接続（下）の回路図。ダイオード記号で MPPC を表している。

2.2 MPPC 間の接続手法

我々は MPPC の接続手法として、直列接続、並列接続、ハイブリッド接続の三つの手法を比較し、ハイブリッド接続と呼ばれる接続手法を採用した [10, 15]。

図 2.3 に各接続の回路図を示す。ハイブリッド接続では、電圧は各 MPPC に並列に印加されるため、印加電圧の値を約 55 V と抑えられる（直列接続では約 220 V）。MPPC の信号の周波数帯域は約 30 MHz [10] であるため、MPPC の信号に対しては抵抗のインピーダンスよりコンデンサと MPPC 側のインピーダンスの方が低くなり、信号は直列に流れる。信号が直列に流れるため、MPPC の信号の時定数を MPPC 単体読み出しの時より短くできる。デメリットとしては配線が複雑になること、抵抗による電圧降下が起こることである。

CsI 結晶に取り付けた MPPC は実際には図 2.4 のように接続される。

2.3 放射線による影響

KOTO 実験で 100 kW のビームパワーで 3 年間 (3×10^7 sec) のデータ取得を行なった場合、MPPC は最大で 1×10^9 n_{1MeV}/cm² の放射線ダメージ²を受けることが南條創氏によるシミュレーションでわかっている。図 2.5 に MPPC が受ける放射線量のマップと測定で

²任意のエネルギーの中性子による放射線ダメージを、1 MeV の中性子による損傷に換算した値。



図 2.4: 実際に接着した MPPC 四つをハイブリッド接続でつないだ様子。MPPC は緑色の基板の裏側にある。左：スモール結晶では同軸ケーブルを使い MPPC 同士が接続されている。右：ラージ結晶では MPPC が取り付けられている基板上的配線で接続されている。

得られた、放射線照射量と暗電流の関係を示す。ビームホール付近に特に線量が多い。ある程度の余裕を持たせるため、 $1.5 \times 10^9 \text{ n}_{1\text{MeV}}/\text{cm}^2$ の放射線量を想定すると、MPPC の暗電流はデータシートでの値から最大 100 倍まで増加する。また、KOTO 実験の CsI 結晶上流側の温度（約 35°C ）はデータシートで暗電流を測定している温度（ 25°C ）よりも高いため、暗電流はデータシート上の値より約 3 倍の値となる。データシートでは、 $0.5 \mu\text{A}$ であるが、これらの影響によって $150 \mu\text{A}$ まで増加する。今回はハイブリッド接続によって四つの MPPC を接続しているため、MPPC 一組の暗電流は最大で $600 \mu\text{A}$ である。

この節では、放射線損傷による MPPC の性能の変化を評価する。また、東北大学の電子光物理学研究センター（ELPH）で陽電子ビームを用いて実際の両側読み出し機構に近いセットアップで行なった実験のデータを用いて、放射線損傷を受けた MPPC が要求する性能を保っているか確認する。

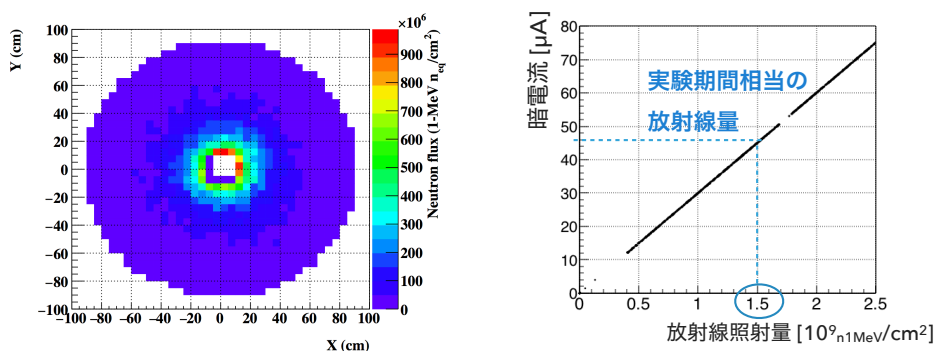


図 2.5: 左：MPPC が KOTO 実験の環境で受ける放射線量のマップ。右：MPPC が受けた放射線量と暗電流の関係。

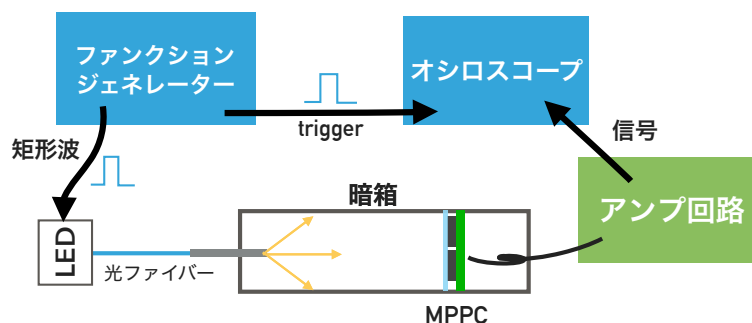


図 2.6: 放射線損傷前後での性能測定の設定アップ。

2.3.1 MPPC の性能への影響の評価

まず、ある光量の光が入射した際に得られる波高が放射線照射前後で変化するかを評価した。MPPC に照射した放射線量は $1.5 \times 10^9 \text{ n}_1\text{MeV}/\text{cm}^2$ である。図 2.6 に測定の設定アップの概要を示す。ファンクションジェネレーターを用い、LED を瞬間的に発光させ、光ファイバーで MPPC が入った暗箱内に導いた。MPPC からの信号を同軸ケーブルを用いて伝送し、本研究で開発したアンプ回路を用いて読み出した。波形をオシロスコープで測定し、信号の大きさを放射線損傷を受ける前後で比較した。LED の光量変動などの影響をなくすため、放射線損傷を受けていない MPPC を光量モニタリング用のセンサーとし、その MPPC の出力で規格化している。また、どちらの測定も測定機器周辺の温度は 25°C で、印加電圧も同じ値 (54 V) を印加した。放射線損傷前後で信号の大きさを比較した結果と I-V カーブ (ハイブリッド接続された MPPC のもの) を図 2.7 および図 2.8 に示す。MPPC 単体では、信号の大きさに放射線照射前後で有意な変動は見られず、KOTO 実験で予想される放射線ダメージ量では MPPC の性能は劣化しない。しかし、ハイブリッド接続された MPPC では $(17 \pm 2)\%$ 波高が減少していた。

ハイブリッド接続の場合、図 2.9 に示すように、増加した暗電流によって接続に用いている抵抗 ($2 \text{ k}\Omega$) と読み出し部に含まれる抵抗 ($1 \text{ k}\Omega$) で電圧降下が発生する。今回の照射した MPPC3 組の測定時の暗電流は平均で $161 \mu\text{A}$ だったため、平均で 0.24 V の電圧効降下が発生していた。この電圧降下による増幅率および光検出効率の減少で、波高の減少は説明できる。今回の MPPC の増幅率と光検出効率の電圧依存性を図 2.10 に示す。このグラフから、増幅率と光検出効率の減少量を読み取り、それらの減少量を掛け合わせると 14% であり、今回の減少率と一致している。

実際の KOTO 実験の環境下では、温度の違いから暗電流がさらに 3 倍増加するため、上記の 3 倍の電圧降下が起こりうる。そのため、同じ電圧を MPPC に印加していた場合には、暗電流による電圧降下がないときに比べ、波高が 54% まで減少する。しかし、放射線の影響による波高の減少が顕著になった場合は、印加する電圧を上げて波高を回復できるため問題とはならない。

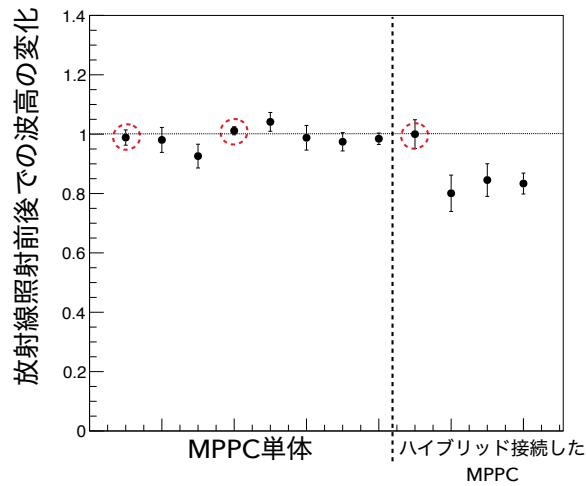


図 2.7: 放射線照射前後の波高の変化。放射線損傷を受けていない光量モニター用の MPPC の波高が 1 になるように規格化している。赤破線で囲んだ点は光量モニター用の MPPC の値を示す。

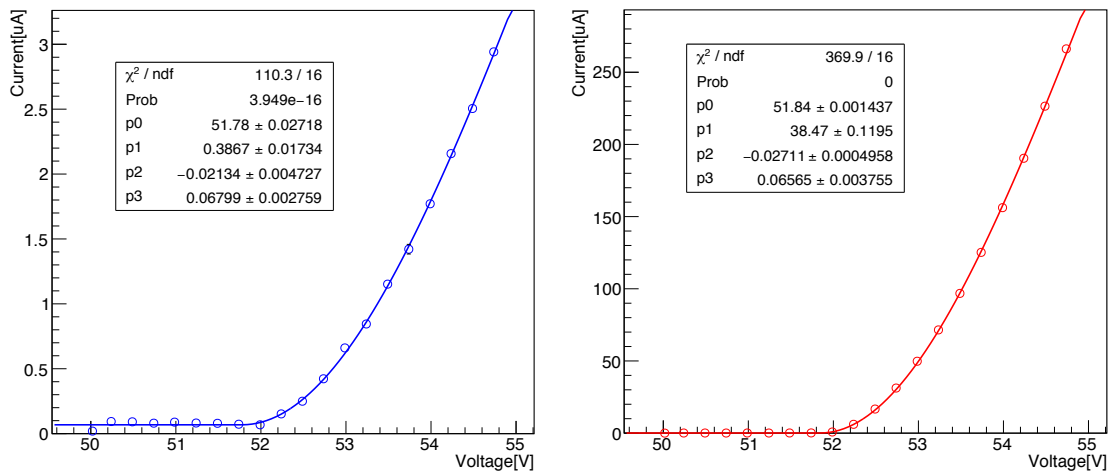


図 2.8: 放射線照射前後のハイブリッド接続された MPPC の I-V カーブ。左：放射線照射前、右：放射線照射後。

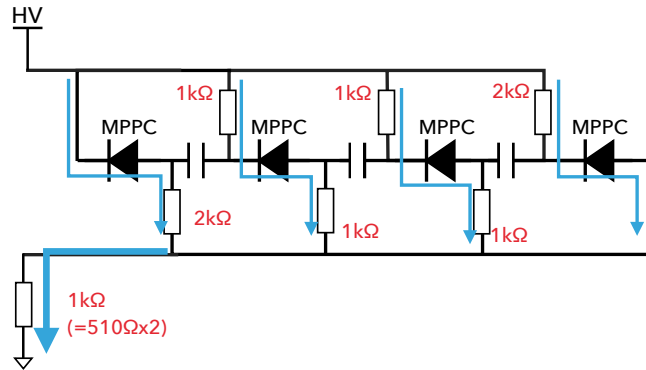


図 2.9: ハイブリッド接続に用いている抵抗 ($2\text{k}\Omega$) と読み出し回路の抵抗 ($1\text{k}\Omega$) による電圧降下の概要。読み出し回路の抵抗は、正確には、 $510\ \Omega$ が二つで $1020\ \Omega$ である。読み出し回路の抵抗については 3 章で述べる。

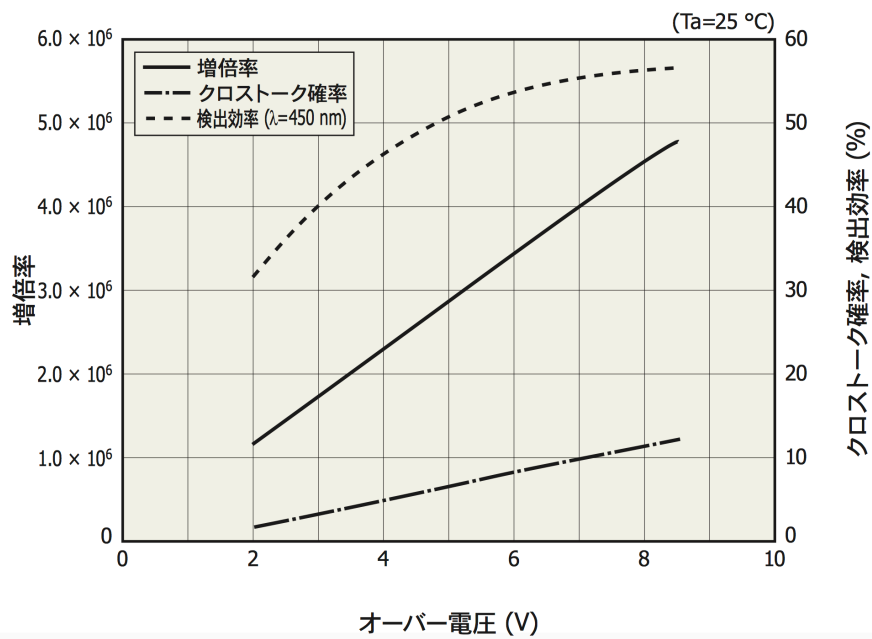


図 2.10: MPPC の増幅率と検出効率の電圧依存性 [13]。

2.3.2 陽電子ビームを用いた評価

ELPH でのビームテストでは、両側読み出し機構の性能を評価した。図 2.11 に示すように 25 mm 角の CsI 結晶 4 本を中心として周囲に 50 mm 角の結晶を 8 本積み上げたセットアップで、MPPC 間の接続や読み出し回路などは本番に近いものを用いた。

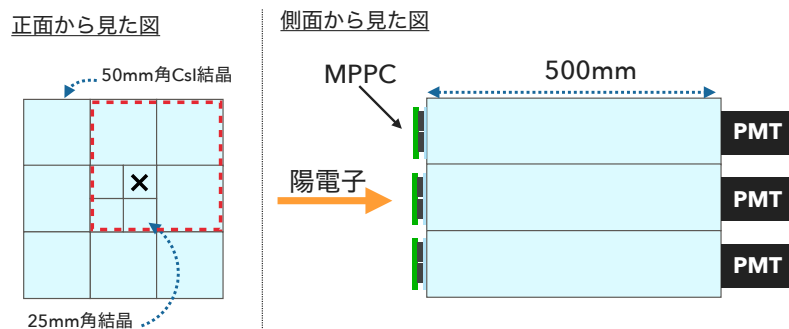


図 2.11: ELPH でのセットアップ。赤枠は本節で使用するデータの取得時に加算回路でまとめていた領域。バツ印はビームを照射した位置。

陽電子ビームのエネルギーを 200 MeV から 800 MeV まで 200 MeV 刻みで変化させ、データを取得した。また、宇宙線を用いて低エネルギー（ラージ結晶には MIP で 28 MeV のエネルギーが落とされる）の測定も行なった。放射線損傷のない MPPC に加え、放射線損傷を受けた MPPC を用いたセットアップでもデータを取得しており、放射線損傷を受けた MPPC と受けていない MPPC を比較し、放射線損傷による両側読み出し機構の時間分解能への影響を評価した。ここでは、事象ごとに MPPC の信号の時間 (T_{MPPC}) と PMT の信号の時間 (T_{PMT}) の差分 ($\Delta T = T_{MPPC} - T_{PMT}$) をとり、得られた分布を正規分布でフィッティングした結果の標準偏差の値を時間分解能 ($\Delta T_{\text{resolution}}$) とする。時間分解能は両側読み出し機構の性能の指標の一つである。MPPC および PMT の信号の時間には、CFTIME (Constant Fraction Time) という、図 2.12 に示すような波高の半分を閾値としてそれを超える時間の値を用いた。

今回の解析では、PMT の信号の時間にはビームの当たっている結晶の PMT の信号の CFTIME、MPPC 側は 図 2.11 の赤枠で囲ったチャンネルの信号の CFTIME を用いた。図 2.13 に放射線損傷を受けた MPPC を用いた場合と受けていない MPPC を用いた場合の両側読み出し機構の時間分解能について、PMT で測定したエネルギーとの相関を示す。両者に有意な差はなく、放射線損傷による時間分解能への影響はない。

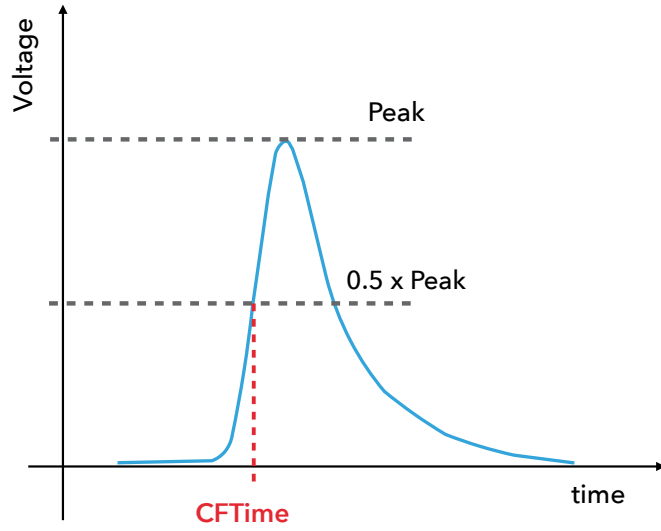


図 2.12: CFTime の定義。

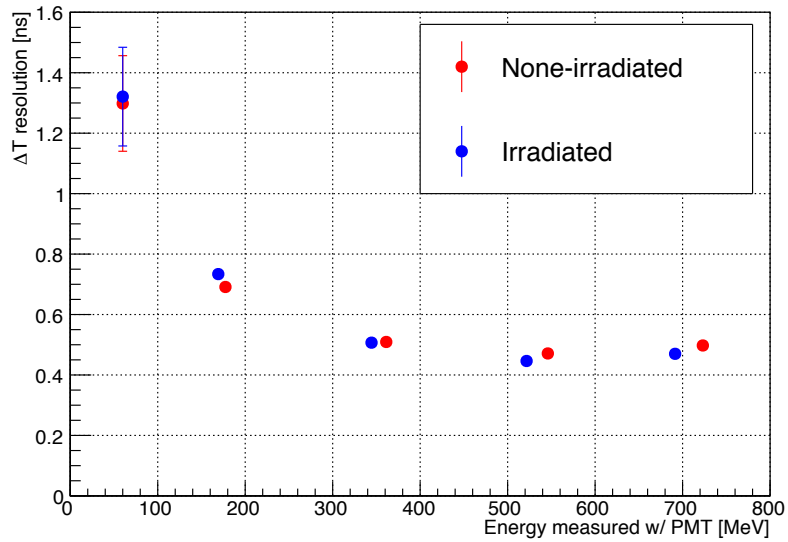


図 2.13: 時間差の時間分解能と結晶に落とされたエネルギーの相関 [16]。赤：放射線損傷がない MPPC の結果、青：放射線損傷を受けた MPPC の結果である。

2.4 まとめ

KOTO 実験の環境下で、MPPC は最大 10^9 n_{1MeV}/cm² の放射線を受ける。放射線損傷によって MPPC の暗電流は 100 倍増加するが、MPPC の光検出能力に変化はなかった。ハイブリッド接続の場合、電圧降下により波高が減少するが、ELPH でのビームテストで、放射線損傷の有無による時間分解能の変化は見られず、KOTO 実験で受ける放射線損傷量は性能に影響しないことを確認した。

第3章 MPPCの制御・モニタリング回路の開発

この章では、MPPCの制御・モニタリング回路の開発について述べる。まず、この回路に求められる機能の詳細を述べ、その後、各機能の開発について述べる。

開発する機能にはテストパルス回路も含まれるが、この回路は信号用アンプ回路との関連が強いため4章で詳細を述べる。

3.1 求められる機能

制御・モニタリング回路に求められる機能はMPPCの暗電流測定、MPPCの印加電圧(HV)のオンオフ制御、HVの測定、基板温度の測定の四つである。HVのオンオフ制御はハイブリッド接続された四つのMPPCを1組とし、1組単位で制御できる必要がある。この節では、各機能の目的と求められる性能を述べる。

3.1.1 暗電流測定

この機能の目的は、実験中のMPPCの動作および放射線損傷量を観測することである。放射線損傷がない場合のハイブリッド接続された四つのMPPCの暗電流は $2\ \mu\text{A}$ 程度であるが、2章で述べたように放射線と温度の影響によって最大で300倍の $600\ \mu\text{A}$ まで増加する。

暗電流測定機能には、放射線損傷の量に依らず、I-Vカーブの測定が可能な分解能が求められる。そのため、数 μA までの範囲では数十 nA の精度で測定でき、最大で $700\ \mu\text{A}$ 程度まで測定できる必要がある。

3.1.2 MPPCのHV制御

本研究では、複数組のMPPCに並列にHVを印加するため、特定のMPPCに不具合(同軸ケーブルが破損、短絡してしまうなど)が起こると他の正常なMPPCにもHVを印加できなくなってしまう。この問題を防ぐために、MPPC1組ごとにHVのオンオフを制御する機能が必要である。また、実際のデータ取得の際に特定のMPPCのHVをオフにしてデータを取得する場合があります、正常なMPPCのHVのオンオフを制御することもある。

3.1.3 HV の測定

2章で述べたが、増幅率や暗電流などの MPPC の特性は印加電圧に依存しており、電圧の測定は暗電流測定機能と併せて実験中の MPPC の動作をモニターするために用いられる。 $V_{over} = 3 \text{ V}$ に対して 1% 程度の誤差でモニターをするために、60 V の HV を 30 mV の誤差で測定できることが求められる。

3.1.4 基板温度の測定

フロントエンド回路は真空中に設置されるため、素子での電力消費によって温度が上昇する。そのため、フロントエンド基板が素子の最大動作温度 (85 °C) を超えていないかを監視している必要がある。温度に敏感な素子は搭載されていないため、数 °C の精度で測定できれば十分である。

3.2 制御・モニタリング回路の概要

図 3.1 に制御・モニタリング回路の概要を示す。合計で 1024 組¹の MPPC を制御・モニタリングする回路が必要である。基板 1 枚で 32 組の MPPC を扱い、合計 32 枚の基板で MPPC1024 組分の制御・モニタリングをする。この基板を Daughter 基板と呼ぶ。Daughter 基板上には、シリアル通信に対応した ADC などの素子を実装し、外部からシリアル通信によって測定値の読み取りや制御を行う。シリアル通信の規格には SPI (Serial Peripheral Interface) 通信を用いている。この通信規格には、CS (Chip Select) という通信する素子を選択する機能があり、その機能を用いて複数の素子の中から、特定の素子のみを選択しデータのやりとりをしている。通信の詳細は付録 A で述べる。また、各機能の詳細は次節で述べる。

さらに、デジタル信号や電源などを真空内外でつなぐためのフィードスルーの数を削減し、真空タンク外の制御・モニタリング用 PC との接続を簡素にするため、デジタル信号の中継・分配を主な目的とする Mother 基板を導入する。Mother 基板 1 枚で 8 枚の Daughter 基板へ信号の分配をするため、フィードスルーの数を 32 から 4 に削減できる。

MPPC の HV と素子用の電源 ($\pm 5 \text{ V}$) は真空外部に置き、供給源には市販の直流安定化電源²を用いる。真空外部から Mother 基板までの電源は電源用電力ケーブル、デジタル信号はフラットケーブルで伝送する。Mother 基板から各 Daughter 基板へは電源、デジタル信号共にフラットケーブルを用いる。

消費電力を抑えるため、制御・モニタリング回路の電源系統は基本的には 3.3 V の単電源とした。3.3V の電源は、基板上に実装した電圧レギュレーター (LM1117-3.3) を用いて出力する。

¹実際には 1020 組分の回路があればいいが、扱いやすい数である $2^{10}=1024$ 組分の回路を開発した。

²菊水電子工業株式会社製 PMX-A シリーズ。HV は最大出力 350 V または 70 V のもの、 $\pm 5 \text{ V}$ 電源には最大出力 18 V のものを用いる。

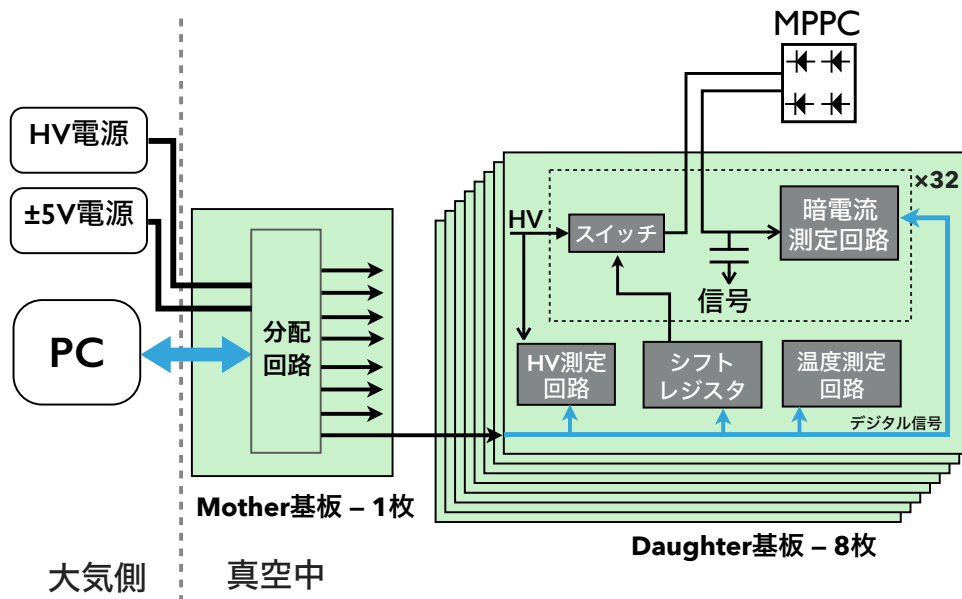


図 3.1: 制御・モニタリング回路の概要。

3.3 Daughter 基板の開発

本研究で開発した Daughter 基板の写真を図 3.2 に示す。主に部品面に制御・モニタリング回路が実装されており、半田面には信号用アンプ回路が実装されている。

ここでは、Daughter 基板の制御・モニタリング回路の開発について各機能ごとに述べる。

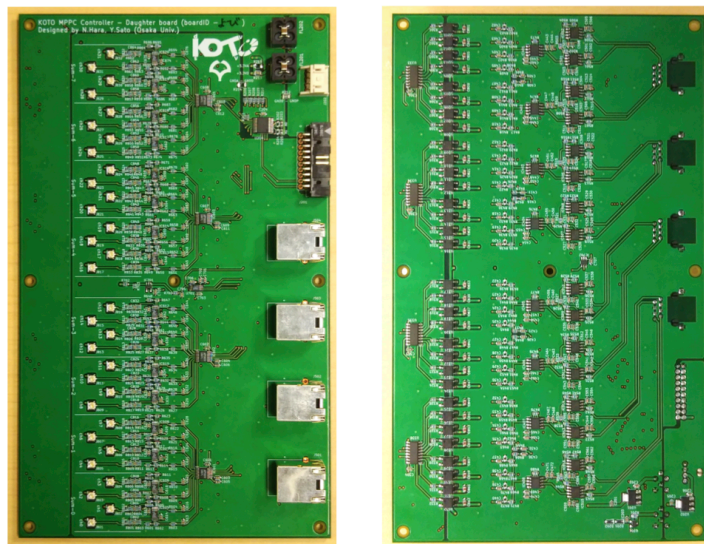


図 3.2: Daughter 基板の実機の写真。左が部品面、右が半田面である。

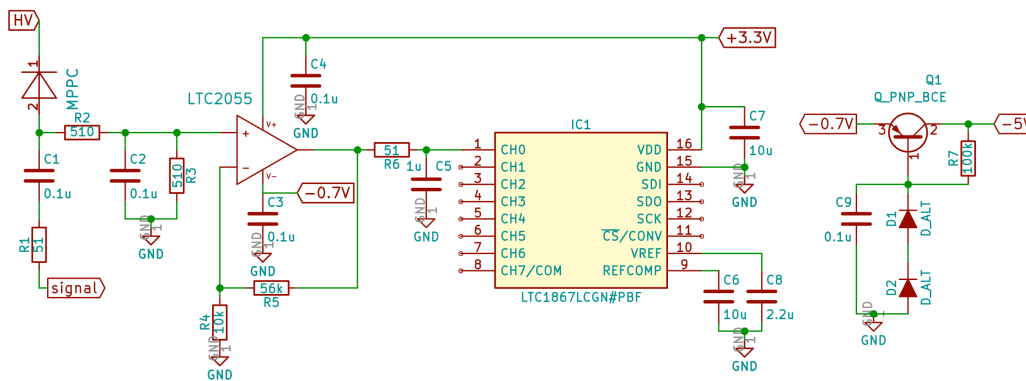


図 3.3: 暗電流測定回路の回路図。MPPC1 組分の回路のみ記している。また、通信用のラインや暗電流測定に重要でない部分は省略している。

3.3.1 暗電流測定

暗電流測定回路は、MPPCの暗電流を抵抗で電圧に変換し、オペアンプで増幅し、A/D変換することによって実装する。測定回路の回路図を図 3.3 に示す。

2章で述べたように、暗電流とは熱励起による信号（ダークパルス）を平滑化した電流のことである。そのため、暗電流として測定するためには、回路でダークパルスを平滑化する必要がある。本研究の回路では、コンデンサー C2 (0.1 μ F) と抵抗 R2、R3 (共に 510 Ω) でローパスフィルターを構成し、ダークパルスの平滑化を行なっている。

信号読み出し側のインピーダンスは R1 (51 Ω) と C1 (0.1 μ F) の合成インピーダンスで、MPPCの信号の周波数領域に対しては、ほぼ 51 Ω である。暗電流測定回路側は信号読み出し側よりも 10 倍大きい 510 Ω 以上のインピーダンスをもつようにしており、信号読み出しに影響を与えない。インピーダンスの計算の詳細は、付録 B に記述する。

増幅に用いるオペアンプの入力段に暗電流が流れ込まないように、オペアンプには入力インピーダンスの大きい FET 入力のオペアンプ³LTC2055 を選定した。表 3.1 に LTC2055 の主な性能を示す。このオペアンプの入力段に流れ込む電流は 1 pA であり、MPPCの暗電流と比べて十分に小さい値である。約 700 μ A までのレンジを確保するため、オペアンプのゲインは 6.6 倍に設計した。これは、R3 の抵抗値と後述の ADC のレンジで決まるものである。

LT2055 を単電源（正側：3.3 V、負側：GND）で用いる場合、図 3.4 に示すように出力が GND レベルに近いのときにオフセットが存在し、数十 nA の微小電流に対して応答できていなかった。そこで約 -0.7 V の負電源を用いることによりオフセット電圧を低減し、微小電流への応答性能を確保した。約 -0.7 V の負電源は、ダイオードの順方向電圧と PNP トランジスタのベースエミッタ間電圧で定電圧源のレギュレーター回路を構築し、出力している。

³オペアンプの入力部（差動増幅部）を電界効果トランジスタ（FET）で構成したオペアンプのこと。入力インピーダンスが大きい。

⁴オペアンプの入力端子に流れ込む電流または、入力端子より流れ出す電流のこと。

⁵オペアンプの入力がないときに、出力される電圧を入力に換算したもの

表 3.1: LTC2055 の主な性能。いずれもデータシートでの値である。

特性	値
入力バイアス電流 ⁴	1 pA
入力オフセット電圧 ⁵	0.5 μ V
消費電流 (アンプ 1 個あたり)	130 μ A

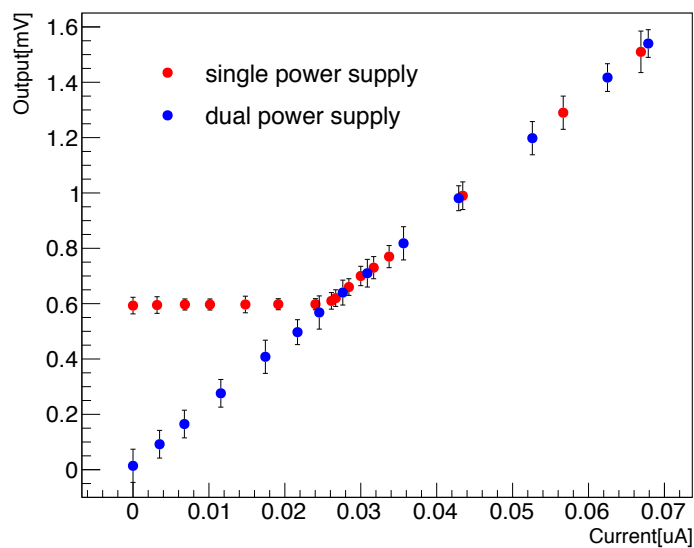


図 3.4: LTC2055 の 0 V 付近の出力特性。赤：単電源での出力特性、青：両電源での出力特性。

表 3.2: LTC1867L の主な性能。いずれもデータシートでの値である。

特性	値
分解能	16 bit
サンプリングレート	最大 175 kHz
入力換算ノイズ ⁶	1.6 LSB _{RMS}
積分非線形誤差 ⁷	± 4 LSB
最大消費電流	750 μ A

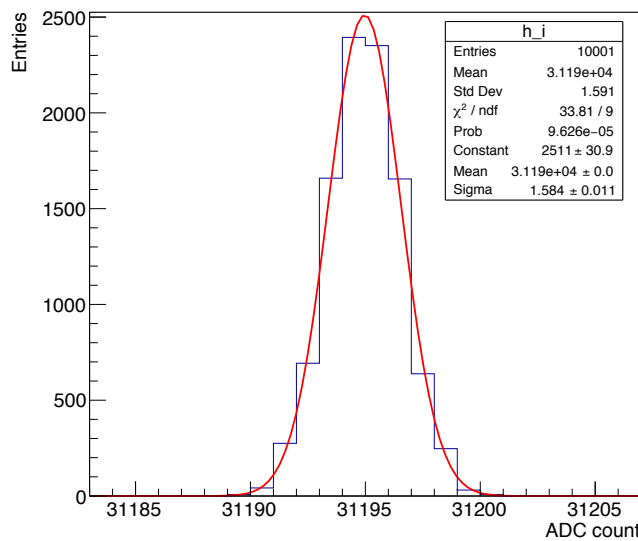


図 3.5: 暗電流測定回路の DC 性能。

増幅した電圧は、8 ch、16 bit の ADC (LTC1867L) で A/D 変換される。表 3.2 に LTC1867L の主な性能を示す。LTC1867L は 2.5 V のリファレンス電圧を内臓しており、今回の回路ではそれを利用している。ADC の 1bit は $0.011 \mu\text{A}$ に対応し、最大で $742 \mu\text{A}$ まで測定可能である。

次に、設計した回路が実際に要求する性能を満たしているかを評価した。ここでは特定の 1 チャンネルを選び、その性能について評価した。まず、回路の DC 性能を評価するために同じ電流値の測定を繰り返した。その結果を図 3.5 に示す。この分布の幅より、この測定回路の分解能は 1.6 カウント (18 nA) である。この分解能は ADC の入力換算ノイズ⁶の値に等しく、ADC の性能によって決まっている。

⁶理想的な A/D 変換であれば、DC 入力信号を変換した結果は一定のデジタル値になるが、実際には ADC 内部の抵抗などによって生じるノイズの影響で変換結果が揺らぐ。入力換算ノイズとは、変換したデジタル値の揺らぎの大きさを評価したものである。単位に用いられている LSB (Least Significant Bit) とは、ADC の量子化単位を指す。LSB_{RMS} は DC 入力信号を複数回測定し、分布を得た時の RMS の値である。

⁷ある電圧値を A/D 変換した際に得られる実際の値と、理想的な値の差。ADC の非線形の指標である。

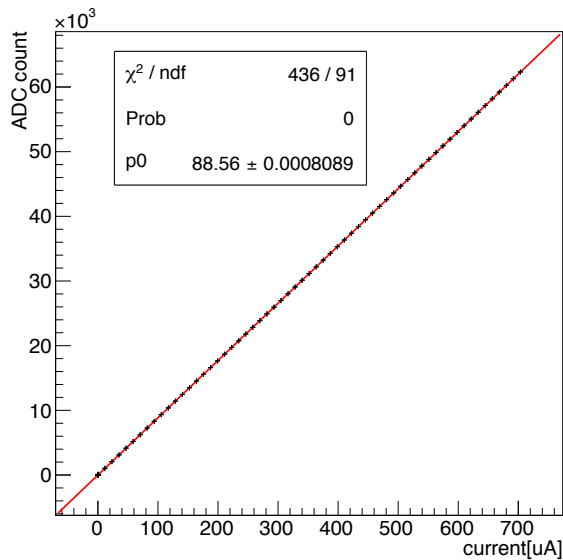


図 3.6: 暗電流測定回路の較正。横軸はデジタルマルチメーターで測定した電流値、縦軸は ADC のカウント数である。

次に、ADC を較正して、実際のオペレーションでの測定誤差（正確度）を評価した。図 3.6 に ADC 値とデジタルマルチメーターを用いて測定した電流値の関係を示す。このデジタルマルチメーター（型番：IWATSU VOAC7521H）は、今回の回路への要求性能よりも精度の良いものである。以降、デジタルマルチメーターという時は、上記のデジタルマルチメーターを指す。原点を通る一次関数でフィッティングを行い、較正係数を得た。この係数を用いた場合の正確度を評価するため、図 3.7 に示すように測定した電流値と較正式で得た値との差を確認した。電流が小さい領域では ADC の分解能以内の差しかなく、分解能 18 nA の誤差で測定が可能だとわかる。また、700 μA までの範囲では、実際の電流値と較正式で得た値には 0.2% の差があった。この結果より、暗電流測定回路の測定誤差は (18 nA \oplus 0.2%) であり、要求性能を満たしている。他のチャンネルについても同様の評価を行い、同じ性能であることを確認した。

実際に MPPC の I-V カーブを測定した結果を図 3.8 に示す。デジタルマルチメーターを用いて測定した I-V カーブと一致しており、この測定回路は正確に暗電流を測定できていることを確認した。

次に、この回路の消費電力について述べる。今回のオペレーションは常に A/D 変換し続けるようなオペレーションではないため、ADC は待機している時間の方が長い。この ADC の待機時の消費電流は 170 μA であり、ADC の消費電力は一素子あたり 0.56 mW である。また、アンプあたりの消費電力は 1 mW である。暗電流測定回路で消費される電力は、アンプによるものが主であり、1024 組全数での消費電力は 1.1 W となる。

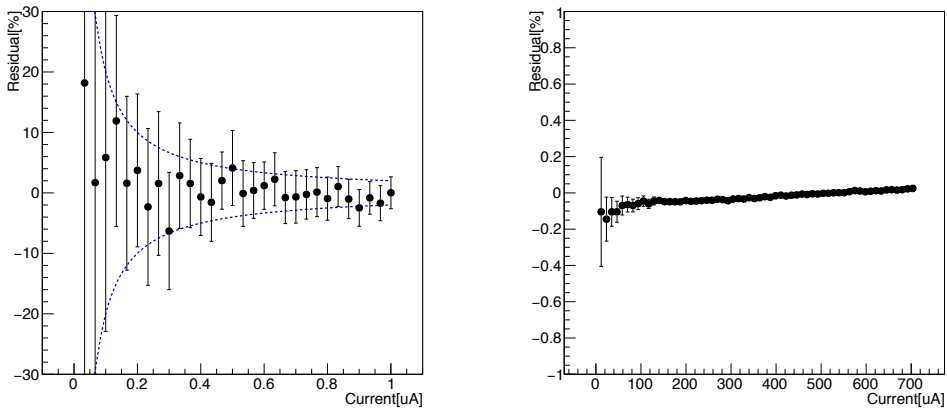


図 3.7: 横軸はデジタルマルチメーターで測定した実際の電流値、縦軸は測定した電流値と校正によって得た値との差 (%) である。左: $1 \mu\text{A}$ までの領域、青色の破線は ADC の分解能による測定限界のラインを示す。右: $700 \mu\text{A}$ までの領域。

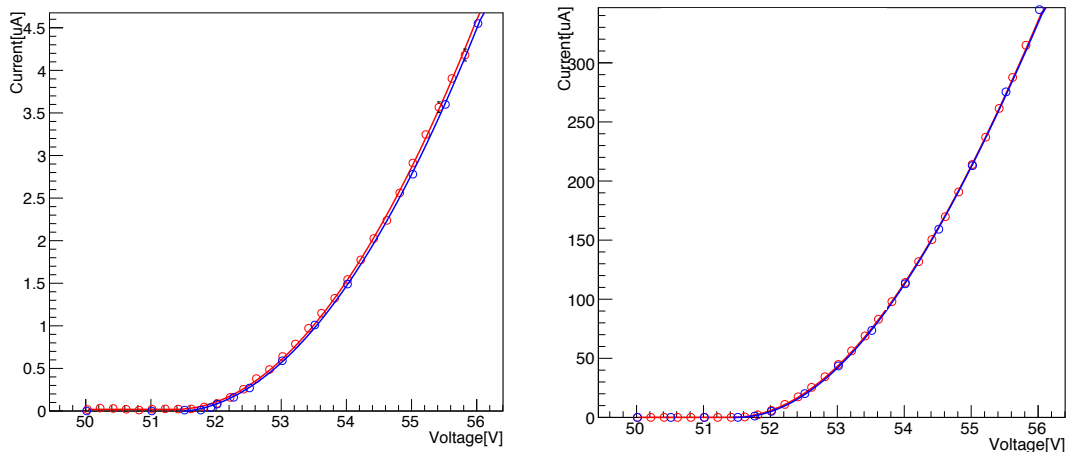


図 3.8: 左: 放射線照射なしの MPPC (ハイブリッド接続) の I-V カーブ、右: 照射ありの MPPC (ハイブリッド接続) の I-V カーブ。青がデジタルマルチメーターで測定した値、赤は暗電流測定回路と後述の HV 測定回路を用いて測定した値を示す。

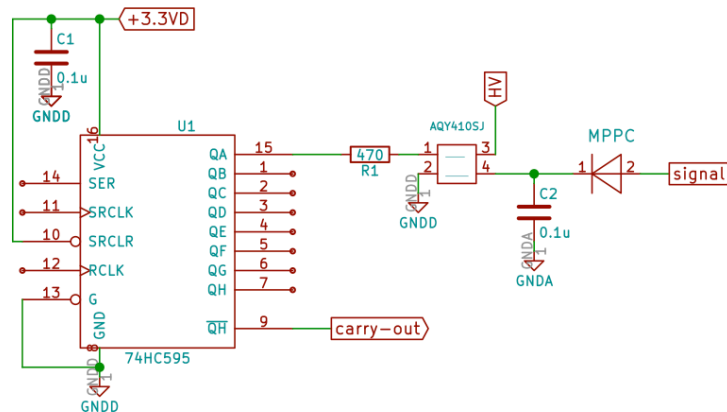


図 3.9: HV のオンオフ制御の回路図。中央付近にある AQY410SJ という素子がスイッチである。74HC595 がスイッチを制御する素子。MPPC1 組分の回路のみ記している。

3.3.2 MPPC の HV のオンオフ制御

図 3.9 に MPPC の HV のオンオフ機能の回路図を示す。MPPC1 組ごとに HV ラインの間にスイッチ導入し、8 個のスイッチ（半導体リレー AQY410S）を一つの 8-bit ラッチ付きシフトレジスタ（74HC595）で制御する。今回用いているスイッチは、端子 3-4 間がスイッチになっており常時で導通状態（閉状態）である。端子 1、2 はスイッチを制御する端子であり、端子 1 に電圧かけるとスイッチが動作し、端子 3-4 間が開状態になり HV と MPPC が絶縁される。以降では、スイッチが導通している状態をオン、絶縁されている状態をオフと言う。

ラッチ付きシフトレジスタの動作を図 3.10 に示す。シリアルデータを送ると、まず最初のデータ（図中では 1）がレジスタ⁸に記憶される。次のデータが送られる度に、各レジスタは隣のレジスタに値を受け渡す。これを繰り返すことで、シリアルデータをパラレルに変換する。出力をオンにすると、オンになった時点でレジスタが記憶している値を出力する。また、一度出力をオンにすると再度出力指示が来るまで電圧が保持される（これをラッチ機能という）。このシフトレジスタには最上位ビットのキャリーアウト端子がある。それをを用いて複数のシフトレジスタをつなぐことができ、外部との通信線を増やすことなく出力を増やすことができる。

スイッチに半導体リレー（AQY410S）を選択した理由は以下の 3 点である。

- 漏れ電流が、60 V 印加時に約 100 pA と暗電流に比べ十分小さい。
- リレーの中でも消費電力が小さいため真空中での発熱を抑えられる。
- スwitchの制御側（図 3.9 中の AQY410SJ の端子 1、2）と電圧側（端子 3、4）の絶縁が確保されており、高電圧で制御側が破損することがない。

スイッチの漏れ電流への要求の詳細は付録 B で述べる。

⁸レジスタとは、電圧レベルの値を記憶する素子である。

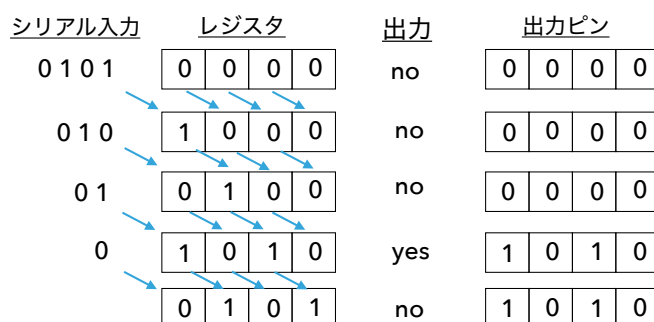


図 3.10: ラッチ付きシフトレジスタの動作概要。ここでは 4 bit で説明しているが、実際には 8 bit である。

表 3.3: AQY410S の主な性能。いずれもデータシートでの値である。

特性	値
漏れ電流 ⁹	max 1 μ A
入出力間絶縁抵抗 ¹⁰	1000 M Ω
オン抵抗 ¹¹	18 Ω
動作 LED 電流 ¹²	0.9 mA

表 3.3 に AQY410S の主な性能を示す。このリレーのオン抵抗は平均 18 Ω と小さいため、暗電流による電圧降下は無視できる。抵抗 R1 (430 Ω) は半導体リレーの LED に流れ込む電流を制限するための抵抗である。コンデンサー C2 (0.1 μ F) は MPPC の HV 側のインピーダンスを低くするためのバイパスコンデンサーである。

実際に MPPC の HV をオフにできるかを確認するために、オシロスコープで信号を観測している MPPC の HV をオフにしたところ、MPPC の信号は観測できなくなった。このことより、この回路は MPPC の HV を制御できていると判断できる。

次に、この回路の消費電力について述べる。MPPC の HV をオフにした際、シフトレジスタの出力は 3 V、半導体リレーに流れている電流は 4 mA だった。そのため、抵抗と半導体リレーでの消費電力は、MPPC1 組分で 12 mW で、1024 組分で 12 W となる。シフトレジスタ 1 素子の消費電力は 0.3 mW であり、全数でも 0.03 W と小さいため、HV 制御回路の消費電力は半導体リレーと電流制限用の抵抗による寄与がほとんどである。通常のオペレーションではほぼ 0 W で、HV をオフにする MPPC が増加すると消費電力も増加する。全数オフにした場合でも、十分に冷却可能な消費電力量である。

⁹ スイッチを開状態にした時でも流れる電流のこと。

¹⁰ スイッチ側（出力）とスイッチ制御側（入力）の間の抵抗値。

¹¹ スイッチを閉状態にした時の出力端子間の抵抗。

¹² スイッチを制御している半導体リレー内部の LED を動作させるのに必要な電流値。

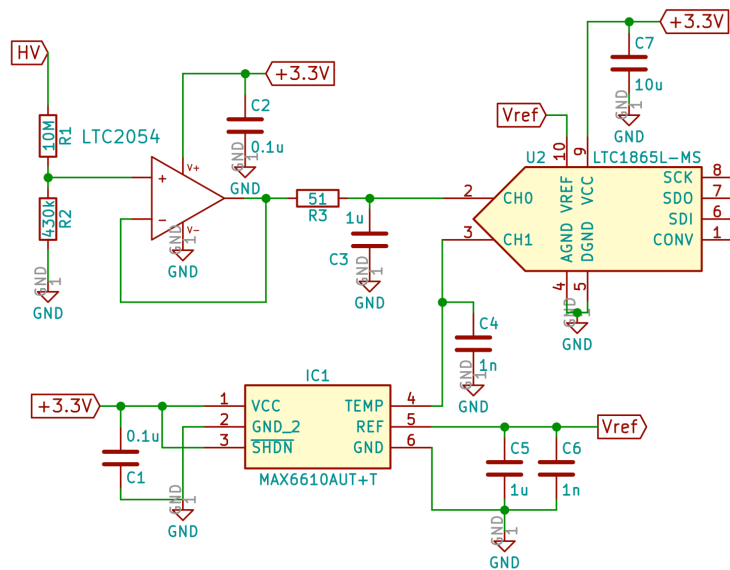


図 3.11: HV 測定回路と温度測定回路の回路図。通信用のラインは省略している。

表 3.4: LTC1867L の主な性能。いずれもデータシートでの値である。

特性	値
分解能	16 bit
サンプリングレート	最大 150 kHz
入力換算ノイズ	2 LSB _{RMS}
積分非線形誤差	± 8 LSB
消費電流	450 μ A

3.3.3 HV の測定

HV の測定では、HV が 55 V 程度であるため、3.3 V 系で動作する測定回路に合わせて抵抗分割で分圧し、A/D 変換する。図 3.11 に回路図を示す。

消費電力を抑えるため、分圧のための抵抗は 10 M Ω 、430 k Ω と抵抗値の大きいものを使用している。抵抗分割をそのまま ADC の入力端子に繋いだ場合、ADC の入力インピーダンスによって抵抗分割での分圧の割合が変動してしまう。そのため、一度入力インピーダンスの高い FET オペアンプでバッファーしている。FET オペアンプには、暗電流測定回路で用いた LTC2055 の 1 回路入りパッケージである LTC2054 を使用する。

ADC には 2ch、16 bit の ADC (LTC1865L) を選定した。表 3.4 に LTC1865L の主な性能を示す。この ADC には外部リファレンス電圧が必要であり、リファレンス電圧の電圧源として MAX6610 を選定した。表 3.5 に MAX6610 の主な性能を示す。MAX6610 は温度センサーも搭載しており、次項で説明する温度測定回路の役割も担っている。リファレンス電圧が 2.56 V であることと抵抗分割の比より、ADC の 1bit は 0.9 mV に対応し、

表 3.5: MAX6610 の主な性能。いずれもデータシートでの値である。

特性	値
リファレンス電圧	2.56 V
リファレンス電圧ラインレギュレーション ¹³	1 mV/V
温度センサー誤差	±2.4 °C
消費電流	150 μA

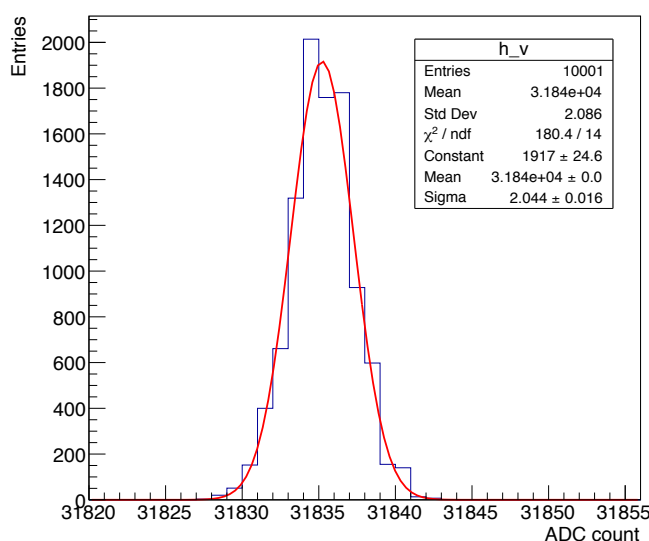


図 3.12: HV 測定回路の DC 性能。

最大で 62 V まで測定可能である。

暗電流測定回路の評価と同様に HV の測定回路を評価した。ここでは特定の Daughter 基板上の HV 測定回路について評価した。DC 性能を評価するために同じ電圧値を繰り返した結果を図 3.12 に示す。この分布の幅より、この測定回路の分解能は 2 カウント (1.8 mV) である。この分解能は ADC の入力換算ノイズの値に等しく、ADC の性能によって決まっている。

次に、ADC を較正し、実際のオペレーションでの測定誤差 (正確度) を評価した。図 3.13 (左) に ADC 値とデジタルマルチメーターで測定した HV の関係を示す。HV 測定回路にはわずかに非線形性があるため、原点を通る二次関数で較正した。得られた較正係数に要求を満たす正確度があるかを確認するため、図 3.13 (右) に示すようにデジタルマルチメーターで測定した値と較正式で得た値との差を確認した。この測定回路の正確度は 0.02% 以下であり、60 V を 30 mV の誤差で測定できるという要求を満たしている。また、

¹³電源電圧が変動した時のリファレンス電圧出力の変動値。電源電圧の変動 1V あたりの変動で表されている。

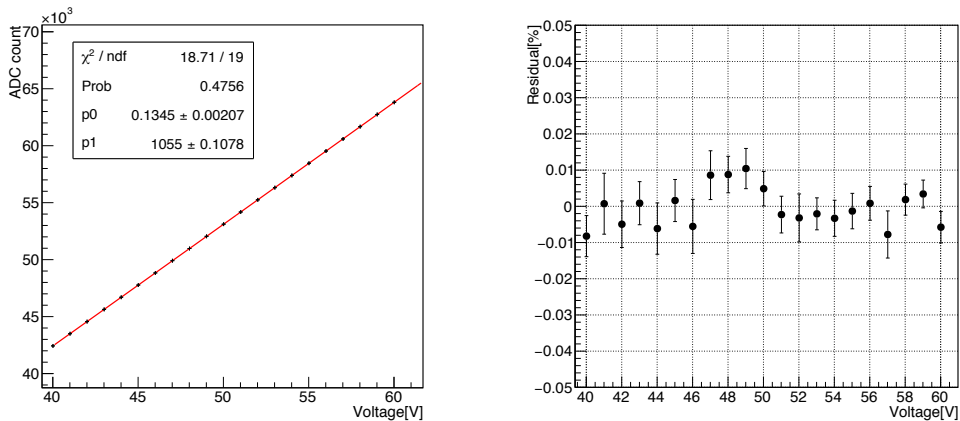


図 3.13: 左：測定回路の較正。横軸はデジタルマルチメーターで測定した電流値、縦軸はADCのカウント数である。右：横軸はデジタルマルチメーターで測定した実際の電圧値、縦軸は測定した電圧値と較正によって得た値との差（%）である。

他の Daughter 基板の HV 測定回路も同様に評価し、要求性能を満たしていることを確認した。

次にこの回路の消費電力について述べる。暗電流測定回路と同じく、今回のオペレーションでは、ADC は待機している時間の方が長い。待機時の消費電流は $0.5 \mu\text{A}$ で、ADC の全数での消費電力は 0.06 mW である。リファレンス電圧の電圧源による消費電力は、全数で 16 mW である。これらの値は他の機能の消費電力と比べ十分小さいため、この回路による消費電力は無視できる。

3.3.4 基板温度の測定

基板温度の測定には、前項でリファレンス電圧源として使用した MAX6610 の温度測定機能を利用する。測定回路は図 3.11 の通りである。MAX6610 の温度測定機能は、温度に比例した電圧 ($V_{TEMP} = 0.75 \text{ [V]} + (10 \text{ [mV/K]} \times T \text{ [}^\circ\text{C]})$) を出力する。その電圧値を HV 測定回路でも用いている LTC1865L で A/D 変換する。電圧測定回路と同じ回路であるため、この機能による消費電力は考慮しなくてよい。この機能を用いて測定した温度と別の温度計（熱電対）で測定した温度が 2°C 以内で一致していることを確認した。

3.3.5 Daughter 基板の消費電力

Daughter 基板の消費電力は上記の四つの回路と 4 章の信号用アンプ回路、その他（レギュレーターなど）の消費電力を合わせたものである。表 3.6 に Daughter 基板 1 枚あたりの消費電力をまとめる。Daughter 基板は 32 枚あるため、全体で最大 36.8 W となる。

表 3.6: Daughter 基板 1 枚あたりの消費電力。

要素	消費電力 [W]
暗電流測定回路	0.034
HV 制御回路	最大 0.38
HV・温度測定回路	~0
信号用アンプ回路	0.67
その他	0.07
合計	1.15

3.4 Mother 基板の開発

この節では Mother 基板の機能とその開発について述べる。

3.4.1 Mother 基板の機能

Mother 基板に必須な機能はデジタル信号と HV の分配、テストパルスの分配、基板温度の測定である。それに加えて、電源電圧の測定機能も実装する。テストパルスとは、信号用アンプ回路の動作確認や各チャンネル間の時間差を補正するために用いられるものである。テストパルス周辺の回路は信号用アンプ回路と関係するため、4 章で詳しく述べる。

Mother 基板一枚で Daughter 基板 8 枚にデジタル信号、HV を分配する。デジタル信号の分配は、Daughter 基板用のコネクタを基板上の配線で並列接続しているだけである。MPPC の HV は Daughter 基板 4 枚に対して同一の HV を印加するため、Mother 基板には二つの HV が導かれ、基板上でそれぞれ 4 枚の Daughter 基板に分配されている。

次に電源電圧の測定回路、温度測定回路について述べる。図 3.14 にこれらの回路の回路図を示す。基本的な構造は、Daughter 基板の HV 測定回路および温度測定回路と同じである。ADC が 4ch、12 bit の ADC (MCP3204) に変更されている。

図 3.15 に開発した実際の Mother 基板の写真を示す。この回路の性能を確認した。電源電圧測定、基板温度測定ともに高い精度が要求されるものでない。まず、電源電圧測定回路の性能を評価するために電源電圧をデジタルマルチメーターで測定し、測定回路で測定した値と比較した。その結果を図 3.16 に示す。正電源測定の場合の傾きが 1.00 ± 0.02 、負電源の測定で傾きが 0.99 ± 0.02 と、2% の正確度で電源電圧を測定できている。温度測定についても、この機能を用いて測定した温度と別の温度計 (熱電対) で測定した基板温度が 1°C 以内一致していることを確認した。

3.4.2 Mother 基板の消費電力

次に、Mother 基板の消費電力について述べる。Mother 基板上で電力消費のある要素は、テストパルスの分配回路、電源電圧および基板温度の測定回路、その他 (電源用レギュ

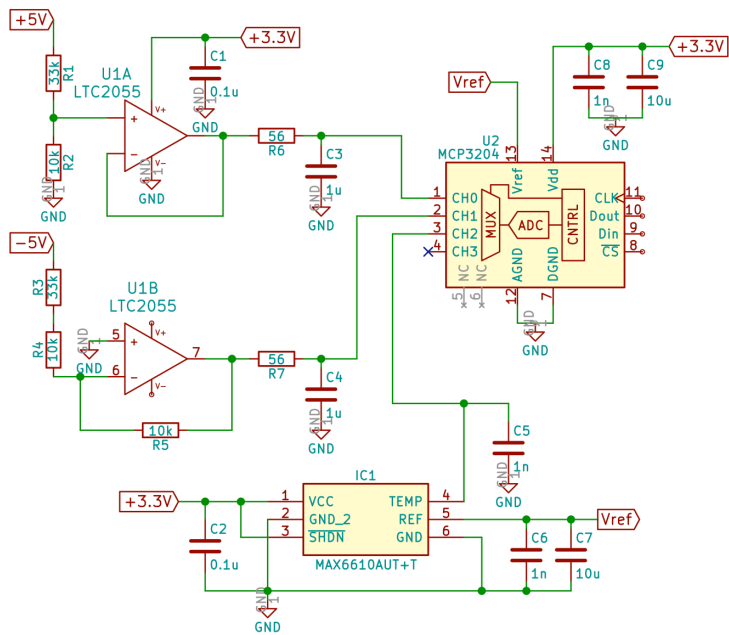


図 3.14: 電源電圧の測定回路、温度測定回路の回路図。デジタル信号のラインは省略している。

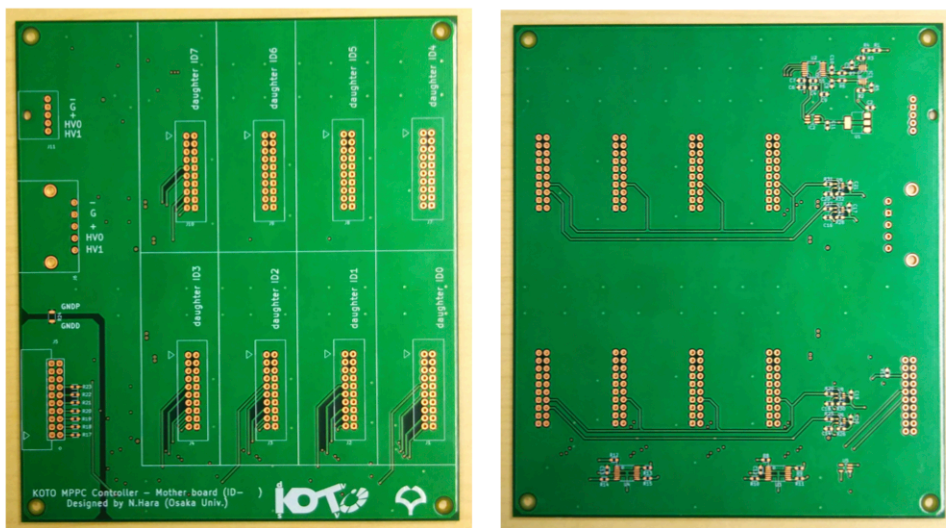


図 3.15: Mother 基板の写真。予備用基板のため、素子が未実装である。

t

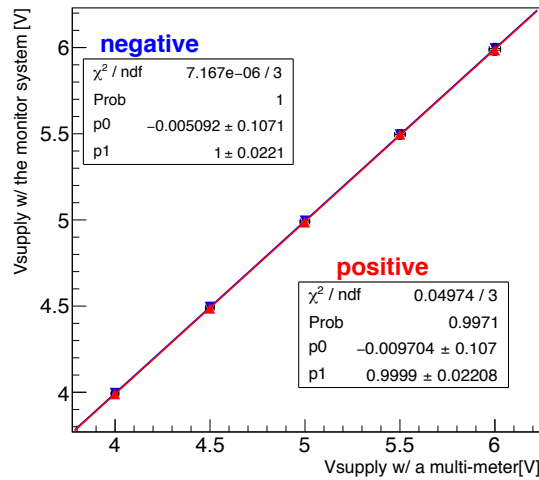


図 3.16: デジタルマルチメーターで測定した値と電源電圧測定回路で測定した値の比較。横軸はデジタルマルチメーターで測定した値、縦軸は測定回路で測定した値である。青色は負電源（表示上では符号を反転させている。）、赤色は正電源の結果を表す。

表 3.7: Mother 基板 1 枚あたりの消費電力。

要素	消費電力 [W]
テストパルス回路	0.12 (待機時 0)
電圧・温度測定	~0
その他	0.035
合計	0.16

レーター) である。表 3.7 に Mother 基板 1 枚あたりの消費電力を示す。Mother 基板は 4 枚あるため、全数で最大 0.64 W となる。

3.5 まとめ

実験中の MPPC の制御・モニタリングのために、Daughter 基板と Mother 基板を開発した。Daughter 基板と Mother 基板上の各機能が要求を満たす性能を持っていることを確認した。全体の消費電力は最大で 37.4 W であり、冷却可能な消費電力に収まっている。

第4章 信号読み出し用アンプ回路の開発

この章では、信号読み出し用アンプ回路の開発について述べる。まず、未決だったアンプ回路のゲインを決定する。次に、アンプ回路の課題を解決するために行なった回路の改良について述べる。改良点は主に二つあり、信号読み出し用アンプ回路のオペアンプの変更、テストパルス回路の見直しである。最後に信号用アンプ回路の基礎的な性能を評価する。

4.1 アンプ回路のゲインの決定

まず、佐藤氏の設計した信号用アンプ回路の回路図を図 4.1 に示す [10]。一段目のオペアンプは、MPPC4 組からの信号を加算し、MPPC からの信号（電流）を電圧に変換しているオペアンプである。後段のオペアンプ二つは信号を波形取得 ADC に送るために、差動信号へ変換するためのものである。佐藤氏の設計では、一段目のアンプのゲインは 1 倍に決まっているが、二段目のアンプのゲインは未定であった。

アンプ回路のゲインを決定するために、まず 2.3.2 項の ELPH のセットアップで行なった宇宙線測定の結果を用いて、結晶に落ちたエネルギー 1 MeV あたりの MPPC の波高を推定した。ELPH では二段目のアンプのゲインは 1.6 倍であった。ELPH での宇宙線測定で測定した ラージ結晶 の場合の MPPC の波高を図 4.2 (左) に示す。CsI 結晶には光量に個体差があるため、それを補正した。補正には、図 4.2 (右) に示した KOTO 実験の CsI 結晶の相対光量を使用した。今回の図 4.2 (左) の結晶は相対光量が 1.63 の結晶であり、それを相対光量 1 の値に換算した。ここではある結晶についての説明をしているが、実際には 5 結晶分で計算をおこない、その平均を取った。さらに、信号用アンプ回路のゲインが 1.6 倍だったことを用いて、ゲインが 1 倍の回路を用いた場合に得られる 1 MeV あたりの波高を計算すると、2.76 カウント/MeV となった。

この結果を用いて、オペアンプのゲインの上限は以下の式で決定できる。

$$Gain \leq \frac{ADC_{max} [\text{counts}]}{2.76[\text{counts/MeV}] \times E_{max} [\text{MeV}] \times LY_{max}} \quad (4.1)$$

ここで、 ADC_{max} は波形取得 ADC の最大カウントで、波形取得 ADC は 14bit の ADC であるため最大カウントは 16384 カウントである。 E_{max} は CsI カロリメーターの 10 cm 角領域 (MPPC4 組を加算した読み出しチャンネルに対応) あたりに落とされるエネルギーの最大値であり、本研究では 1.5 GeV までの信号を読み出せればよい [10] ため、1500 MeV とする。 LY_{max} は、図 4.2 (右) の相対光量分布で 99% の結晶をカバーする相対光量の値で 1.44 となる。全結晶の最大の相対光量は 1.68 であるが、1.44 から 1.68 の領域は分布がまばらなため、相対光量の上限を 1.44 以上に引き上げても、カバーできる結晶数はあまり

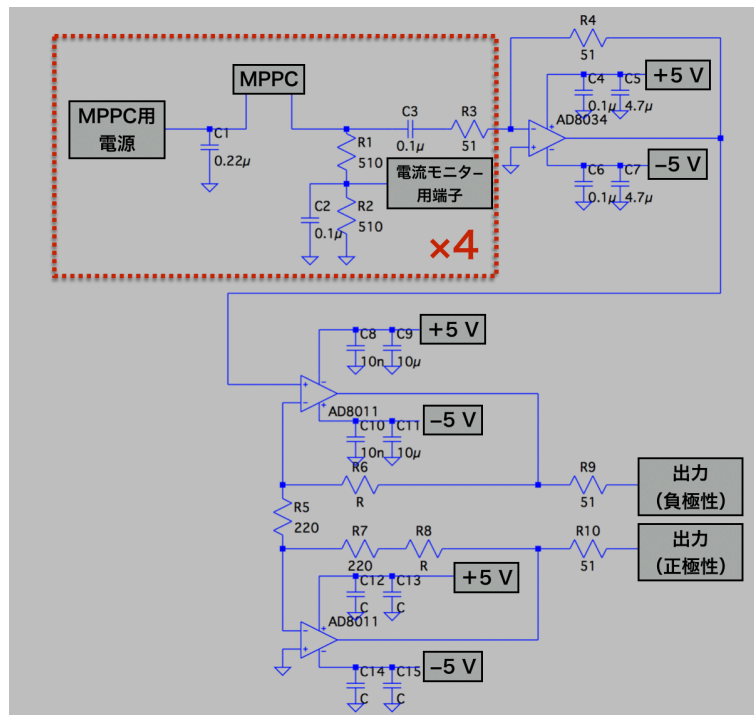


図 4.1: 信号用アンプ回路の回路図。

変化しない。そのため、相対光量分布で 99% の結晶をカバーする 1.44 を上限としている。これらの値を用いて計算すると、二段目のオペアンプのゲインは 2.75 倍以下と定まる。また、二段目のオペアンプのゲインはオペアンプの発振を抑えるため 2.5 倍以上でなければならない [10]。これらの条件より、波形取得 ADC が飽和する可能性を減らすため、条件内で最低のゲインである 2.5 倍に決定した。

実際には、波形取得 ADC は 13000 カウント程度から線形性が失われてしまうため、その領域に入らないようにする必要がある。実際に取り付けた MPPC の波高と、実際に波形取得 ADC が非線形性のでてくる領域に入る場合の対処は 6 章で述べる。

4.2 オペアンプの変更

この節では佐藤氏の設計した信号用アンプ回路の特に加算回路部にあった問題点を指摘し、その改良（オペアンプの変更）について述べる。

4.2.1 波形の歪み

佐藤氏の設計した信号用アンプ回路では、図 4.3 に示すように入力波形（MPPC のテンプレート波形）の波高が大きくなると出力波形が歪む現象が見られた。これは、一段目のオペアンプの周波数帯域が不足しているために起こっていると考えた。周波数帯域が不足すると、仮想短絡によって理想的にはグラウンドになっているはずのマイナス入力端子

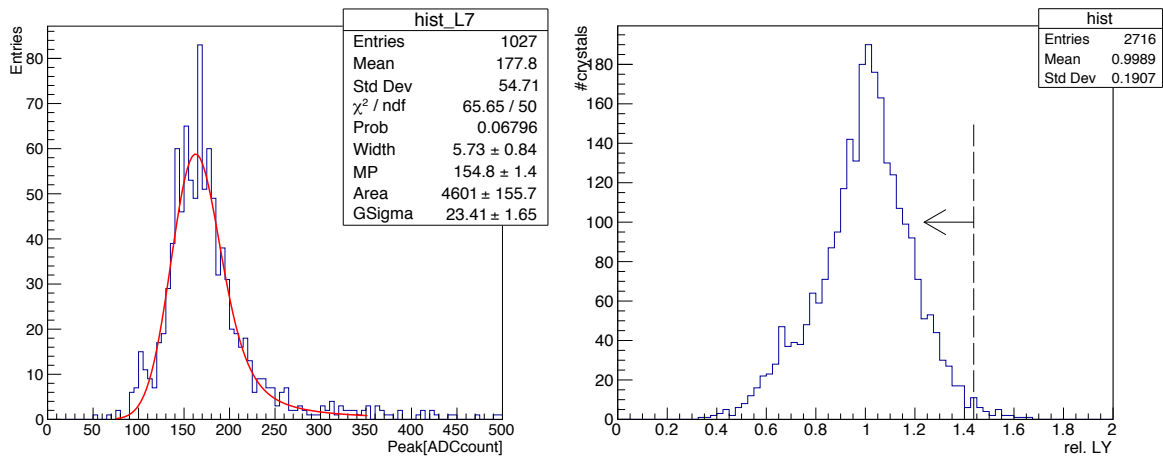


図 4.2: (左) ELPH での宇宙線測定で得られた波高の分布。(右) KOTO 実験の CsI 結晶の相対的な光量の分布。平均が 1 になるように規格化されている。図中の点線はこの分布において 99% の結晶が含まれる相対光量の値を示している。

がグラウンドになれず信号に応じて振れてしまう。実際にマイナス端子の応答は、図 4.4 (左) に示すように信号波形に応じて変動していた。

オペアンプの周波数帯域は出力振幅に依存しており、入力波形（出力波形）の波高に応じて波形の歪みが増加しているのだと考える。

そこで、一段目のオペアンプ (AD8034) をより周波数応答の良いオペアンプ (AD8065¹) へと変更した。その結果、図 4.4 (右) に示すようにマイナス入力端子の変動がわずかに抑えられた。変更後のアンプ回路の応答を図 4.5 に示す。立ち上がり部分にわずかに歪みが残っているが、変更によって波形の歪みが小さくなっている。

次にこの歪みが、両側読み出し機構に与える影響を評価する。

まず両側読み出し機構の MPPC の波形がどのように記録されるかを説明する。両側読み出し機構の MPPC の信号は、CsI カロリメーターの PMT の信号と同じ 125 MHz サンプリング、14 bit の波形取得 ADC を用いて記録される。この波形取得 ADC 上にはベッセルフィルターという波形変換フィルターが搭載されており、信号波形は図 4.6 に示すように幅の広げられた波形が記録される。

図 4.5 に示した波形は信号用アンプ回路の出力をオシロスコープで測定した波形であり、ベッセルフィルターの影響が入っていない。そこで、回路シミュレータ (LTspice) を用いてベッセルフィルターの影響をシミュレートした。その結果を図 4.7 に示す。ベッセルフィルターを通ったあとも、波形の歪みはわずかに残っている。

このような出力波形の歪みがあると、高いエネルギーの信号（光量の大きい信号）の場合に MPPC 側のシンチレーション光の到達時間が本来よりも早くみえるため、時間差から推定される反応位置が上流側に寄ってしまう。この影響を評価するために、KOTO 実験のシミュレーションにアンプの特性の効果と 5 章で述べる宇宙線測定の結果を組み込み、シミュレーションを行った（清水信宏氏・大杉真優氏によるシミュレーション）。

¹佐藤氏の選定の候補の中にあっただのもで最も周波数特性が良いもの

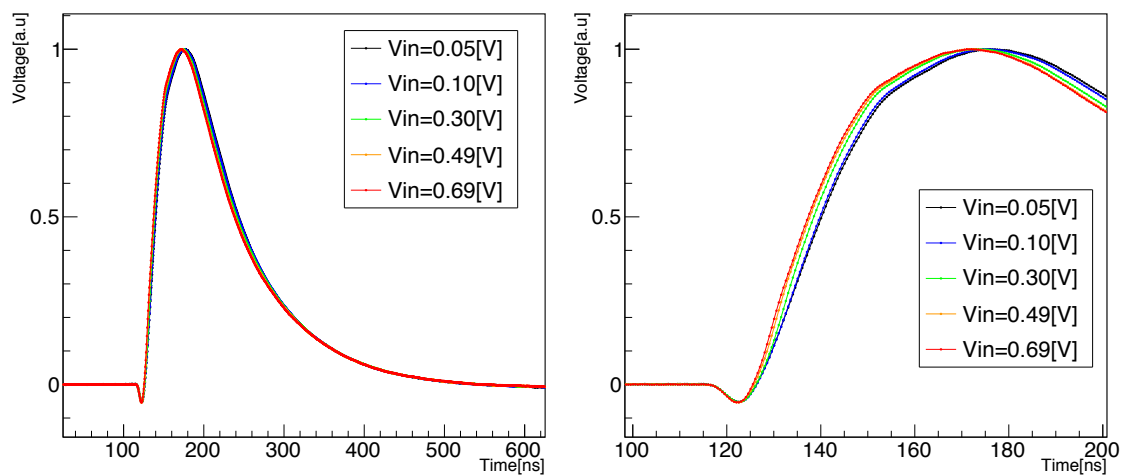


図 4.3: AD8034 の出力波形、波高で規格化している。左：波形全体、右：立ち上がりの拡大図。

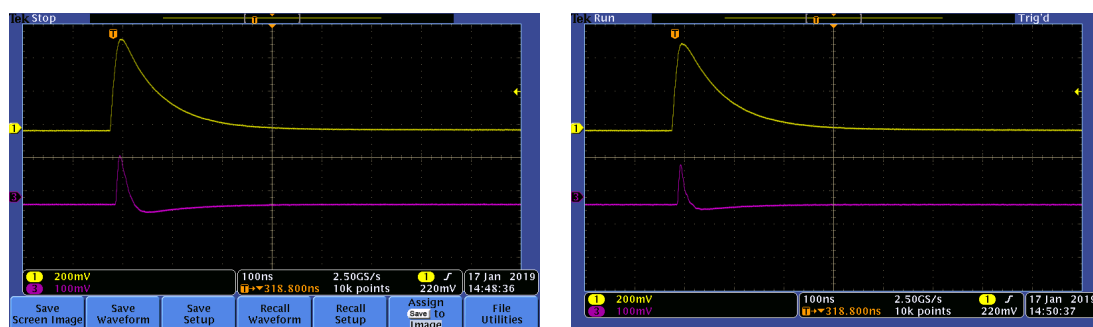


図 4.4: AD8034 (左) と AD8065 (右) のマイナス入力端子の応答をオシロスコープで記録した波形。黄色は入力波形、紫がマイナスの入力端子の応答。

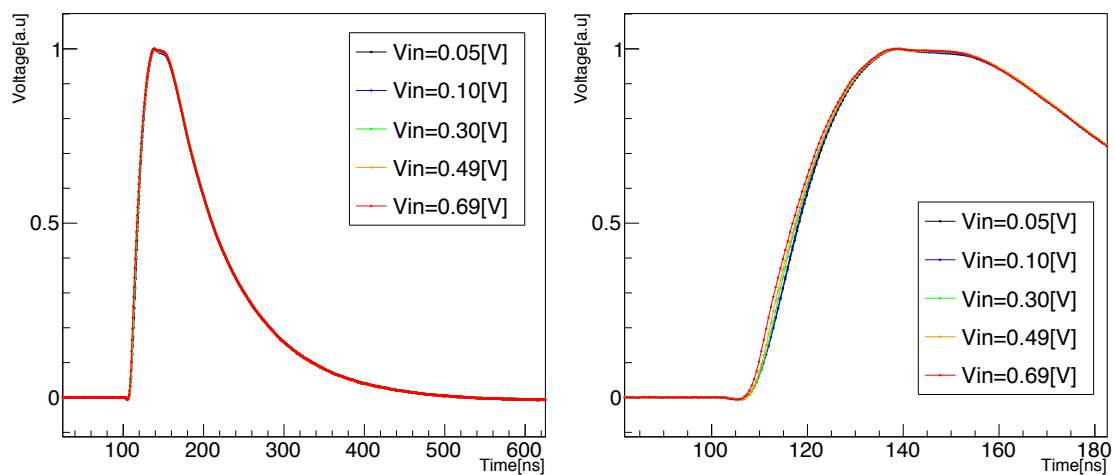


図 4.5: 左 AD8065 の出力波形、波高で規格化している。左：波形全体、右：立ち上がりの拡大図。

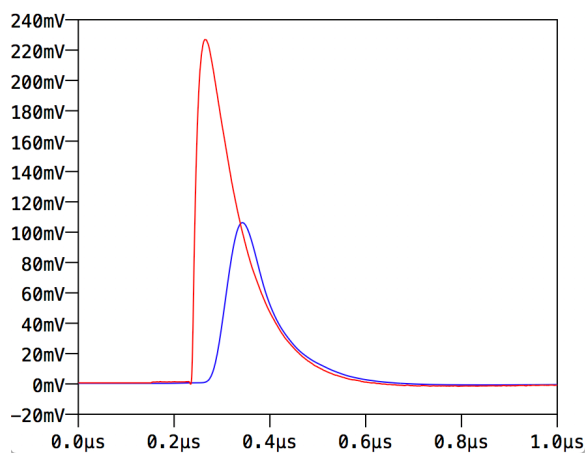


図 4.6: フィルターを通る前後の波形。赤が入力波形、青がフィルター通過後の波形を示す。

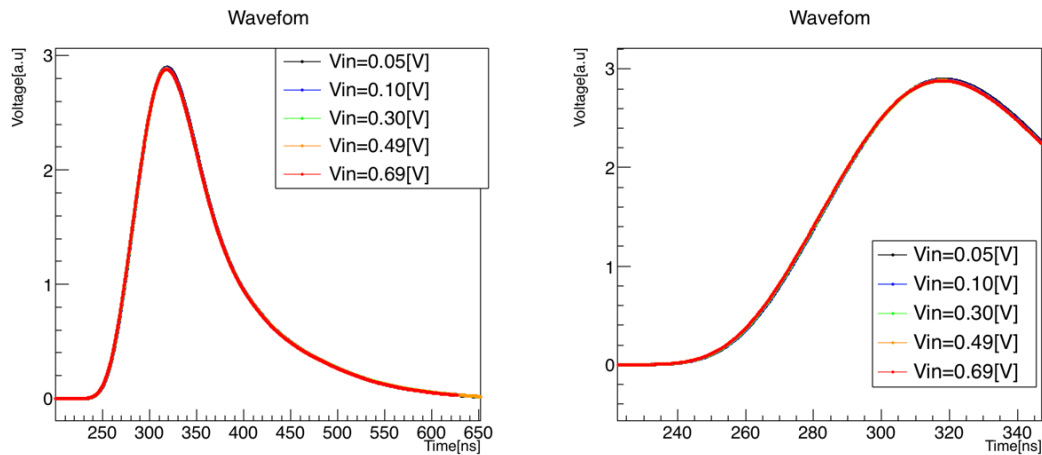


図 4.7: 左：ベッセルフィルタ通過後の波形（AD8065）、右：立ち上がりの拡大図。

図 4.8 に中性子背景事象と信号事象の、MPPC で測定した時間と PMT で測定した時間の差の分布を示す。ここでの時間差は、CsI カロリメーター上の二つのヒットのうち時間差の大きいヒットの時間差である。光子はアンプの影響で上流側（時間の早い側）へ動いているが、中性子の場合にはあまり変化が見られない。

これは、図 4.9 に示すように、光子と中性子の反応位置の違いと結晶内でのシンチレーション光の減衰で説明できる。光子は MPPC に近い上流側でほとんど反応するため、結晶内でのシンチレーション光の減衰が少ない。そのため、MPPC 側で観測される光量は大きくなりやすく、アンプの影響が顕著になる。一方で、中性子は光子に比べエネルギーが低いことに加えて、反応位置もより下流側に広がるため、MPPC で観測される光量が減衰しアンプの影響を受けづらい。

信号事象を 90% 残すように時間差の値で選別した際に残存する中性子の数の割合を、両側読み出し機構での中性子の削減能力とする。中性子の削減能力はアンプの影響がない場合で $(10.4 \pm 0.1)\%$ 、アンプの影響がある場合で $(8.7 \pm 0.1)\%$ となった²。この結果より、本研究で改良を行ったアンプ回路を用いても中性子事象の選別能力が悪化しないことを確認した。

4.3 テストパルス回路の見直し

テストパルスとは、真空タンク外部から信号用アンプ回路の動作を確認するため、および各チャンネル間での時間のずれを較正するために用いるものである。時間のずれは、MPPC の信号を記録する波形取得 ADC や、フロントエンド回路上での配線長の違いなどによって生じる。テストパルスでは、信号用アンプ回路以降での時間のずれしか測定できないが、MPPC は入射光に対する信号出力の応答が速いため、MPPC の個体差は時間のずれには影響しない。

²時間差による選別以外の選別は課していない。そのため、他の事象選別条件によってはより削減能力が高くなる [16]。

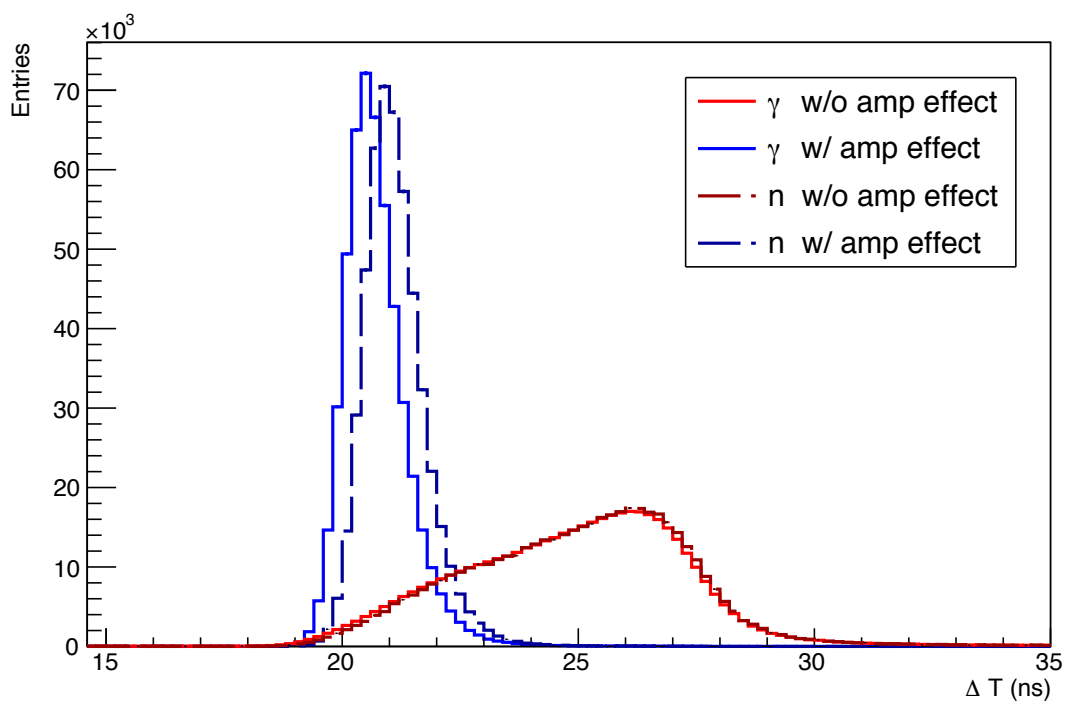


図 4.8: 清水氏・大杉氏によるシミュレーションで得られた性子背景事象と信号事象の、MPPCで測定した時間とPMTで測定した時間の差の分布。破線はアンプの影響がない場合の結果。赤：中性子背景事象、青：信号事象（光子）の時間差の分布。CsIカロリメーター上の二つのヒットのうち、時間差の大きいヒットの時間差を示している。

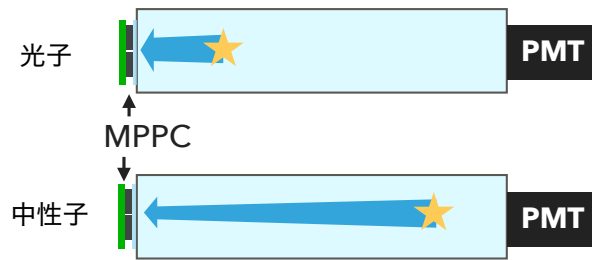


図 4.9: 光子と中性子の光量の違い。青い矢印がシンチレーション光で、矢印の太さが光量を表す。

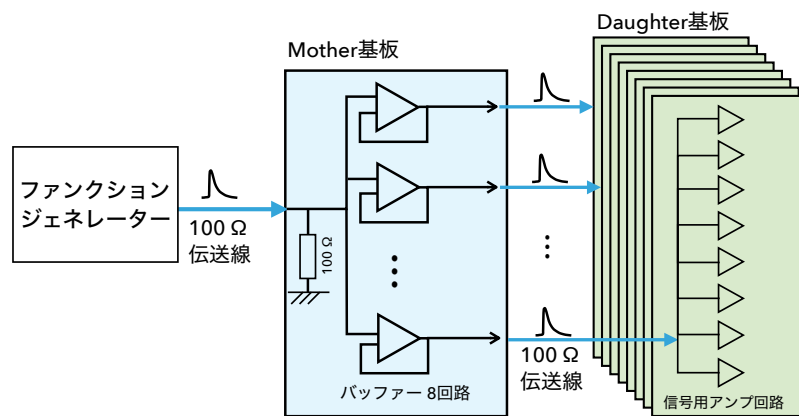


図 4.10: テストパルス回路の概要。

佐藤氏の設計では、RC回路に矩形波を入力することによってMPPCのような波形を生成していた[10]。しかし、MPPCのような波形になる抵抗とコンデンサの値では伝送線とインピーダンス整合がとれず反射が起きていた。

そこで図 4.10 および図 4.11 に示すようにテストパルス回路を変更した。まず、ファンクションジェネレーターからMPPCのテンプレート波形を出力し、 $100\ \Omega$ インピーダンスのフラットケーブルでMother基板に送る。Mother基板上で各Daughter基板へ分配する際にオペアンプ(MAX4418)でバッファすることにより、一度インピーダンス整合をとっている。バッファした後のパルスは $100\ \Omega$ インピーダンスのフラットケーブルで伝送される。Daughter基板一枚には8回路分の信号用アンプ回路があり、テストパルスはそれらに並列に分配される。インピーダンス整合をとるためには1回路あたり $800\ \Omega$ のインピーダンスでなければならない。そこで、1回路あたり $800\ \Omega$ のインピーダンスになるようDaughter基板上のテストパルス回路の抵抗 R_3 とコンデンサ C_3 の値を変更した。

次にテストパルス回路の性能を評価する。まず、テストパルス回路の出力波形を確認した。図 4.12 に示すように、波形の立ち上がりに歪みがみえるが、MPPCのテンプレート波形の形を保っている。

次にテストパルス回路の時間較正をおこなう。テストパルスは、チャンネル間の時間差の較正に使用するため、各チャンネルに同時に到達しなければならない。しかし、実際に

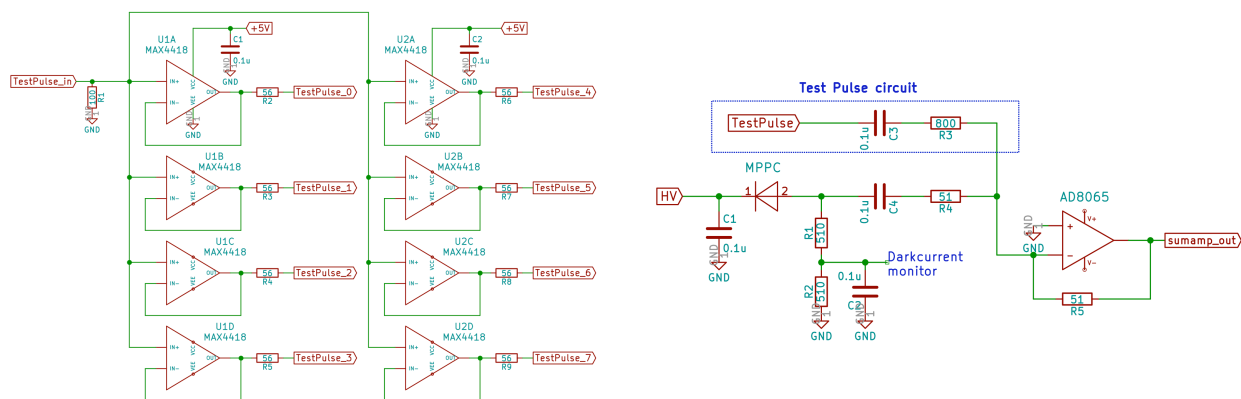


図 4.11: 左 : Mother 基板上のバッファ回路の回路図、Mother 基板 1 枚分。
 右 : Daughter 基板のテストパルス回路周辺の回路図、信号用アンプ回路 1 回路分。

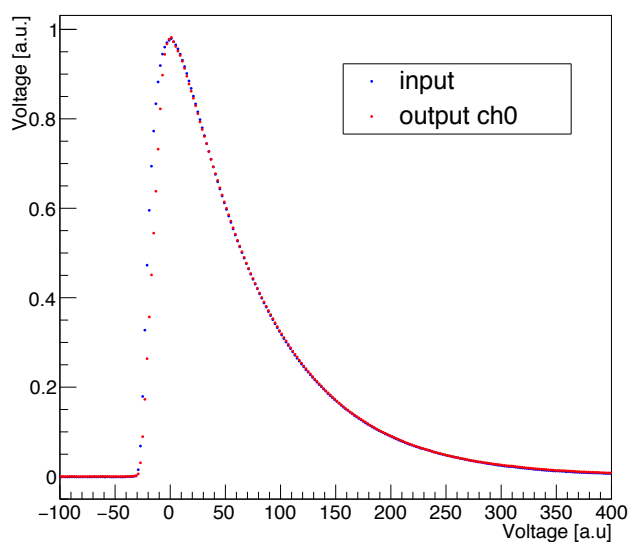


図 4.12: テストパルスの入力波形（青）とあるチャンネルの出力波形（赤）、どちらも波高で規格化している。

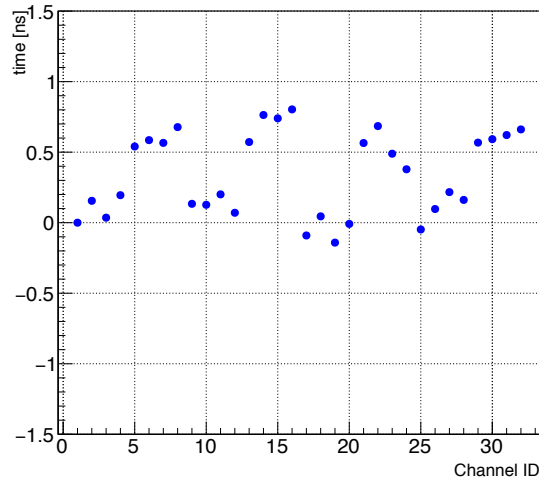


図 4.13: チャンネル間の出力時間のずれ。縦軸はチャンネル 1 の出力時間を基準とした時間のずれを示している。

はバッファに用いているオペアンプの個体差でわずかに波形が出力される時間がずれるため、各 Daughter 基板に到達する時間が異なってしまいます。そのため、すべてのバッファ用オペアンプの出力の個体差を事前に測定しておき、解析の際にその値で補正する必要があります。図 4.13 に測定したチャンネル間の出力時間の差を示す。ここでは 2 章で説明した CFTIME をオペアンプの出力時間としている。出力時間の中央値の誤差は 10 ps であり、ELPH ビームテストで得られた時間分解能が最高でも 500 ps であることを考えると、十分な精度である。実際の解析ではこの値を用いてチャンネル間のずれを補正する。

4.4.1 項で詳細を述べるが、テストパルス回路を介してアンプ回路間でクロストークがある。しかし、クロストークの大きさはノイズレベルであり、問題とならない。

4.4 その他の変更

4.4.1 クロストークの削減

佐藤氏の設計した回路では、信号読み出し用アンプ回路にはチャンネル間でのクロストークが生じていた [10]。クロストークを測定するために、MPPC 信号のテンプレート波形を 1.5 GeV 相当の波高 (500 mV) にしたものをチャンネル 0 に入力し、その際の隣のチャンネル (チャンネル 1) と他のチャンネル (チャンネル 2) の出力をオシロスコープで測定した。その結果を図 4.14 (左) に示す。佐藤氏の設計した回路では一段目のオペアンプに二回路入りのパッケージのものを使用しており、チャンネル 0 とチャンネル 1 は同じパッケージ内のアンプである。パッケージを共有するチャンネルでは 6 mV の波高のクロストークが観測され、その他のチャンネルでは 1.5 mV の波高であった。このことから、オペアンプのパッケージ内でクロストークが発生していると考え、一段目のオペアンプには一回路入りのパッケージのものを使用した。パッケージを変更した回路で観測され

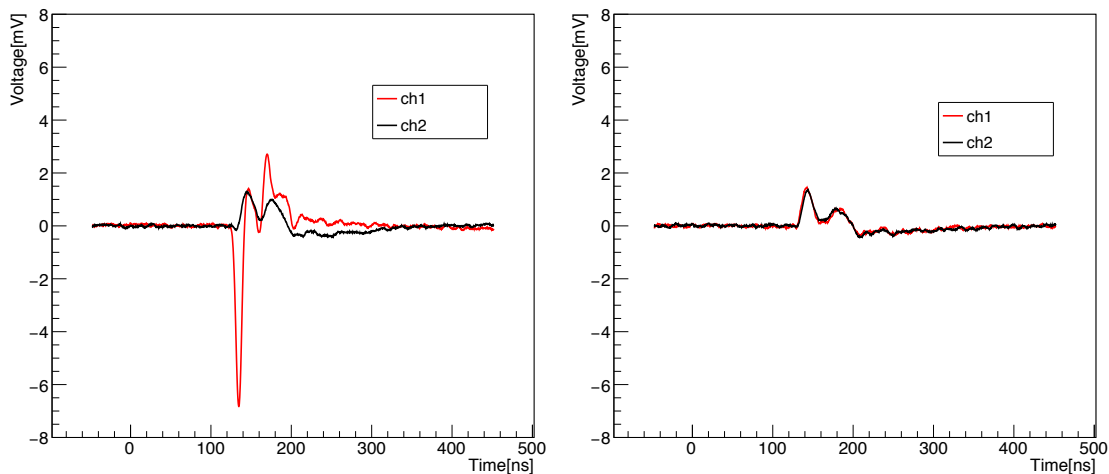


図 4.14: 二回路入りのパッケージの場合のクロストーク (左) と一回路入りパッケージの場合のクロストーク。チャンネル 0 に信号を入力した場合の、チャンネル 1 (赤)、2 (黒) の応答を示す。

たクロストークを図 4.14 (右) に示す。二回路入りパッケージを用いた場合のようなクロストークは観測できず、どのチャンネルでも 1.5 mV のクロストークを観測した。しかし、このクロストークの波高はノイズの大きさと同程度であり、問題とならない。

テストパルス回路のコンデンサを外し、テストパルス回路によるチャンネル間の接続を断った場合にはクロストークがなくなったため、残存したクロストークはテストパルス回路によるものである。

4.4.2 静電保護機能の追加

図 4.15 に示すような MPPC の短絡故障が起こった場合、MPPC のハイブリッド接続に用いている抵抗 (2 k Ω) と暗電流測定回路の二つの 510 Ω 抵抗に MPPC にかかっていた HV (60 V) がかかってしまう。この場合、暗電流用オペアンプには 10 V、信号用オペアンプには 20 V の電圧³が印加されてしまう。このような高電圧から素子を保護するために、保護ダイオードを信号ラインに追加した。MPPC のハイブリッド接続に用いている抵抗 (2 k Ω) が保護ダイオードに流れる電流量を制限する役割を果たす。

保護ダイオードは信号ラインに並列に接続するため、ダイオードの静電容量や漏れ電流が信号波形や暗電流測定へ影響を与える可能性がある。そのため、静電容量や漏れ電流が小さい保護ダイオード (ESD9R3.3ST5G) を選定した。このダイオードの静電容量は 0.5 pF、漏れ電流はダイオードに 1 V の逆電圧が印加された時に 1 nA であり、本研究で測定する波形 (電流) には影響のない大きさである。

実際に高電圧から素子を保護できるか、電流測定や波形への影響があるかを評価するため、テスト基板を作成した。テスト基板は MPPC が短絡した場合の回路になっており、そ

³AC カップルがあるため、短絡の発生した瞬間にのみ高電圧が印加される。

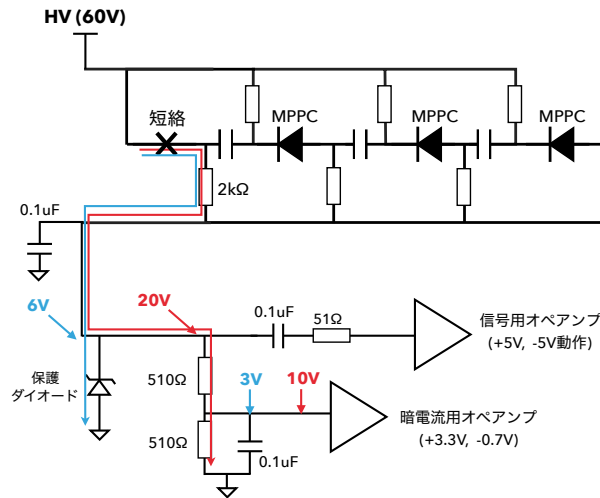


図 4.15: 保護ダイオードを追加した周辺の回路図。赤：保護ダイオードのない場合、青：保護ダイオードのある場合のオペアンプにかかる電圧と電流の経路（矢印）を示している。

の回路に 60 V の電圧を約 100 ms の間、印加した。信号用アンプの入力端子と暗電流用アンプの入力端子にかかる電圧をオシロスコープで測定した結果を図 4.16 に示す。信号用アンプには回路に AC カップルが入っているため、短絡した瞬間にのみ 0.7 V の電圧がかかっている。暗電流用アンプには、3 V 程度の電圧がかかっている。ESD 保護用のダイオードのクリップ電圧は約 6 V だが、510 Ω 抵抗二つで分圧されるため、3 V でクリップできている。どちらも電源電圧（5 V と 3.3 V）の範囲内に収まっており、高電圧に対し素子の保護が可能である。また、MPPC からの信号の最大の振幅は数百 mV であるため、MPPC の信号で保護ダイオードが動作することはない。

次に、保護ダイオードの追加による信号波形、暗電流測定への影響を評価する。図 4.17 に示すように保護ダイオードの有無での波形の変化はない。また、ダイオードの有無によって暗電流測定回路に流れ込む電流が変化しないことを確認しており、3 章で述べた暗電流測定機能の性能にも影響はない。

実際にオペレーション中に MPPC の短絡故障が発生した場合、電流制限抵抗となるハイブリッド接続に使用されている抵抗に長時間（数秒以上）電流が流れ続けると、発熱によって破損してしまう可能性がある。そのため、HV に流れている電流をモニタリングしておき、過電流を検出した場合には即座に遮断する必要がある。

4.5 性能評価

オペアンプの変更などをしたため、信号用アンプ回路の基礎的な性能を評価する。ここで評価する項目は、周波数特性、ノイズレベル、波高の線形性である。

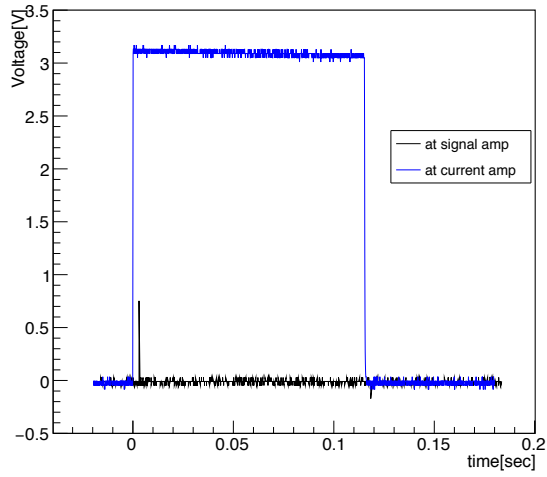


図 4.16: MPPC の印加電圧が短絡した場合に信号用アンプの入力にかかる電圧（黒）と暗電流用アンプの入力にかかる電圧（青）。

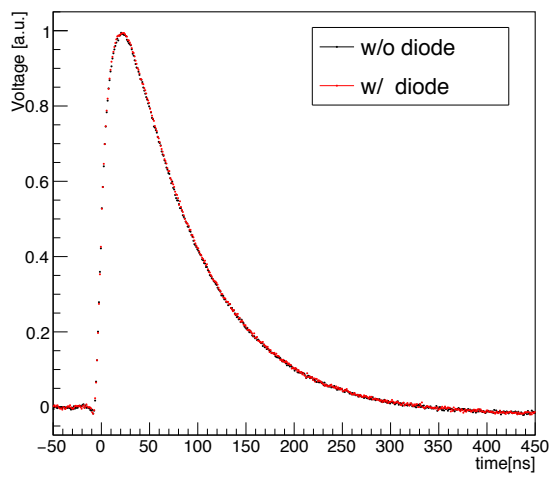


図 4.17: テンプレート波形を入力した際の ESD 保護ダイオードの有（赤）の出力波形と無（黒）での出力波形。

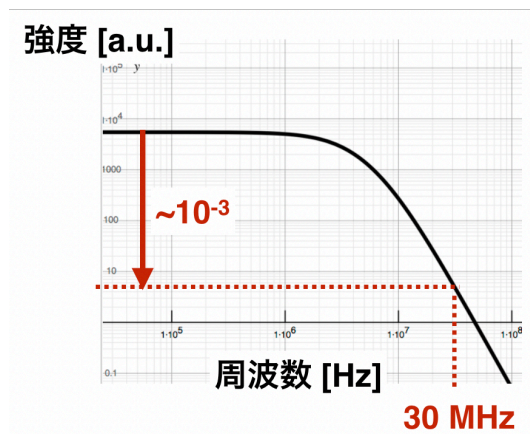


図 4.18: MPPC の信号波形の周波数成分 [10]。

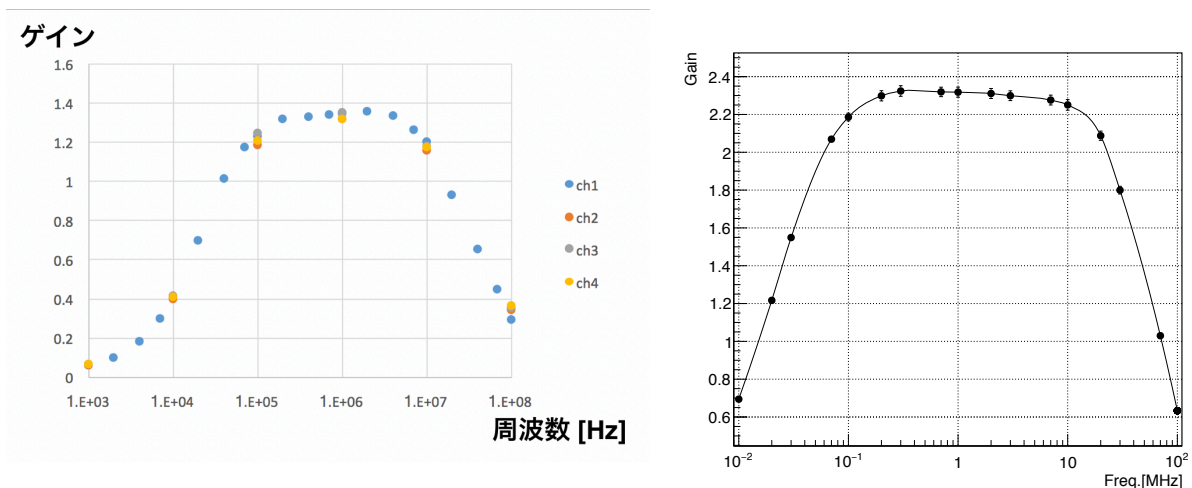


図 4.19: 左 : オペアンプ変更前のアンプ回路の周波数特性 [10]。右 : 変更後の周波数特性。

4.5.1 周波数特性

図 4.18 に MPPC の信号の周波数成分を示す [10]。アンプ回路の周波数帯域が 30 MHz あれば MPPC の信号を読み出せる。

正弦波を信号用アンプ回路に入力して差動の出力をオシロスコープで記録し、入力波高と出力波高（差動信号をオシロスコープの計算機能でシングルエンドにしたもの）の比を測定した。正弦波の周波数を変化させ測定した結果を図 4.19 に示す。変更後の回路は 10 MHz 以上の高周波領域での特性が上昇している。これにより、MPPC 信号の立ち上がり部分をより正確に読み出すことができている。

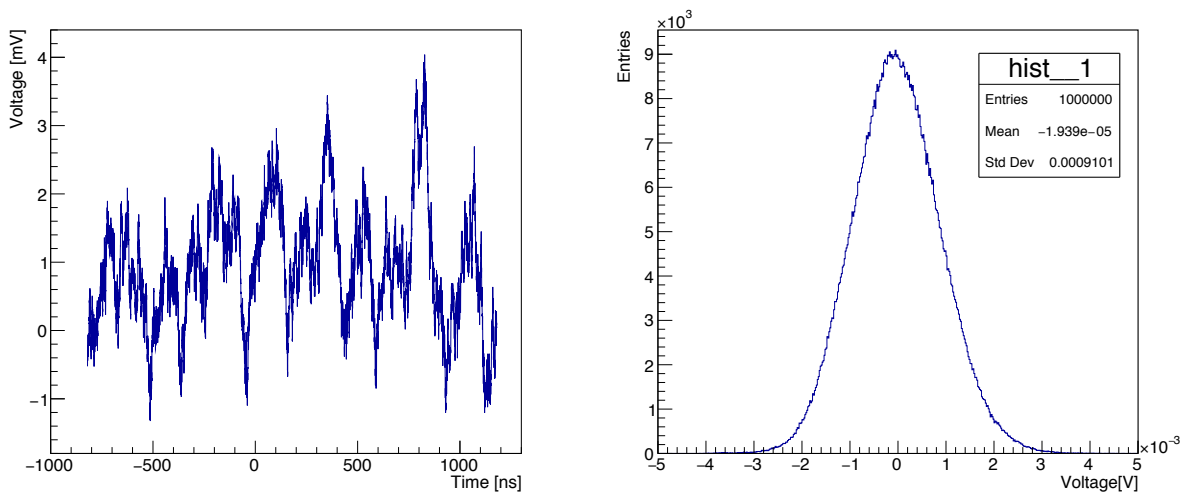


図 4.20: (左) オシロスコープで測定したアンプ回路の出力波形。(右) ノイズレベルの分布。

4.5.2 ノイズレベル

信号用アンプ回路に 4 組の MPPC を接続し、MPPC に光が当たらない状態での出力をオシロスコープで測定した結果を 4.20 に示す。MPPC には、2 章で放射線照射をした MPPC 4 組を用いた。MPPC のダークパルスの統計的ゆらぎによって、オペアンプ出力のベースラインがふらついている。このベースラインの分布の RMS を回路のノイズレベルと定義すると、それは 0.9 mV である。 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ の信号として選択する光子が CsI カロリメーターの 10 cm 角領域に落とす最小のエネルギーは 50 MeV で [10]、これは信号用アンプ回路の出力波高に換算すると約 17 mV である。今回のノイズレベルであれば、最小の信号でも問題なく信号を読み出せる。

4.5.3 波高の線形性

MPPC のテンプレート波形を用いて、信号用アンプ回路の波高の線形性を確認した。50 mV から 550 mV まで入力波高を変化させ、出力をオシロスコープで記録し、入力波高と出力波高の相関を確認した。その結果を図 4.21 に示す。今回の入力波高は約 150 MeV から約 1.5 GeV の信号に相当する。入力波高と出力波高の相関を一次関数でフィッティングし、フィッティングで得た直線からの出力波高のずれをこの回路の非線形性とする。その結果、この回路の非線形性は 1% 以内である。

4.6 まとめ

信号用アンプ回路に残されていた問題を解決するために、オペアンプの変更、テストパルス回路の再設計などの改良を行なった。また、アンプ回路の周波数特性やクロストーク、

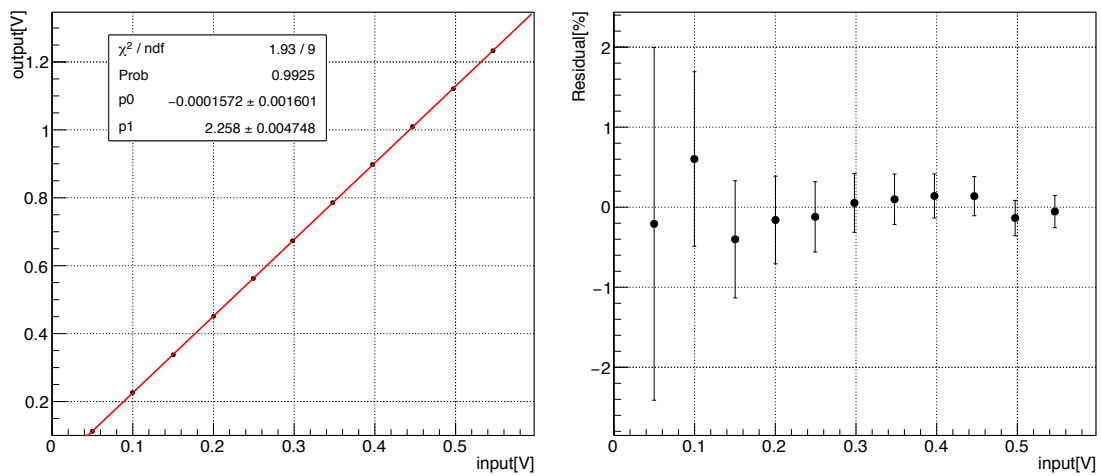


図 4.21: (左) 入力波高と出力波高の関係。(右) 出力波高のフィッティング直線からのずれ。

ノイズレベル、線形性を評価し、問題ないことを確認した。

アンプ回路の特性を組み込んだシミュレーションを行い、アンプの特性によって中性子背景事象の削減能力が悪化しないこと、中性子背景事象を一桁削減するための性能を満たすことを確認した。

第5章 実際の両側読み出し機構の性能評価と基板の設置

この章では、まず実際に導入した MPPC と CsI カロリメーターを用いた宇宙線測定について述べる。その後、実際のフロントエンド基板の設置と MPPC の動作確認について述べる。

5.1 実機を用いた宇宙線測定

この宇宙線測定は、KOTO 実験の CsI カロリメーター実機と結晶に接着した MPPC、本研究で開発したフロントエンド回路を用いて、MPPC の導入作業と並行して行なったものである。測定の目的は、接着した MPPC の健全性を確認すること、結晶の個別の応答を調べること、実際の両側読み出し機構の性能を評価することである。測定時に用意できた実機フロントエンド基板の数が少なかったため主に試作基板を使用した。実機との違いは配線ミスなどの軽微な違いしかなく、使用している素子は実機と同じものである。

5.1.1 セットアップ

宇宙線測定のセットアップを図 5.1 に示す。ミューオンが貫通した事象をトリガーするために、計 12 本プラスチックシンチレーターを CsI カロリメーターの上下に設置した。シンチレーターは $5 \times 10 \times 200 \text{ cm}^3$ の大きさで、シンチレーション光を両側から PMT で読み出している。上下のシンチレーターにヒットがあった事象をトリガーとして、PMT と MPPC の信号を波形取得 ADC で記録した。

実際のオペレーションでは 4 組の MPPC を加算して、10cm 角領域を 1 チャンネルとして読み出しを行うが、図 5.2 (左) に示すように同じ読み出しチャンネル内の複数の結晶を宇宙線が貫通するため、複数の結晶の応答が一つのチャンネルに含まれてしまう¹。宇宙線測定では結晶個別の応答を調査する必要があるため、図 5.2 (右) のような横方向に加算する読み出し手法に変更し、上記の現象を回避した。

MPPC 側の読み出し回路では、複数の MPPC がまとめて読み出されているため、どの MPPC (結晶) が反応したかがわからない。そのため、どの結晶を宇宙線が貫通したかは、結晶個別に読み出しをしている PMT の光量で選別した [16]。

¹加算回路を使用しなければ避けられるが、用意できた読み出しチャンネルの数が限られていたため、加算回路でチャンネル数を減らすことが必須だった。

トリガー条件ではシンチレーター上下のいずれの組み合わせでもよいとしてデータを取得したが、ここでは図 5.1 右側の赤矢印で示したような上下で同じ位置のシンチレーターを貫通した事象、特にその中でも上流側の三種類のみを選んで解析した。

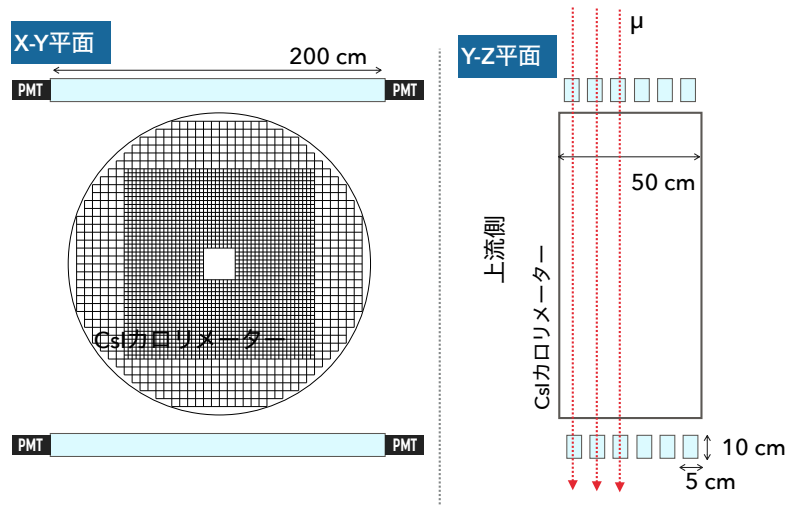


図 5.1: 宇宙線測定の設定アップ概要。

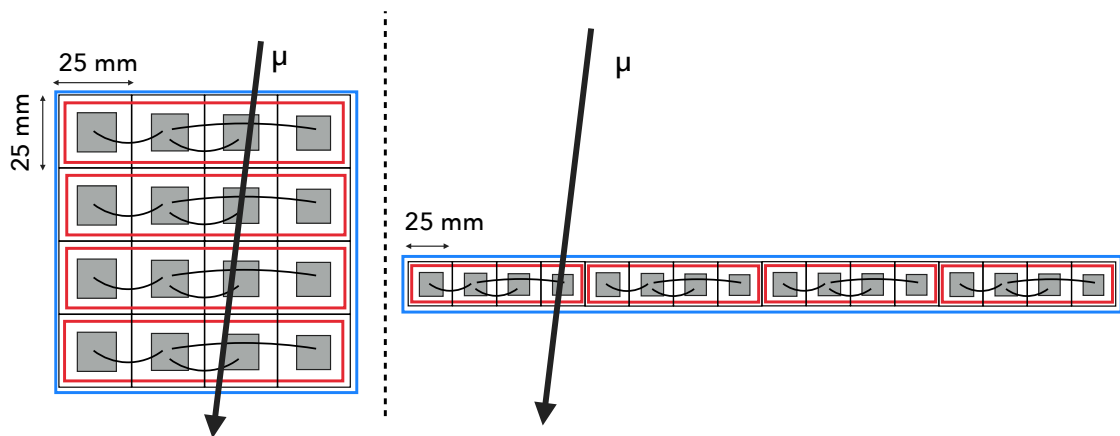


図 5.2: (右) 本来の読み出し手法。(左) 宇宙線測定用の読み出し手法。赤枠が MPPC 間の接続でまとめられる領域、青枠が加算回路でまとめられる領域を示す。

5.1.2 MPPC の波高

4章で述べた ELPH ビームテストで行なった宇宙線測定の結果から今回の宇宙線測定で期待される波高を求めると、KOTO 実験の CsI 結晶の相対光量が1の ラージ結晶 で 190 カウント、スモール結晶 で 95 カウントとなる。

今回の測定で得られた全ての MPPC²の波高を図 5.3 に示す。ここでの波高は、図 5.1 に示した上流側の三種類のトラックで得られた波高の平均である。ラージ結晶 で平均 230 カウント、スモール結晶 で平均 94 カウントと、スモール結晶 では予想と一致する波高であった。ELPH での測定との違いには、MPPC-CsI 結晶間の接着手法などがあるが、ラージ結晶 の波高が ELPH の結果より高くなった実際の要因は不明である。

この MIP の波高を用いて、実際の実験で波形取得 ADC の飽和が起こりうるかを 6 章で議論する。

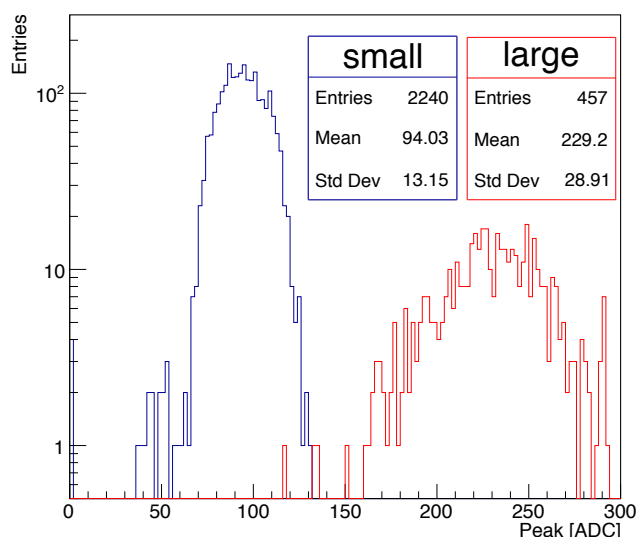


図 5.3: 宇宙線測定で得られた MIP の波高。赤が ラージ結晶、青が スモール結晶 を示す。

5.1.3 時間分解能

次に、両読み機構の時間差の時間分解能を評価する。時間分解能は 2 章で説明したように、MPPC で測定した時間と PMT で測定した時間の差を正規分布でフィッティングして得た標準偏差の値である。図 5.1 に示した上流側の三種類のトラックで得られた時間分解能の平均を図 5.4 に示す。

ラージ結晶 (457 本) で平均 1.5 ns、スモール結晶 (2240 本) で平均 2.1 ns の時間分解能が得られた。図 5.4 に示すように、時間分解能は光量に依存するため、シンチレーション光の光量が少ない スモール結晶 では時間分解能が大きくなっている。

²一部、測定ミスなどで測定できていない MPPC、結晶がある。

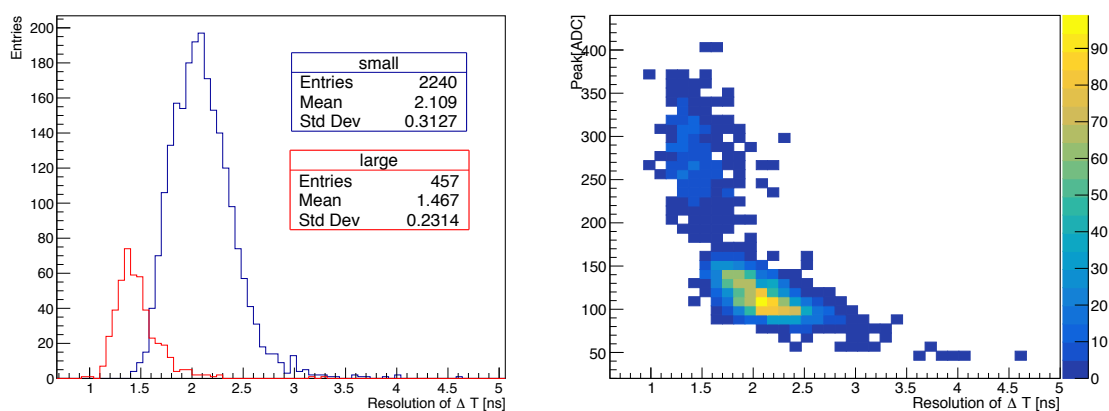


図 5.4: (左) 宇宙線測定で得られた時間差の時間分解能。赤がラージ結晶、青がスモール結晶を示す。(右) 時間分解能と波高の相関。

今回得られた結果は、ラージ結晶においては先行研究 [10, 17] での時間分解能と同程度であり、実機の両側読み出し機構においても期待通りの時間分解能が得られた。スモール結晶は先行研究で具体的な時間分解能の値が言及されていないが、ラージ結晶に比べ発光量が 1/2 になることを考慮すると、今回の宇宙線測定で得た時間分解能は妥当な値が得である。

4 章 4.2 節で述べたように、今回の宇宙線測定の結果（結晶の個性など）とフロントエンド回路の特性を含めたシミュレーションにおいて、ラージ結晶とスモール結晶を含めて中性子背景事象を 1/11 に削減する能力があり、本研究で両側読み出し機構実機（フロントエンド回路、MPPC）は要求される性能を満たしている。

5.2 フロントエンド基板の設置

この節では、フロントエンド基板の設置に必要な冷却機能を持つ基板設置機構の開発と実機の設置、その後に行った 1020 組全ての MPPC の動作確認について述べる。

5.2.1 基板設置機構

図 5.5 に示す真空タンク内の CsI カロリメーターの外周部のフィンと呼ばれるステンレス製の板にフロントエンド基板を設置した。フィンはシリンダーを支える構造物で、厚さが 4 cm、長さ 70 cm で 45 度ごとにシリンダーに取り付けられている。実際にシリンダー外周部の写真を図 5.6 に示す。フィンの長さは 70 cm であるが、検出器の信号を真空タンク外に伝達するためのフィードスルーがフィンの近くであり、フィードスルー自身と信号用ケーブルがフィンの上にも伸びているため、干渉を避けるに設置が可能なスペースは 40 cm ほどである。高さ方向にも 40 cm ほどのスペースがある。

基板設置機構の詳細を図 5.7 に示す。基板は、アルミニウム製の L 字型の板（以降、基板ホルダーという）にシリコンシートを挟んで固定した。シリコンシートは、基板ホル

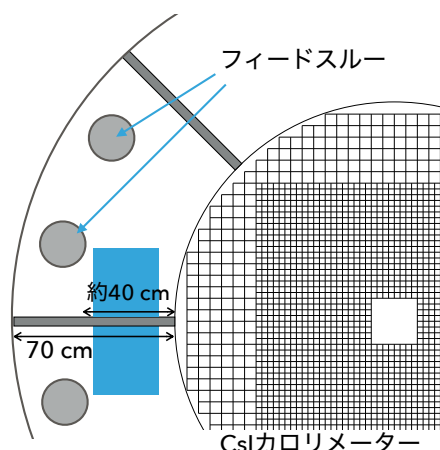


図 5.5: 基板の設置場所の概要。青い四角が基板を設置する位置を示す。フィンの長さはおよそ 70 cm だが、フィードスルーとの干渉があり、実際に有効なスペースは 40 cm ほどである。カロリメーターを挟んだ反対側にも同様に設置する。

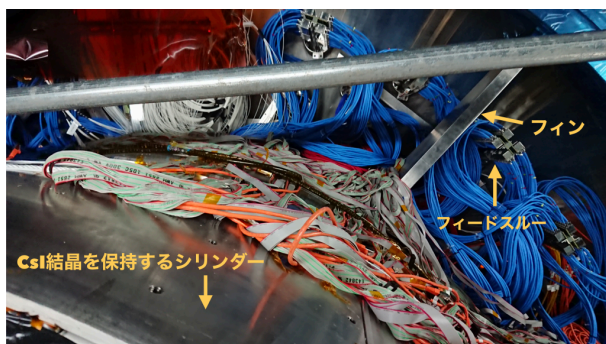


図 5.6: CsI カロリメーターの外周部の写真。奥に見える斜めに走っている 4 cm 厚の板がフィンである。実際には写っているフィンではなく、東西のフィンに基板を設置する。青いケーブルが伸びているのがフィードスルーである。

ダーによって短絡が起きないように電気絶縁をする役割と、素子に密着し、素子の熱を基板ホルダーに伝達する役割を果たす。シリコンシートは信越化学工業社の TC-500CAT-20 という厚さ 5 mm の高熱伝導シリコンシート（熱伝導度：4.5 W/m·K）を用いた。図 5.8 に基板ホルダーの詳細を示す。Daughter 基板用と Mother 基板用で大きさが異なるが、どちらも厚み 3 mm のアルミニウム板である。基板ホルダーは厚さ 8 mm のアルミニウム板（以降、冷却板と呼ぶ）に 30 mm 間隔で固定した。Daughter 基板用の基板ホルダーには、MPPC 用同軸ケーブル挿抜の際の作業性を高めるために、ホルダーを前方にスライドさせるための機構（長穴）がある。冷却板は PEEK³製のボルトおよびスペーサーを用いて、7 mm のスペースをあけて、厚さ 5 mm のアルミニウム板（以降、下板と呼ぶ）に

³Poly Ether Ether Ketone の略。スーパーエンジニアリングプラスチックの一種。強度が高く、真空中でのアウトガスが少ない。

固定した。これによって、フィンと冷却板との熱絶縁を行なった。この熱絶縁は、フィンなどの熱容量の大きい構造体を、冷却水による冷却の対象から分離するためである。冷却板の端から 35 mm の位置に冷却水の通る銅配管を固定し、基板を冷却する。各アルミニウム板の厚みは、熱伝導だけを考慮した場合でも、冷却位置から最も遠い Daughter 基板の温度が冷却位置の温度+10 °C 以内になるように設計した。冷却水の温度は 13 °C であるため、最も遠い位置の Daughter 基板でも 23 °C となる。この値は、基板上の素子の使用温度範囲の上限である 85 °C を下回っている。図 5.7 (右) に示すように上下の設置機構の下板をクランプでフィンに固定した。

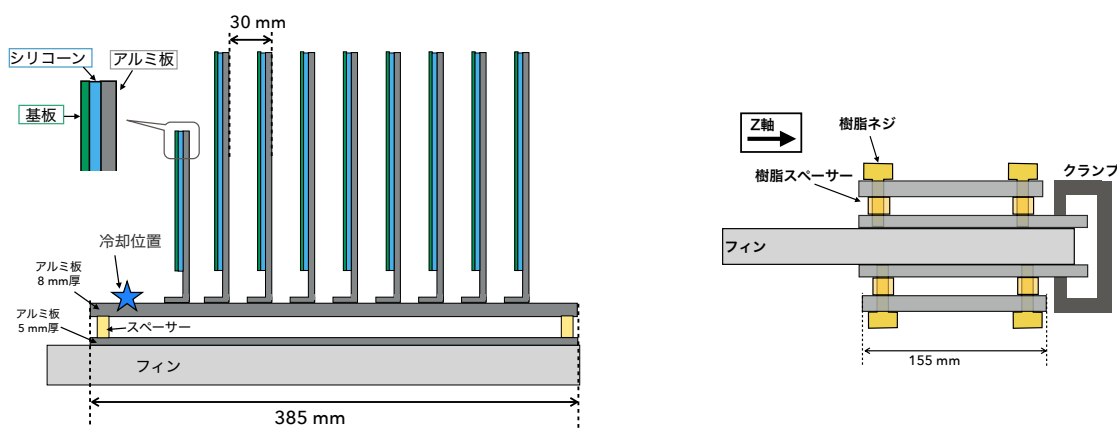


図 5.7: 基板設置機構の詳細。左: z 軸上流から見た図、右: x 方向から見た図である。

5.2.2 基板の設置

ここでは、フロントエンド基板の設置について述べる。図 5.9 (左) に示すように、MPPC の信号を伝達する同軸ケーブルをカロリメーターのシリンダーに平行に這わせ、基板を設置している外周部まで伸ばした。その後、設置されているフロントエンド基板の対応するチャンネルに伸ばしたケーブルを取り付けた。配線を終えたフロントエンド基板実機の写真を図 5.9 (右) に示す。

5.2.3 配線後の MPPC 全数の動作確認

MPPC のケーブル配線作業や、KOTO 実験のその他検出器作業によって、MPPC に故障が起きていないかを確認するために、基板の設置後に 1020 組すべての MPPC の I-V カーブを測定し、MPPC の健全性を確認した。

MPPC を接着する前に測定していた I-V カーブ (以降、事前テストと呼ぶ) の結果を用い、今回の測定結果と 55 V での暗電流の値で比較した。図 5.10 に事前テストの I-V カーブと今回測定した I-V カーブを示す。事前テストの結果と比べ、今回測定した暗電流の値は系統的に低くなっていた。これは、事前テストと今回の測定では測定温度が異なるため

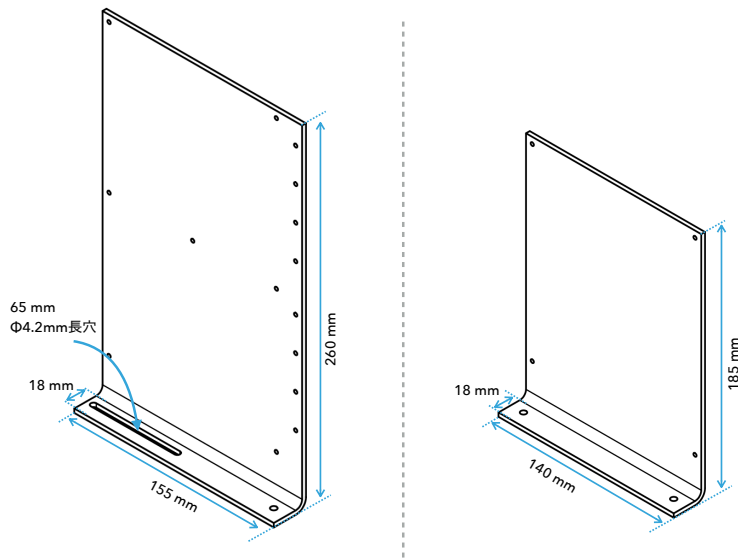


図 5.8: 基板ホルダーの詳細。(左) Daughter 基板用、(右) Mother 基板用。

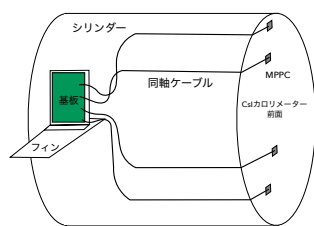


図 5.9: 同軸ケーブルの配線の概要 (左) と実際のインストールされた基板周辺の写真 (右)。

であり、比較の際には暗電流の温度変化を補正する係数を事前テストでの結果にかけている。比較の結果を図 5.10 (右) に示す。比の基準値を 0.75 とし、比が 0.75 以下の MPPC がないかを調査した。基準値を 0.75 とした理由は、スモール結晶に取り付けた MPPC において MPPC の一つがハイブリッド接続から外れてしまう現象⁴が起きているチャンネルや、なんらかの不具合で MPPC が一つ以上故障しているチャンネルを見つけるためである。これらの現象が起きた場合、暗電流の値は 3/4 以下になるため、基準を 0.75 とした。

暗電流の比が、この基準を下回る MPPC (ラージ結晶に取り付けられたもの) が一つ

⁴スモール結晶では、MPPC 同士を同軸ケーブルや基板対基板コネクタを用いて接続しており、基板対基板コネクタが外れてしまうことがあった。宇宙線測定時に全数を確認し、修復しているが、その後の作業で再度外れている可能性はある。この現象は、ラージ結晶に取り付けた MPPC では起こらない。

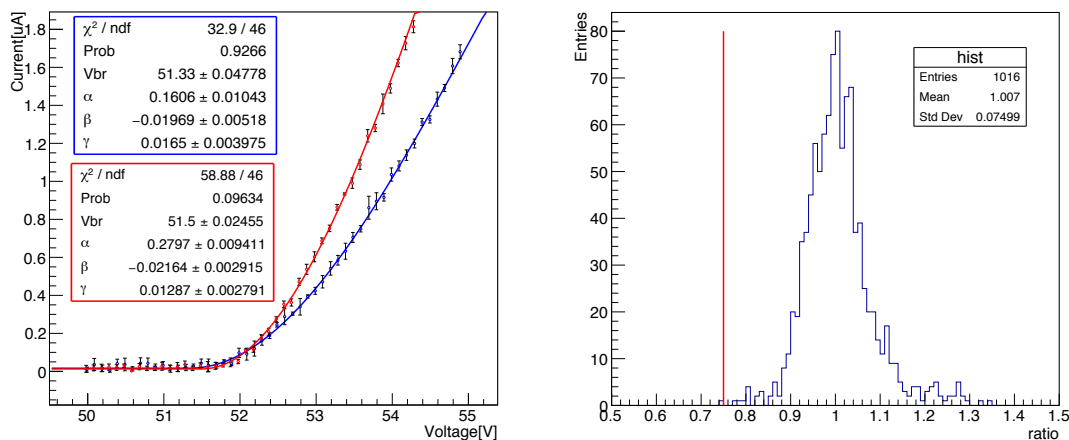


図 5.10: 左：事前テストでの I-V カーブ（赤）と今回測定した I-V カーブ（青）。
 右：55 V での暗電流の比の分布。測定時の温度差を補正する係数をかけている。一部事前テストの結果のない MPPC があり、その MPPC は除いているため分布のエントリー数が 1016 個になっている。

あった。この MPPC の I-V カーブを図 5.11 に示す。他の MPPC と比べて特に暗電流が小さくなっているが、I-V カーブの形に異常は見られない。暗電流が減少していた理由は不明である。この MPPC の動作を確認するために、信号をオシロスコープで測定したところ、宇宙線による正常な信号が観測されたため、MPPC に異常はなく問題ではないと判断した。

I-V カーブ測定時に各フロントエンド基板と正常な通信ができたため、フロントエンド基板は全て健全に導入されていることが確認できた。MPPC については、I-V カーブの測定では一個体を除き問題はないが、2019 年 2 月より宇宙線を用いて波形を測定し、I-V カーブの測定では見つからなかった異常がないかを確認する予定である。

5.3 真空試験

KOTO 実験では、実機設置の後にタンクの真空引きを行い、実際のビームデータ取得を開始する。MPPC とフロントエンド基板は真空中で機能しないといけないため、事前に真空テストを行なってフロントエンド基板、MPPC の真空中での動作を確認した。ここでは、その真空テストについて述べる。

5.3.1 セットアップ

開発したフロントエンド基板と、MPPC を図 5.12 のようにテスト用真空タンク内に設置し、真空中での動作を確認した。実際の設置に用いるものと同様の基板ホルダーを作成し、基板をタンク内に設置した。冷却のために厚さ 5 mm のアルミニウム板を真空外部まで伸ばし、真空タンク外でその先端を水冷した。電源や出力信号などは、真空タンクの

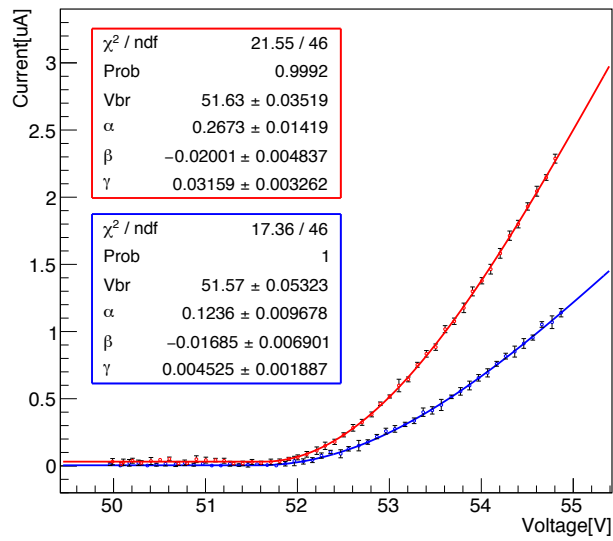


図 5.11: 異常な暗電流となった個体の事前測定の I-V カーブ (赤) と今回の測定の I-V カーブ (青)。電流値が半分になっている。他の MPPC では事前測定と今回の測定の差は約 2/3 である。

フィードスルーポートを通し、外部に取り出した。この真空テストでは、圧力を 0.6 Pa まで下げてテストをした。

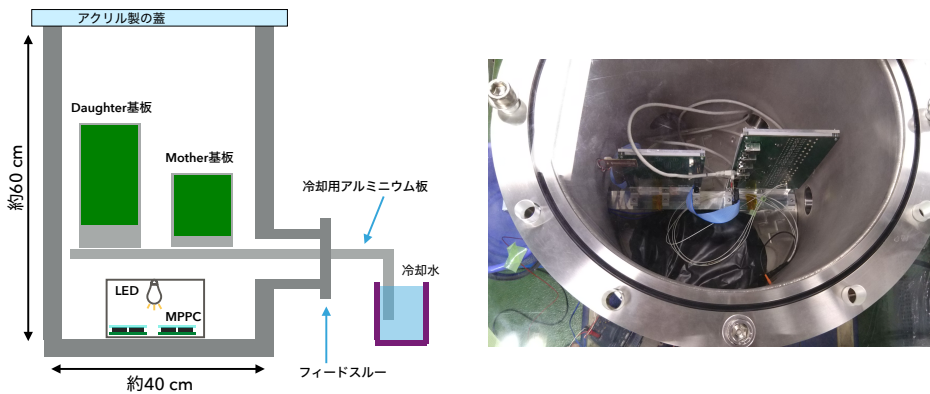


図 5.12: (左) 真空テストのセットアップ概要。(右) 実際のテスト用真空タンク内の様子。ブラックシートで覆われている箱の中に、MPPC と LED が入っている。

5.3.2 結果

まず、MPPC と信号用アンプ回路の動作確認として、LED を光らせた際の MPPC の信号を大気圧中の場合と比較した。図 5.13 (左) に示すように、両者に違いはなく、MPPC

と信号用アンプ回路は正常に動作していることを確認した。また、真空中で MPPC に HV を印加した際に放電することはなかった。

MPPC と制御・モニタリング回路の動作を確認するために、MPPC の I-V カーブを測定した。図 5.13 (右) に大気圧下で測定した場合の MPPC の I-V カーブと、真空中で測定した I-V カーブを示す。大気圧下での暗電流が大きくなっているが、これは両者の測定の温度の差によるものである。フィッティングで得たブレークダウン電圧には 50 mV の差があり、これはデータシートのブレークダウン電圧の温度変化 ($-54 \text{ mV}/^\circ\text{C}$) と一致している。この結果から、両者のずれは温度の差によるもので、制御・モニタリング回路の電圧測定機能、暗電流測定機能は真空中でも正しく動作していると確認した。

また、LED 光を受けている MPPC を HV の制御機能でオフにし信号が見えなくなったことから、HV 制御機能も正常に動作していることを確認した。基板温度の測定機能で測定した基板温度は、真空中に設置していた熱電対の値と 2°C 以内で一致しており、この機能も正常に動作していることを確認した。

以上の結果より、全ての要素が真空中で正常に動作することを確認できた。

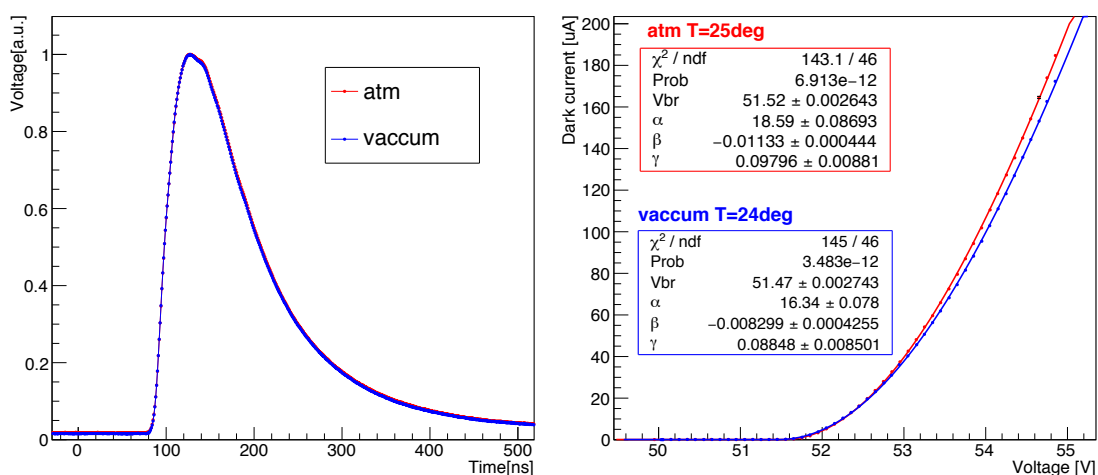


図 5.13: LED 光をうけた MPPC の信号波形 (左) MPPC の I-V カーブ (右) の大気圧下での測定結果 (赤) と真空中での測定結果 (青) の比較。

5.4 まとめ

フロントエンド基板の実機を用いた宇宙線測定を行い、実機の MPPC の信号を読み出し、制御・モニタリングができることを確認した。得られた時間分解能は、ラージ結晶で平均 1.5 ns 、スモール結晶で平均 2.1 ns であり、両側読み出し機構実機は要求される性能を満たしている。

フロントエンド基板の設置のために、温度上昇が 10°C 以内に収めらる基板設置機構を設計し、フロントエンド基板を設置した。その後、全数の MPPC の I-V カーブを測定し、全てのフロントエンド基板が健全にインストールされていることを確認した。MPPC で

は1個体を除き正常なI-Vカーブが得られた。異常個体も波形は正常に読み出せており、問題はないと判断した。今後の宇宙線での測定で、MPPCの波形から他に異常がないかを確認する予定である。

また、フロントエンド基板、MPPCは真空内で正常に動作することを事前に確認した。

第6章 議論

この章では、実際のオペレーションで問題となりうる波形取得 ADC の飽和と、本研究で開発した制御・モニタリング機能の実際のオペレーションについて議論する。

6.1 波形取得 ADC の飽和

5章で述べた宇宙線測定で得られた波高から、実際の実験で波形取得 ADC が飽和するか否か、また、非線形応答がある領域に達するかを考察する。宇宙線測定の波高は、各結晶について測定したものであるが、実際の読み出しでは、スモール結晶16本（ラージ結晶なら4本）のMPPCの信号は合算されて10 cm角領域で1チャンネルとして読み出される。そこで、実際に合算する結晶について宇宙線測定で得た波高の平均をとり、10 cm角領域に1 MeVのエネルギーが落ちた場合の波高に変換した。その波高から、1.5 GeVのエネルギーが10 cm角領域に落ちた場合の波高を計算した。各チャンネル（合計256チャンネル）の波高を図6.1に示す。

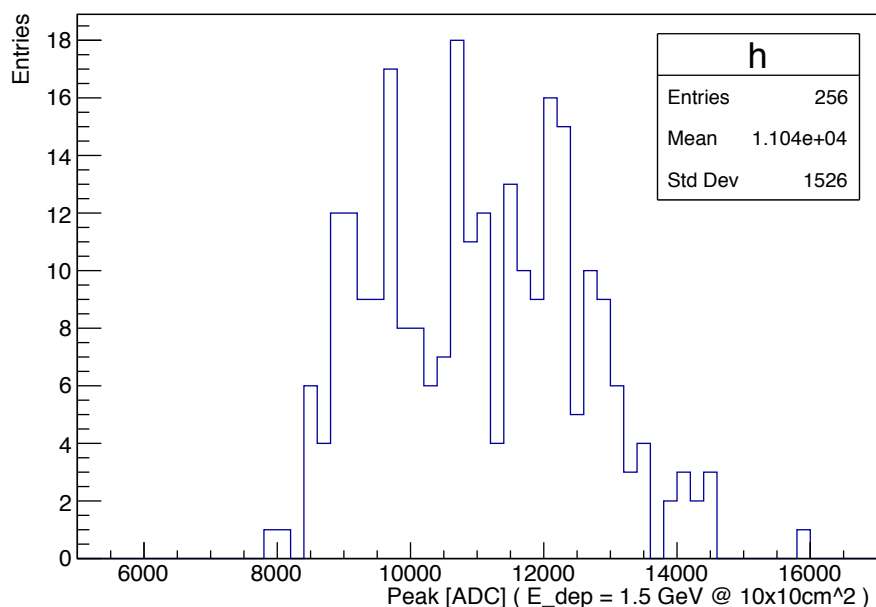


図 6.1: 1.5 GeV のエネルギーが10cm 角領域に落ちた場合の各チャンネルの波高。

ADC の最大カウントを超えるチャンネルはなかったが、13000 カウントを超えて非線

形応答のある領域に達してしまうチャンネルが24あった。24チャンネルはすべてラージ結晶で構成されているチャンネルであった。それらのチャンネルのカリメーターでの位置を図6.2に示す。しかし、ラージ結晶の位置する外周部に高エネルギーの光子が入射する事象は少ないため、現状の波高でも問題ない場合がある。

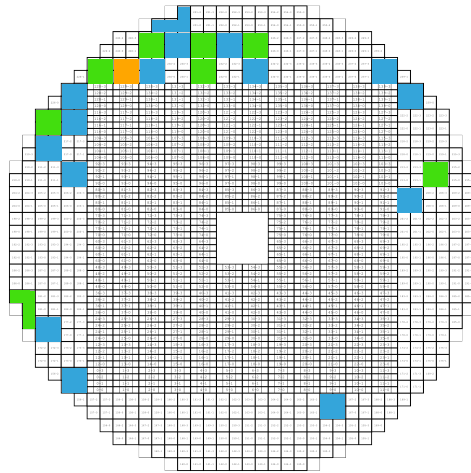


図 6.2: 1.5 GeV のエネルギーが 10cm 角領域に落ちた場合に非線形応答のある領域に達してしまうチャンネル。青が 13000 から 14000 カウント、緑が 14000 から 15000 カウント、黄が 15000 から 16000 カウントになるチャンネルを表している。

仮に、波高が問題になった場合には、MPPC の印加電圧を下げ、波高を下げることで対処する。両側読み出し機構では、1020 組の MPPC を 8 個の電圧グループに分けて、それぞれのグループに属する MPPC の V_{op} の平均を印加する予定である。上記の 24 チャンネルが属するグループの印加電圧を低くすれば、MPPC の増幅率と光検出効率が減少するため、波高を下げることができる。実際には検出器校正のためのランなどの結果を用いて、電圧の調整をする。

6.2 実際のオペレーションでの制御・モニタリング機能の使用

この節では、本研究で開発した制御モニタリング機能の通信時間と実際のオペレーションについて議論する。

本研究で開発した制御・モニタリング機能の素子との通信にかかる時間は、図 6.3 に示すように一回あたり 2 ms である。本研究でのデジタル通信の仕組みについては付録 A で述べる。この通信時間の値は現状で通信を確立している通信速度（クロックの速度）での通信時間である。通信速度はソフトウェアで設定しており速度を上げることは可能だが、速度を上げすぎるとケーブルの伝送特性などが原因で通信用のクロックにリングングが発生し、通信エラーが発生する。そのため、通信速度を上げる場合には、通信エラーの起こらない範囲でどこまで速度を上げられるかを検証する必要がある。

実際のオペレーションでは、全数の MPPC およびフロントエンド基板に対して図 6.4 に示すようなモニタリングを行い、MPPC の放射線損傷の度合いや、基板温度が異常になっ

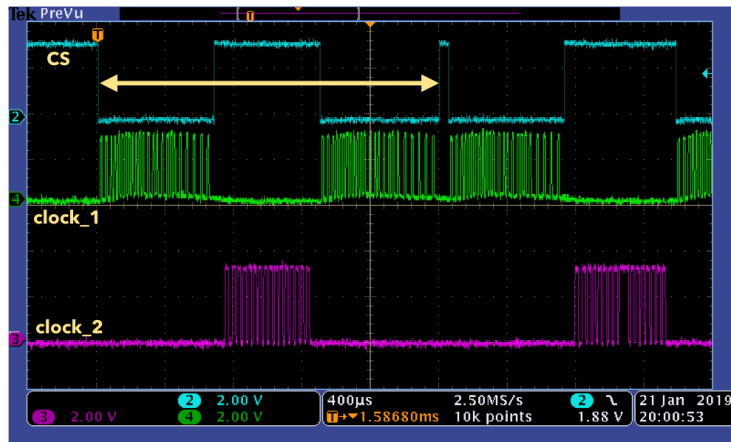


図 6.3: 通信の様子。矢印が一回の通信でかかる時間を示す。通信の詳細は付録 A で述べる。

ていないかなどを確認する。

全数の MPPC の暗電流測定や基板温度の測定などには、ADC の設定用の通信を含めて計 1260 回の通信が必要である。予測される通信時間は合計で 2.5 s であり、実際に 1260 回の通信にかかった時間を測定すると 2.5 s であった。

この通信速度が実際のオペレーションに対して十分かを評価する。J-PARC のハドロン実験施設に導かれる陽子ビームの周期を図 6.5 に示す。陽子ビームは 5.2 秒の周期の最初の 2 秒間だけ取り出され、ハドロン実験施設に導かれる。周期の残りの 3.2 秒はビームのこない時間である。ビームが来ている時間は、MPPC が結晶のシンチレーション光を検出した信号によって暗電流以外の電流が流れているため、MPPC のモニタリングはビームの来ていない 3.2 秒の間に行う必要がある。今回の通信時間であれば、全数の測定を一度に行うことができる。

しかし、ビーム周期は J-PARC のメインリングの改良などによって 4 秒程度まで短くなる可能性がある。ビームの取り出し時間は 2 秒から変わらないため、ビームの来ない時間が 2 秒にまで短くなる。この時間での測定に対応するためには、測定する MPPC を二つに分け、ビームの来ない時間に交互に測定するなどの工夫が必要になる。

次に、実際のオペレーション中の MPPC の I-V カーブを測定する場合について述べる。MPPC の I-V カーブの測定には、MPPC の印加電圧を変化させなければいけない。しかし、印加電圧を変更したあと電圧が安定するまでには 1 秒ほどの時間が必要であるため、ビームの来ていない時間の中で測定をすることは不可能である。そのため、MPPC の I-V カーブを測定する場合は、ビームのメンテナンスなどでビームが止まっている間に測定する。HV の値を 20 点測定し、各電圧で暗電流の値を 5 回測定する場合、約 200 s で全数を測定可能である。

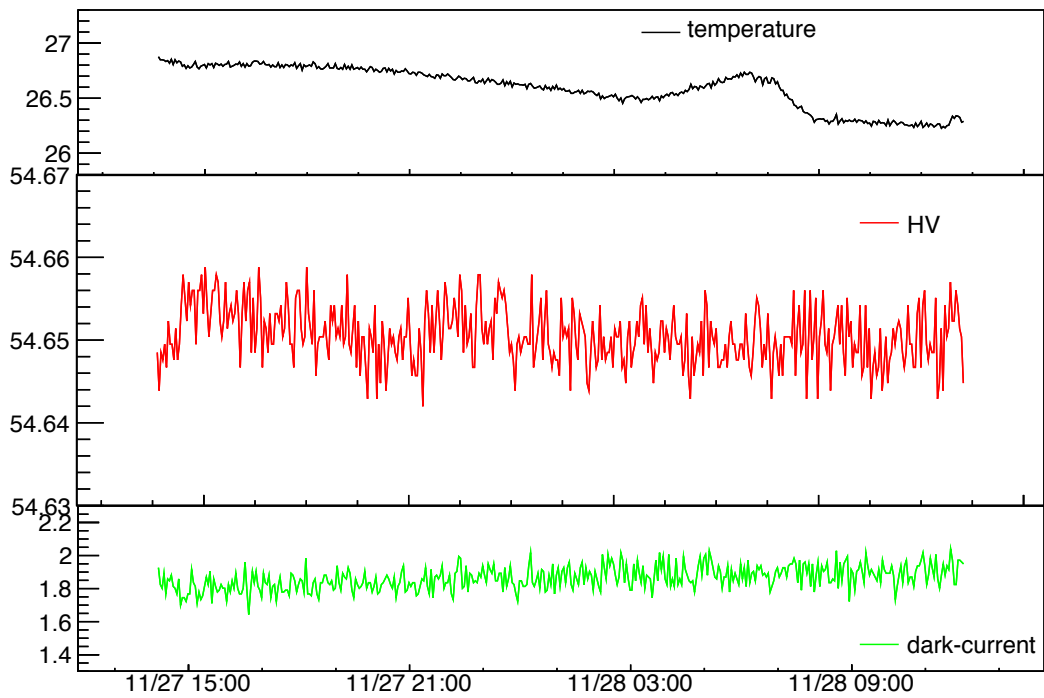


図 6.4: モニタリング結果の一例。これは、5章の宇宙線測定中に行なったモニタリングの結果である。各時間に測定した基板温度、MPPCのHV、ある1組のMPPCの暗電流を示している。測定値には各時間において一回の測定で得た値を示しており、各ADCの入力換算ノイズや外来ノイズによる値のふらつきがある。

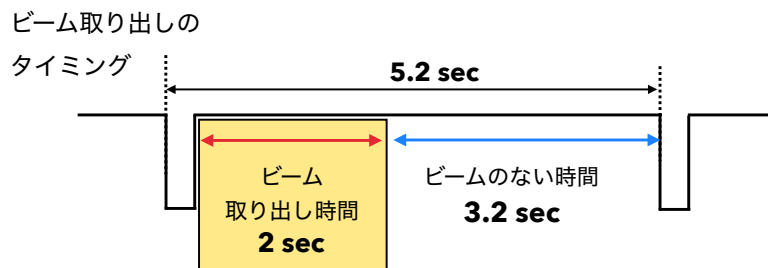


図 6.5: 陽子ビームの時間構造。

第7章 結論

KOTO 実験では、中性子背景事象を一桁削減するために CsI カロリメーターの両側読み出し機構を導入した。

本研究では、MPPC の制御・モニタリングのための回路を開発し、信号用アンプ回路の改良、両回路の統合を行い、実際の両側読み出し機構に用いるフロントエンド回路を開発した。また、両側読み出し機構に使用する MPPC の KOTO 実験で受ける放射線ダメージによる影響を評価した。MPPC の性能は放射線ダメージで劣化することなく、要求性能を満たす。

実験中の MPPC の制御・モニタリングのために、Daughter 基板と Mother 基板を開発した。Daughter 基板と Mother 基板上の各機能は、実験中の MPPC の制御・モニタリングのために必要な性能を満たす。また、信号用アンプ回路の問題を解決するために、オペアンプの変更、テストパルス回路の再設計などの改良を行なった。改良したアンプ回路の周波数特性やクロストーク、ノイズレベル、線形性には問題ない。フロントエンド回路全体の消費電力は最大で 37.4 W であり、冷却可能な消費電力に収まっている。本研究で開発したフロントエンド回路の特性を組み込んだシミュレーションでは、開発したフロントエンド回路は中性子背景事象を一桁削減するため性能を満たしている。

フロントエンド基板の実機を用いた宇宙線測定を行い、実際に接着した MPPC の信号を読み出し、制御・モニタリングができることを確認した。宇宙線測定で得られた両側読み出し機構の時間分解能、MPPC の波高は期待通りのものであった。また、実際に基板を設置し、全てフロントエンド基板が健全に導入されていることを確認した。MPPC においては I-V カーブを測定し、1 個体を除き問題は見つからなかった。今後の宇宙線測定でさらに動作確認を行う予定である。

以上のように、KOTO 実験で中性子背景事象を削減し、新物理の探索に向けて欠かせない両側読み出し機構のフロントエンド回路を開発し、実機を導入し、両側読み出し機構を完成させた。KOTO 実験では、今回導入したフロントエンド回路、MPPC を用いて、2019 年 2 月よりデータ取得を開始し、 $K_L \rightarrow \pi^0 \nu \bar{\nu}$ 崩壊を通じて新物理の探索を行う。

付録 A 制御・モニタリング機能の通信の詳細

本研究の制御・モニタリング機能に用いている素子（ADC など）は SPI（Serial Peripheral Interface）通信という、シリアル通信規格に対応した素子を用いている。ここでは、まず SPI 通信について説明した後、本研究での通信の詳細について述べる。

A.1 SPI 通信

SPI 通信は、コンピューター内のデバイス間の通信に使われる同期式シリアル通信規格の一つである。典型的には、基板内での通信など短距離の通信に用いられ、最大で数十 MHz の通信速度も可能¹である。SPI 通信には、図 A.1 に示すように、SDI、SDO、SCK、 \overline{CS} と呼ばれる四つの信号を用いる。それぞれの役割は以下の通りである。 \overline{CS} は通信に使用する Slave の数だけ必要である。

SCK – Master が供給するクロック信号

SDI – Master から Slave に送信するシリアルデータ

SDO – Slave から Master に送信するシリアルデータ

\overline{CS} – 複数の Slave がいる場合の Slave 選択信号

A.2 I/O エキスパンダーを使用しての SPI 通信

本研究で開発した制御・モニタリング機能の通信には、通信に必要な信号線の数を減らすために特殊な通信手法をとっている。ここでは、通信に必要な信号線の数とその通信手法について説明する。

A.2.1 通信に必要な信号線の数

本研究で開発した Daughter 基板には、計 6 個の SPI 通信 Slave（暗電流用 ADC 四つ、HV 用 ADC 一つ、シフトレジスタ一つ）がある。そのため、Daughter 基板一枚あたり 9 本の通信線（SCK、SDI、SDO、CS×6）が必要である。SCK、SDI、SDO の三本は 8 枚の Daughter 基板（同じ Mother 基板で制御される Daughter 基板）で共有する。この場合、8 枚の Daughter 基板で（3 本 + 6 本 × 8 枚）= 51 本、全数で 51 本 × 4 = 204 本の通信線が必要となる。この数の通信用 Master の出力を用意するのは難しい。

¹素子に対応している場合

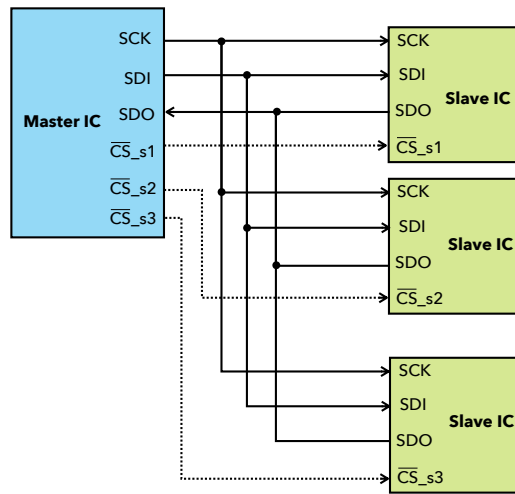


図 A.1: SPI 通信の概要。

通信線の数を削減するために、Daughter 基板上に素子の \overline{CS} を制御する I/O エキスパンダーと呼ばれる素子（型番：MCP23S08）を追加した。この素子には 8 個の汎用入出力端子があり、SPI 通信で制御できる。この汎用入出力端子を \overline{CS} の制御に用いると、I/O エキスパンダー用の \overline{CS} 一本だけで、六つの素子を制御できる。後述の理由で I/O エキスパンダーのためのクロック信号（以降、SCK_CS と呼ぶ）を追加する必要があるが、それを合わせても Daughter 基板一枚あたりで通信線を 5 本（SCK、SDI、SDO、SCK_CS、 \overline{CS} ）に減らせる。

さらに、この I/O エキスパンダーはハードウェアアドレスを設定することで、四つの I/O エキスパンダーで \overline{CS} を共有することができる。これによって、8 枚の Daughter 基板で (3 本 + 1 本 (SCK_CS) + 2 本 (I/O エキスパンダー用 \overline{CS})) = 6 本、全数で 6 本 × 4 = 24 本にまで削減した。

また、Mother 基板用には ADC の \overline{CS} と、テストパルスの Enable 制御のための通信線 (ETP) の 2 線が必要である。テストパルスの Enable 制御の通信線はすべての Mother 基板で共有して、24 本 + 1 本 (Mother 基板 ADC) × 4 枚 + 1 本 (ETP) = 29 本の信号線で本研究の制御・モニタリング機能を動作させている。

A.2.2 通信の仕組み

ここでは、その I/O エキスパンダーを用いて SPI 通信を行う仕組みについて述べる。図 A.2 に示した通常の SPI 通信は以下のような手順で一回の通信がおこなわれる。

1. 通信したい素子の \overline{CS} を Low にする。
2. SCK を送る。それと同期して、SDI（素子へのデータ）を送る。
3. SCK と同期して送られてくる SDO の値を読む。

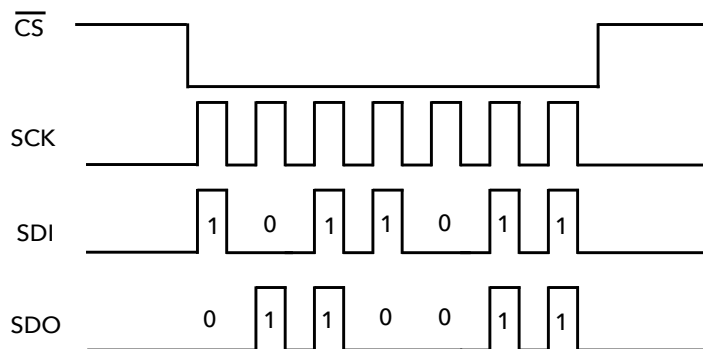


図 A.2: 通常の SPI 通信の手順。

4. \overline{CS} を High にする。

一方で、本研究での SPI 通信は図 A.2 に示した様に行われる。以下に、実際の一回の通信の手順を説明する。

1. I/O エキスパンダーの \overline{CS} を Low にする。
2. I/O エキスパンダー用のクロック信号 SCK_CS を送る。それと同期して、特定の特定の素子 (ADC) の \overline{CS} を Low にする指示を SDI で送る。
3. I/O エキスパンダー用の SCK_CS を止め、I/O エキスパンダーの \overline{CS} を High にする。
4. I/O エキスパンダーが ADC の \overline{CS} を Low にする。
5. ADC 用のクロック信号 SCK と SDI を送る。
6. SCK と同期して送られてくる SDO の値を読む。
7. SCK を止め、I/O エキスパンダーの \overline{CS} を Low にする。
8. I/O エキスパンダー用の SCK_CS を再度送る。それと同期して、I/O エキスパンダーに ADC の \overline{CS} を High にする指示を SDI で送る。
9. I/O エキスパンダーの \overline{CS} を High に戻す。
10. I/O エキスパンダーが ADC の \overline{CS} を Low にする。

I/O エキスパンダーを \overline{CS} の制御に用いた場合、ADC の \overline{CS} を High に戻す時に、I/O エキスパンダーの \overline{CS} と ADC の \overline{CS} の両方が Low になる時間がある。この場合に、I/O エキスパンダーと ADC に共通でクロック信号を送ると、I/O エキスパンダーと ADC が反応して、素子が壊れる可能性がある。これを回避するために、I/O エキスパンダー用クロック信号と他の素子用クロック信号を別のものにしていく。

このような手法を用いることによって、通信の手間は増えるが、大幅に通信線の数を減らしている。

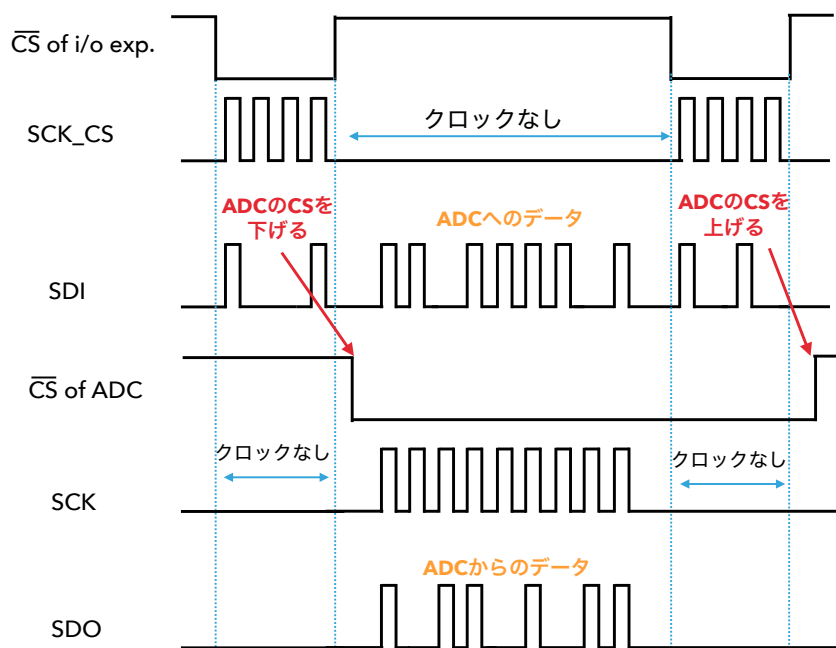


図 A.3: 本研究での SPI 通信の手順。

付録B 制御・モニタリング回路の付録

B.1 暗電流測定回路におけるダークパルスの平滑化

ここでは、暗電流測定回路でどのようにダークパルスを平滑化しているか、その詳細を述べる。

まず、各部のインピーダンスを計算する。信号側のインピーダンスは直列接続された C_1 と抵抗 R_1 の合成で、

$$\begin{aligned} Z_{signal} &= \frac{1}{i\omega C_1} + R_1 \\ &= \frac{1 + i\omega\tau_s}{i\omega C_1} \end{aligned}$$

となる。 i は虚数単位、 $\tau_s = C_1 R_1$ である。

暗電流側のインピーダンスは R_2 と R_3 と C_2 の合成インピーダンスで

$$\begin{aligned} Z_{current} &= R_2 + \frac{R_3}{1 + i\omega R_3 C_2} \\ &= \frac{R_+ + R_2 \cdot i\omega\tau_c}{1 + i\omega\tau_c} \end{aligned}$$

となる。 $R_+ = R_2 + R_3$ 、 $\tau_c = C_2 R_3$ である。全体のインピーダンスは

$$\begin{aligned} \frac{1}{Z_{tot}} &= \frac{1}{Z_{signal}} + \frac{1}{Z_{current}} \\ Z_{tot} &= \frac{(1 + i\omega\tau_s)(R_+ + R_2 \cdot i\omega\tau_c)}{1 + i\omega(C_1 R_+ + \tau_s + \tau_c) - \omega^2 \tau_c (C_1 R_2 + \tau_s)} \end{aligned}$$

となる。

MPPC 信号（ダークパルス含む）の周波数帯域を 10 MHz とすると、信号側のインピーダンスはほぼ 51Ω 、暗電流側のインピーダンスはほぼ 510Ω になる。インピーダンスの比より、ダークパルスの 90% は C_1 側に流れ込む。その後、 C_1 に溜まったダークパルスによる電荷が C_2 、 R_2 、 R_3 を通して放電される。放電の時定数は、およそ $C_1(R_1 + R_2)$ で $50 \mu\text{s}$ である。ダークパルスの一部（10%）は暗電流側に流れ、 R_3 のインピーダンスより C_2 のインピーダンスが低いため、 C_2 に流れ込む。その後、 C_2 に溜まった電荷が R_3 へと時定数 $C_2 R_3 = 50 \mu\text{s}$ で放電される。このような放電の過程を用いることで、約 100ns の幅のダークパルスを平滑化している。

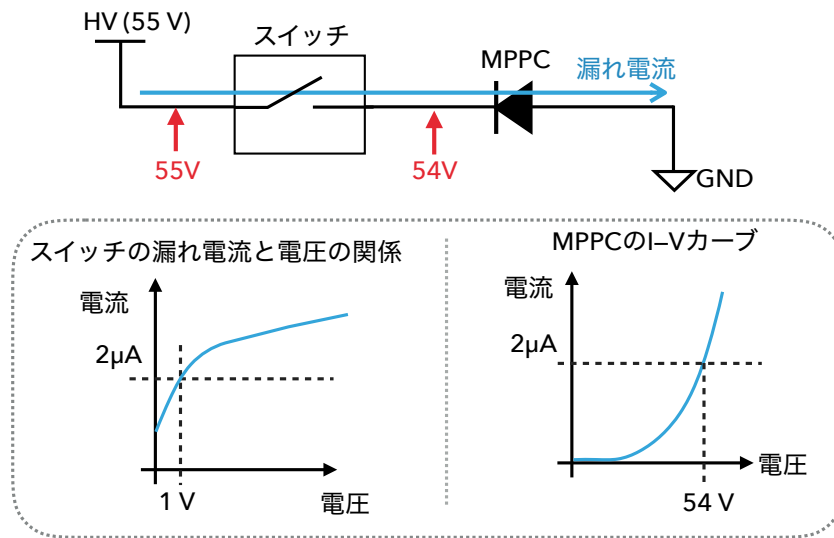


図 B.1: 漏れ電流の大きいスイッチを使用した場合の動作。

B.2 HV のオンオフ制御回路のスイッチの漏れ電流への要求

B.1 に示すようにスイッチの漏れ電流が大きい場合には、スイッチがオフになっている状態でも、スイッチの漏れ電流とスイッチに印加されている電圧の関係と、MPPC の I-V カーブのつり合い ($HV = V_{switch}(I_{leak}) + V_{MPPC}(I_{leak})$) で決まる電圧が MPPC に印加されてしまう。 V_{switch} はスイッチにかかっている電圧、 V_{MPPC} は MPPC にかかっている電圧、 HV は回路に印加している電圧、 I_{leak} は MPPC とスイッチに流れている漏れ電流である。そのため、故障していない MPPC の HV のオンオフを制御するためには漏れ電流が小さい必要がある。MPPC に印加される電圧を MPPC のブレイクダウン電圧程度に収める場合、数 nA 以下の漏れ電流でなければならない。今回の半導体リレーは、60 V を印加した際でも漏れ電流は 100 pA である。測定した MPPC の I-V カーブと、半導体リレーの漏れ電流の値 (どの電圧でも約 100 pA) から MPPC にかかる電圧を計算すると、ブレイクダウン電圧+1 mV となる。この印加電圧では MPPC の増幅率や光検出効率は非常に小さくなり、MPPC の出力を止めることができる。

付録 C 旧設計の信号用アンプ回路のベッセルフィルター込みでの波形の歪み

4章で改良を加えた場合の信号用アンプ回路の波形に、ベッセルフィルターの影響を考慮した波形を示した。ここでは、旧設計のアンプ回路に同様のシミュレーションを行い、ベッセルフィルターの影響を考慮した波形について示す。

図 C.1 にベッセルフィルターの影響を考慮した場合の波形を示す。入力信号の大きさに依存した波形の歪みは、ベッセルフィルターを組み込んだ場合でも残っている。

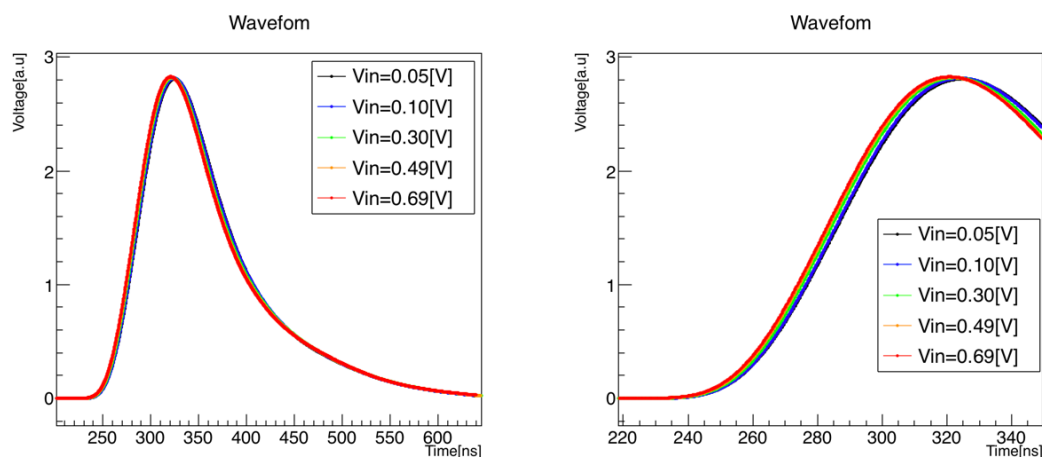


図 C.1: 左：ベッセルフィルター通過後の波形（AD8034）、右：立ち上がりの拡大図。

図 C.2 に波形取得 ADC で記録される波高（ADC カウント）¹と波形のずれの相関を示す。波形のずれを示す値として、ここでは CFTime を用いた。波形が大きくなるほど、CFTime が早くなっている。その相関を一次関数でフィッティングすると、CFTime のずれは $(-2.0 \pm 0.2) \times 10^{-4}$ [ns/ADCcount] である。

¹シミュレーションや ELPH での解析に組み込むために、波形取得 ADC が 2 V レンジで 14-bit の ADC であることを用いて、波高（電圧）を波高（ADC カウント）に変換している。

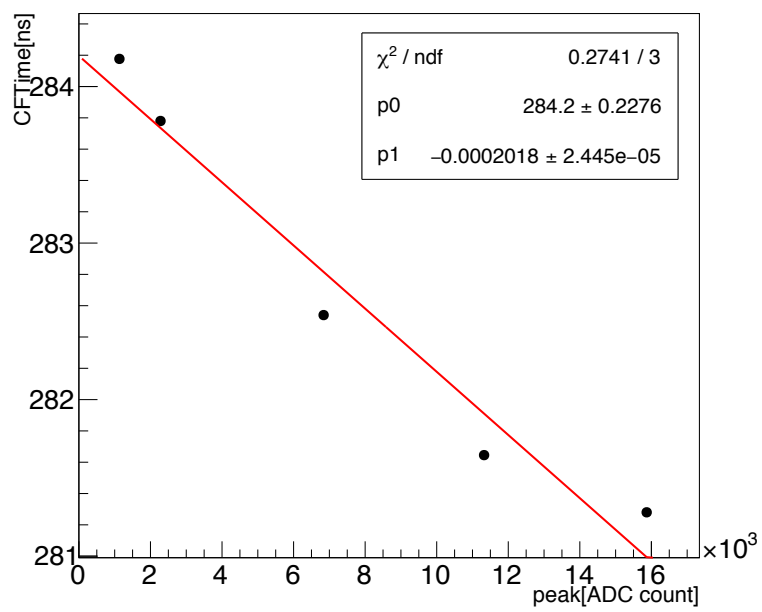


図 C.2: オペアンプ変更前の波形取得 ADC で記録される波形の波高と CFTime の相関

謝辞

研究生活および本論文の執筆にあたってお世話になった方々に、この場を借りてお礼申し上げます。

山中卓教授には、研究において物事をシンプルにとらえ本質を理解することの大切さや、他人に自分のしたことを伝えるための術など、この研究室での3年間で非常に多くのことを教えていただき、身につけることができました。ありがとうございました。

南條創准教授には、研究を始めるまで電気回路にほとんど触れたこともない私に、わかりやすく回路の話を教えていただきました。この研究を通して、どんな事柄でも根幹から考えて取り組み、チャレンジする姿勢を学ぶことができました。ありがとうございました。

大阪のKOTO実験のメンバーで両側読み出し機構の導入で4ヶ月間苦楽を共にした小寺克茂さん、清水信宏さん、真利共生くん、大杉真優さんの4名にも感謝を申し上げます。小寺さんは、MPPCの導入を引っ張ってくださり、また、その優しいお人柄に幾度となく癒されました。清水さんとは趣味のカメラの話から研究の肝となるような電子回路の話まで多くを議論し、様々な面でお世話になりました。同期の真利くんは、研究内容は違いますが時には議論(20%)をし、時には下世話な話(80%)をし、非常に楽しかったです。後輩の大杉さんは解析の忙しい中、基板の検査などつまらない仕事を投げても快く引き受けてくれて助かりました。4名のお力添えなしでは、フロントエンド回路の導入まで予定通り終えることはできなかったです。ありがとうございました。

また、既に卒業された大阪のKOTO実験の先輩方、佐藤友太さん、西宮隼人さんにも感謝申し上げます。佐藤さんには電気回路の先輩であり研究でもお世話になりましたが、多趣味でポジティブな佐藤さんとの普段の雑談もとても楽しかったです。西宮さんは、研究内容が違うため議論することはあまりありませんでしたが、豊富な雑学を交えて面白いお話をしてくださりととても楽しかったです。

KEKの塩見公志さん、野村正さん、Lim GeiYoubさんには、両側読み出し機構の導入作業の際に、様々なことでお世話になりました。ありがとうございました。また、書ききれませんが他KOTOコラボレーションの方々にも、ミーティングの際には意見をいただき、お世話になりました。

秘書の藤阪千衣さんには、大量の電子部品の発注、大量の学外検収など、事務手続きの面で非常にお世話になりました。いつも素早くご対応して下さるおかげで、滞りなく研究を進めていくことができました。ありがとうございました。

また、KOTO実験以外の山中研究室の皆様にもお世話になりました。同期の大西裕二くんとは、歴史の話だったり物理の話だったり様々なことで議論(もはや口論だったかもしれない)することができ、刺激のある研究室生活を過ごせました。廣瀬穰さん、矢島和希さん、山家谷昌平くんは、学会発表の練習などで研究に対し鋭い質問をしてくださり、非常に勉強になりました。廣瀬さんとは、飲み会のたびに2次会に行ったりでき、とても楽

しかったです。山元大生さん、澤田恭範さんには、ご飯に連れていってもらったり、東海で遊んだりすることができ楽しかったです。学部四年生の WICKREMASINGHE LAKMIN くん、沖本直哉くん、白石諒太くんの研究への取り組み姿勢は、良い意味で B4 らしからぬもので私も頑張らないとと刺激されました。

最後に大学から6年間支えてくれた家族に、深い感謝の意を述べたいと思います。本当にありがとうございました。

参考文献

- [1] A. J. Buras, *et al.*, $K^+ \rightarrow \pi^+ \nu \bar{\nu}$ and $K_L \rightarrow \pi^0 \nu \bar{\nu}$ in the Standard Model: Status and Perspectives, *JHEP* **11**, 033 (2015).
- [2] A. J. Buras, *et al.*, *Nucl. Phys.* **714**, 103 (2005).
- [3] J. K. Ahn *et al.* (KOTO Collaboration), *Phys. Rev. Lett.* **122**, 021802 (2019).
- [4] Web ページ,
http://www.rist.or.jp/atomica/data/dat_detail.php?Title_Key=07-02-01-15
- [5] T. Masuda, Ph. D thesis, "Development and Experimental Study of the KOTO Detector System using Three KL Neutral Decay Modes", Kyoto University (2014).
- [6] K. Shiomi *et al.*, *Nucl. Instrum. Methods Phys. Res., Sect. A* **664**, 264 (2012).
- [7] T. Masuda *et al.*, *Prog. Theor. Exp. Phys.* **2016**, 013C03 (2016).
- [8] M. Bogdan *et al.*, Custom 14-Bit, 125MHz ADC/Data Processing Module for the KL Experiment at J-Parc, in 2007 IEEE Nucl. Sci. Symp. Conf. Rec. Vol. 1, p. 133–134, IEEE, 2007.
- [9] J. K. Ahn *et al.*, *Phys. Rev. D* **81**, 072004 (2010).
- [10] 佐藤友太 修士学位論文『J-PARC KOTO 実験における中性子背景事象の削減のための MPPC 読み出し回路の開発』大阪大学 (2018).
- [11] 浜松ホトニクス株式会社 Web ページ,
https://www.hamamatsu.com/resources/pdf/ssd/03_handbook.pdf.
- [12] 浜松ホトニクス株式会社 Web ページ,
<https://www.hamamatsu.com/jp/ja/product/type/S13360-6050CS/index.html>.
- [13] 浜松ホトニクス株式会社 Web ページ,
https://www.hamamatsu.com/resources/pdf/ssd/s13360_serie_kapd1052j.pdf.
- [14] P. A. Amaudruz, *et al.*, *IEEE Transactions on Nuclear Science*, **61**, 3 (2014).
- [15] 小川真治 修士学位論文『MEG II 実験のための真空紫外光に感度のある大型 MPPC を用いた高精細読み出し液体キセノンガンマ線検出器の開発』東京大学 (2016).

- [16] 真利共生 修士学位論文『J-PARC KOTO 実験における中性子背景事象の削減のための CsI カロリメーター両側読み出し機構の評価』大阪大学 (2019).
- [17] 西宮隼人 修士学位論文『J-PARC KOTO 実験における中性子背景事象削減のための新しい検出機構の性能評価』大阪大学 (2018).