

BELLE-SVD における
広間隔シリコンストリップ検出器の開発・研究

大阪大学理学部物理学科長島研究室

千代 勝実

平成8年 2月 8日

概要

現在高エネルギー物理学研究所で建設中の非対称 B-factory で用いられる広間隔シリコンストリップ検出器の開発・研究を行なった。検出器のサンプルを製作し、それらの特性を β 線源と赤外線レーザーによって調べた。その結果、広間隔 N 型シリコンストリップ検出器が必要とされる十分な電荷収集効率及び位置分解能を持つことを示した。また、この結果をモンテカルロシミュレーションに組み込むことにより、 $B^0 \rightarrow J/\psi K_s$ という崩壊過程を用いた場合、CP 非保存パラメータ $\sin 2\phi_1$ をどれだけの精度で見積もることができるか調べた。

目次

1	序論	9
1.1	KEK-B factory 計画について	9
1.2	CP 非保存と小林-益川行列	9
1.3	KEK B-factory と CP 非保存の検証	11
1.4	シリコンバーテックス検出器	13
1.5	本論文のねらい	14
2	シリコンストリップ検出器	22
2.1	半導体検出器の一般論	22
2.1.1	半導体検出器	22
2.1.2	ダイオード型半導体検出器の基本特性	23
2.1.3	逆バイアス電圧の印加	24
2.1.4	pin 型構造	25
2.1.5	信号の読み出し	25
2.2	シリコンストリップ検出器の構造	26
2.3	BELLE 検出器におけるシリコンストリップ検出器	29
2.3.1	両面型シリコンストリップ検出器	29
2.3.2	広間隔シリコンストリップ検出器	31
2.3.3	2重金属層構造	31
2.3.4	ギャングング	31
2.3.5	信号の読みだし	32

3	広間隔シリコンストリップ検出器の研究の意義	33
3.1	広間隔シリコンストリップ検出器の必要性	33
3.1.1	崩壊点分解能の保証	33
3.1.2	S/N の向上	34
3.1.3	ストリップ本数とギャンギング・DML	35
3.2	広間隔シリコンストリップ検出器の開発・研究	35
3.3	予想される問題点	36
4	β線源による実験	41
4.1	実験装置	41
4.1.1	実験のセットアップ	41
4.1.2	読み出し用マイクロチップ	42
4.2	データの解析	42
4.2.1	オフセット・コモンモードシフト・ノイズの定義	43
4.2.2	使用不能なチャンネル	45
4.2.3	バイアス電圧	46
4.2.4	クラスター	48
4.3	実験の評価	49
4.3.1	検出電荷総量	50
4.3.2	S/N の評価	50
5	赤外線レーザーによる実験	55
5.1	目的	55
5.2	赤外線レーザーによるテストの特徴	55
5.3	赤外線レーザーによるテストの原理	57
5.4	赤外線レーザーテストの概要	58
5.4.1	赤外線レーザーテスト装置	58
5.4.2	レーザー出力の較正	59
5.5	レーザーのプロファイル	59
5.6	赤外線レーザーテストの結果	60

5.6.1	250 μm ストリップ間隔のサンプル	60
5.6.2	2 本のストリップを電氣的に結合したサンプル	61
5.6.3	電荷分割領域	62
5.6.4	P ストップ構造の影響	63
5.6.5	フローティングストリップのあるサンプル	64
5.6.6	過バイアス電圧に対する反応	64
5.6.7	まとめ	65
6	シミュレーションによる評価	81
6.1	BELLE-SVD 検出器シミュレーション	81
6.1.1	位置解像度の角度依存性	81
6.1.2	検出器シミュレーション	83
6.2	BELLE 検出器による物理量の測定	84
7	結論	88
A	読み出しシステム	90
A.1	読み出しシステムの概要	90
A.2	MX3 を用いた読み出しシステム	91
A.2.1	MX3 へのコントロール信号と読み出し	93
A.2.2	タイミングモジュール	95
A.2.3	MX3 リピータカード	95
A.3	VA2 を用いた読み出しシステム	95
A.3.1	VA2 チップの読み出し	96
A.3.2	タイミングモジュール	98
A.3.3	VA2 リピータカード	98
A.4	フラッシュADC	99
B	検出器容量の評価	100
	付録	90

謝辭	104
參考文獻	106

目 次

1.1	小林-益川行列のユニタリー三角形	10
1.2	中性 B 中間子系での非対称崩壊	12
1.3	BELLE 検出器その 1	16
1.4	BELLE 検出器その 2	17
1.5	シリコンバーテックス検出器 (SVD)	18
1.6	シリコンバーテックス検出器の断面図 (その 1)	19
1.7	シリコンバーテックス検出器の断面図 (その 2)	20
1.8	シリコンバーテックス検出器 (SVD) の構成	21
2.1	p-n 接合の概念図	23
2.2	PIN 型ダイオード	25
2.3	ダイオード型検出器の読み出し	26
2.4	P 型シリコンストリップ検出器	27
2.5	N 型シリコンストリップ検出器	28
2.6	n ⁺ ストリップ付近の様子	29
2.7	両面型シリコンストリップ検出器	30
2.8	2 重金属構造	32
3.1	シリコンストリップ検出器の解像度とストリップ間隔の関係	39
3.2	N 型シリコンストリップ検出器サンプル	40
4.1	β 線テストのセットアップ	42
4.2	β 線テストのデータ収集システム	43
4.3	時分割化回路の構造	44

4.4	ノイズ分布の例 1	46
4.5	ノイズ分布の例 2	47
4.6	ノイズ分布の例 3	48
4.7	バイアス電圧とノイズの関係	49
4.8	典型的なクラスターの形	53
4.9	検出電荷総量の分布	54
5.1	赤外線波長と吸収長	57
5.2	赤外線レーザーテスト装置	66
5.3	赤外線レーザーテストの読み出しシステム	67
5.4	N 側からレーザーを当てたときのシグナルの変化	67
5.5	電荷分配の様子 (サンプル 01)	68
5.6	電荷分配の様子 (サンプル 01~06)	69
5.7	丘状領域の面積とアルミニウムストリップの幅の関係	70
5.8	2 本のストリップを電氣的に結合したサンプル	71
5.9	電荷分割領域の状態	72
5.10	検出器内の電場分布	73
5.11	検出器内の電位分布	74
5.12	P ストップ付近の不感領域	75
5.13	シミュレーションを行なった P ストップ構造	76
5.14	半導体シミュレーション：狭い P ストップ構造	77
5.15	半導体シミュレーション：分割 P ストップ構造	78
5.16	フローティングストリップのある検出器の電荷分配	79
5.17	コモン P ストップ	80
5.18	過バイアス電圧とノイズの関係	80
6.1	シミュレーションと実験結果の比較	82
6.2	新たに求めたシリコンストリップ検出器の解像度	83
6.3	シミュレーションの結果その 3	87
A.1	読み出しシステムの概念図	91

A.2	MX3 チップの内部回路	91
A.3	MX3 チップタイミングチャート	93
A.4	VA2 チップの内部回路	96
A.5	VA2 チップタイミングチャート	98
B.1	コンデンサネットワークとしてのモデル	101
B.2	n^+ 側ストリップの様子	102

表 目 次

3.1	N 型シリコンストリップ検出器サンプルの内訳	37
4.1	サンプルによる検出電荷総量の違い	51
4.2	VA2 サンプルにおける S/N	52
5.1	赤外線レーザーの仕様	59
6.1	シミュレーションの結果その 1	86
6.2	シミュレーションの結果その 2	86
A.1	MX3 の性能表	92
A.2	VA2 チップの性能表	97
B.1	LEP-SI モデルによる電気容量の計算	103

第 1 章

序論

1.1 KEK-B factory 計画について

現在、高エネルギー物理学研究所ですすめられている計画の一つとして B-factory 計画 (KEK B-factory) がある。この実験の最大の目的は、「中性 B 中間子系での CP 非保存検証」であり、今回研究した「シリコンストリップ検出器」はこの目的を達成するため重要な役割を担っている。

1.2 CP 非保存と小林-益川行列

1964 年に V.L.Fitch, J.W.Cronin らが中性 K 中間子の崩壊の中に CP が保存しない事象を発見した [1]。中性 K 中間子は、 π 中間子 2 個に崩壊する寿命の短い K_S 中間子と、 π 中間子 3 個に崩壊する寿命の長い K_L 中間子に分けられるとされていた。 π 中間子 2 個の状態は CP 変換に対して偶、3 個の状態は奇であるので、 K_S 中間子、 K_L 中間子はそれぞれ純粋に CP の固有状態が偶、奇であると思われていたのである。しかし、 K_L 中間子の崩壊を調べてみると、約 0.3% が $\pi^+\pi^-$ に崩壊することが発見された。この現象は CP が保存しないことを示している。これらの実験事実は非常に強い衝撃を物理学者達に与えた。それ以来数多くの実験がおこなわれ、 $\pi^0\pi^0$ への崩壊 [2, 3] 等でも CP 非保存が観測された。しかし現在でも中性 K 中間子系以外での CP 非保存現象は観測されていない。

現在、その中で CP の破れを説明する理論としてもっとも有力視されているのが「小林-益川理論」である。1973 年、小林 誠と益川 敏英は「クォークは少なくとも 3 世代必要である」と発表した [4]。これはクォークを 3 世代、つまり 6 個導入すると、クォーク間の混合の度合いを表す 3×3 の行列（小林-益川行列）の要素をすべて実数にすることはできず、少なくとも一つの虚數位相を導入する必要があるというものであった。この虚數位相によって CP 非保存を自然に生じさせることができる。

小林-益川行列を具体的に、 $\lambda = \sin \theta_c$ (θ_c : カビボ角 ~ 0.22) を用いて λ^3 まで展開した形で書くと（Wolfenstein 表示）

$$\begin{bmatrix} V_{ud} & V_{us} & V_{ub} \\ V_{cd} & V_{cs} & V_{cb} \\ V_{td} & V_{ts} & V_{tb} \end{bmatrix} = \begin{bmatrix} 1 & \lambda & A\lambda^3(\rho - i\eta) \\ -\lambda & 1 & A\lambda^2 \\ A\lambda^3(1 - \rho - i\eta) & -A\lambda^2 & 1 \end{bmatrix} \quad (1.1)$$

となる。この行列はユニタリーでなくてはならないから

$$V_{ud}V_{ub}^* + V_{cd}V_{cb}^* + V_{td}V_{tb}^* = 0 \quad (1.2)$$

という関係を満たさなくてはならない。これを複素平面で表すと、図 1.1 のように書ける。この三角形の 3 辺と 3 つの角を精密に測定すれば小林-益川理論の検証になる。

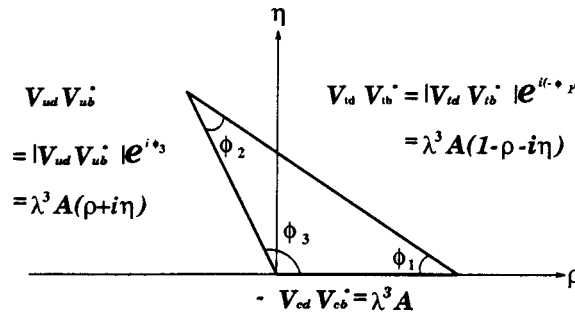


図 1.1: 小林-益川行列のユニタリー三角形

そのために、小林-益川行列の行列要素を精密に求めることが重要になる。ところが中性 K 中間子系ではこれらの行列要素を精密に測定することは難しい。なぜなら K

中間子を構成するクォークは質量が小さく、小林-益川行列の要素のうち t クォークと b クォークの関係する 3 行目と 3 列目の要素は、高次の効果としてしか観測できないからである。

一方、中性 B 中間子系では、 b クォークを含むためにこの行列要素をあらわに測定することができる。したがって、中性 B 中間子系での小林-益川行列の要素の精密測定を行い、また CP 非保存の有無を測定することは、小林-益川理論の検証さらには標準理論の検証という重要な意味をもつ。

1.3 KEK B-factory と CP 非保存の検証

現在、高エネルギー物理学研究所ですすめられている計画の一つとして B -factory 計画 (KEK B -factory) がある。KEK B -factory では、中性 B 中間子系での CP 非保存を検証すること、小林-益川行列の行列要素、つまりユニタリー三角形の要素を測定することが重要な研究テーマのひとつとなっている。また、 c クォークや τ レプトンなど、数多くの重要なテーマがあるが、ここでは特に、シリコンストリップ検出器が大きな役割を果たす CP 非保存の検証、その中でも理論的な不確定性が小さく、実験的にももっとも有望視されている $B_d \rightarrow J/\psi K_s$ モードについて、詳細を述べる [5]。

中性 B 中間子系において CP 非保存は、 B 中間子と反 B 中間子が同一の CP 固有状態に崩壊する際の非対称性として観測することができる。そこで中性 B 中間子 (B^0) と中性反 B 中間子 ($\bar{B}^0$) を同時に生成し、その崩壊率の時間発展を測定することが重要になる。 $B_d \rightarrow J/\psi K_s$ モードの場合、 CP の非対称パラメータを A_{cp} とおくと

$$\begin{aligned} A_{CP} &= \frac{\Gamma(B^0 \rightarrow J/\psi K_s) - \Gamma(\bar{B}^0 \rightarrow J/\psi K_s)}{\Gamma(B^0 \rightarrow J/\psi K_s) + \Gamma(\bar{B}^0 \rightarrow J/\psi K_s)} \\ &= \sin 2\phi_1 \times \sin \Delta m \Delta t \end{aligned} \quad (1.3)$$

と書ける。ただし Δm は中性 B 中間子の CP 固有状態 B_1 と B_2 の質量の差 $\Delta m = M_{B_1} - M_{B_2}$ である。したがって時間差 Δt の関数として A_{cp} を求めることができ、これから $\sin 2\phi_1$ を求めることができる。ただし、 ϕ_1 は図 1.1 で定義した三角形の内角である。例えばどちらかの中性 B 中間子が準レプトン崩壊をして D 中間子に、もう

片方の中性 B 中間子が $J/\psi K_s$ へ崩壊した場合、準レプトン崩壊から出てくるレプトン（電子または μ 粒子）の電荷を調べてやることによって、そのレプトンの起源の中性 B 中間子が B^0 か $\bar{B}^0$ かがわかる。したがってこの時刻を基準にすれば、ある時刻に B^0 もしくは $\bar{B}^0$ であった粒子が $B^0 - \bar{B}^0$ 混合をしながら、最終的に CP の固有状態である $J/\psi K_s$ へ崩壊するときの時間発展が観測できる（図 1.2）。

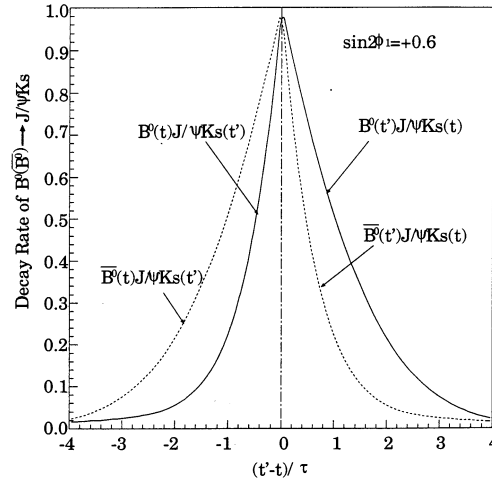


図 1.2: 中性 B 中間子系での非対称崩壊。横軸は対生成された中性 B 中間子の 1 つが CP の固有状態 $J/\psi K_s$ へ崩壊し、他方がレプトンによってそのフレーバーを同定されたものについて、時間差 Δt を中性 B 中間子の寿命 τ_B で割ったもので、縦軸は崩壊率である。CP の破れの大きさは $\sin 2\phi_1 = 0.6$ としてある。

このとき、中性 B 中間子は寿命が非常に短い（約 1.5×10^{-12} 秒）ので、時間差 Δt を精度良く測定するために、 Δt を直接測定するのではなく、2 つの B 中間子の崩壊点の間の距離を精密に測る。その距離差から時間差を割り出すのである。

この場合、崩壊点の分解能はどのくらい必要なのであろうか。先に述べたように、KEK B-factory では中性 B 中間子は $\Upsilon(4S)$ を経由して生成される。この $\Upsilon(4S)$ の質量は 10.58 GeV 、この粒子から生成する B^0 の質量は 5.28 GeV であるため、 $\Upsilon(4S)$ の静止系に対して B^0 粒子の持つ運動量はわずか 346 MeV しかない。 B^0 粒子の平均寿命は 1.5×10^{-12} 秒であるため、この時の B^0 粒子の平均崩壊長は約 $29 \mu\text{m}$ となり、現

在考える検出器では測定は非常に難しい。

そこで KEK B-factory では非対称衝突型加速器を採用した。これは電子と陽電子を異なるエネルギーで衝突させることによって、実験室系での B^0 粒子の平均崩壊長を延ばすことがねらいであり、同様の計画はスタンフォード線形加速器センター (SLAC) の BaBar[6] がある。KEK B-factory の場合、電子のビームエネルギーが 8GeV、陽電子のビームエネルギーが 3.5GeV である。この場合、 $\Upsilon(4S)$ は上流に向かって 4.5GeV の運動量を持つので、実験室系で見た B^0 粒子の平均崩壊長は約 $190\mu m$ となる。このとき Δt は

$$\Delta t \simeq \frac{\Delta z}{c\beta\gamma} = \frac{(z_1 - z_2)}{c\beta\gamma} \quad (1.4)$$

と決めることができる。ここで $\beta = c/v$ 、 $\gamma = (1 - \beta^2)^{-1}$ はローレンツ因子、 $\Delta z = (z_1 - z_2)$ は 2 つの B^0 中間子の崩壊点の z 方向 (ビーム方向) の距離である。さらに、輝度が $10^{34}/cm^2/sec$ の KEK-B 加速器により、1 年間の運転で A_{cp} を信頼度 95 パーセントで測定するためには崩壊点検出の分解能がどのくらい必要かを見積もると、 Δz 分解能にして約 $100\mu m$ である [7]。

次節で、このような要求を満たす崩壊点検出器としてのシリコンストリップ検出器について述べる。

1.4 シリコンバーテックス検出器

BELLE 検出器の概要を図 1.3、1.4 に示す [8]。検出器の構成が前後非対称になっているが、これは KEK-B 加速器が非対称衝突型加速器であるので、アクセプタンスの要求が $17 \sim 150^\circ$ となっているためである。また、崩壊生成物の運動量が比較的小さいため、全体に物質量を減らすデザインとなっている。加速器の輝度をあげるため、ビームカレントが数アンペアと非常に大きく、ビームに起因するバックグラウンドが大きいため、SVD トリガーなどの新技術も取り入れることになっている。

BELLE 検出器にはシリコンストリップ検出器を崩壊点検出器として組み込むことになっている (シリコンバーテックス検出器, 以下 SVD と略)。これは現存する検出器では、位置分解能が $\sim 10\mu m$ とともに高いものの一つである。これらはもともと数 cm $\times$ 数 cm のシリコンの板として製造される。これらは一枚一枚が 2 次

元の荷電粒子のヒット情報を得られる両面型シリコンストリップ検出器 (2.3 節) である。このような検出器を、アクセプタンスを確保するため長い板状につなぎ合わせる。これらを断面が八角形の筒状に四層配置し、ビームパイプを取り巻くように SVD を構成する (図 1.5、1.6、1.7)。内側二層、外側二層はそれぞれ 2mm の間隔で配置され、二層のスーパーレイヤー構造となっている。図 1.8 に内側および外側のスーパーレイヤーのストリップ配置を示す。ビーム軸 (z 軸) 方向の位置測定を担う N ストリップについては、 S/N および位置解像度を最適化した結果、外層では $113\mu\text{m}$ および $226\mu\text{m}$ の二種、また内層では 50、90 および $113\mu\text{m}$ の三種類のストリップ間隔を用いる。粒子の入射角が大きくなるほど、ストリップ間隔を大きくしているのが特徴である。

1.5 本論文のねらい

以上で述べたように、CP 非保存現象を研究するにあたり、SVD、つまりシリコンストリップ検出器の果たすべき役割は大きい。ところが荷電粒子が大角度入射する部分に使用される、広間隔シリコンストリップ検出器について、これまで十分な研究はなされていない。

そこで本論文では、SVD で使用される広間隔シリコンストリップ検出器について、その基本的な性能を、 β 線源および赤外線レーザーを使用した実験によって明らかにする。具体的な構成は次のようである。

第 2 章で一般的なシリコンストリップ検出器の構造について述べる。

第 3 章でなぜ SVD に広間隔シリコンストリップ検出器が必要か、また広間隔シリコンストリップ検出器で起こり得る問題点について議論する。

第 4 章で今回作成した検出器について、 β 線源を使用して S/N 比など基本的な性能を測定する。合わせて今回の実験でデータを解析する上での基本的事項を説明する。

第 5 章で赤外線レーザーによる実験を解説する。この実験では赤外線を照射する位置を正確に決定できるため、検出器の不感領域の評価など精密測定を行なった。

さらに半導体シミュレーションを使用して、広間隔シリコンストリップ検出器における電荷収集のメカニズムについて評価した。

第 6 章では今回の実験結果を、BELLE 検出器シミュレーションプログラムに反映させ、実際の物理量をどのくらいの精度で実現できるか議論した。

最後に第 7 章で今回の実験全般に関して、まとめと議論を行なった。

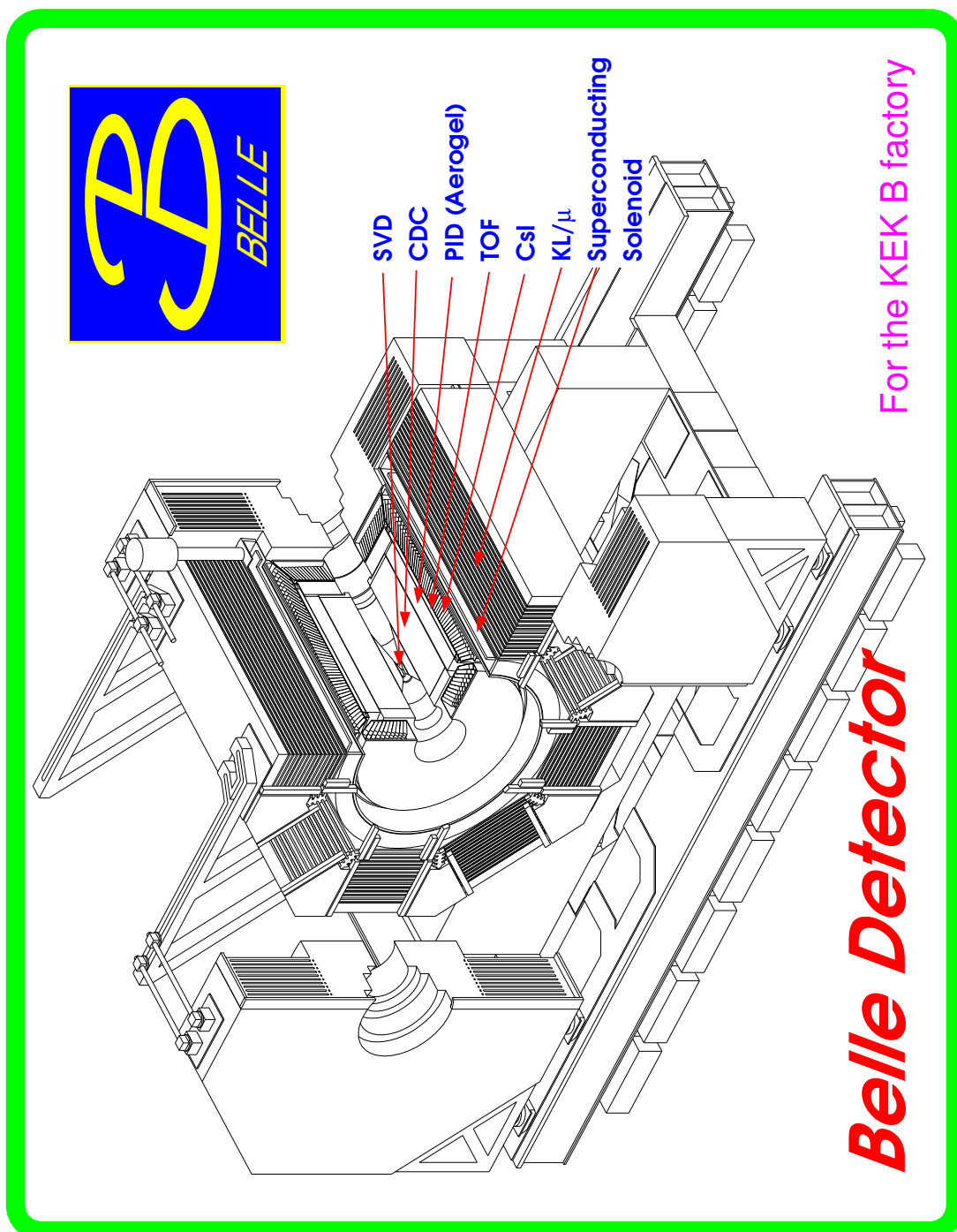


図 1.3: BELLE 検出器

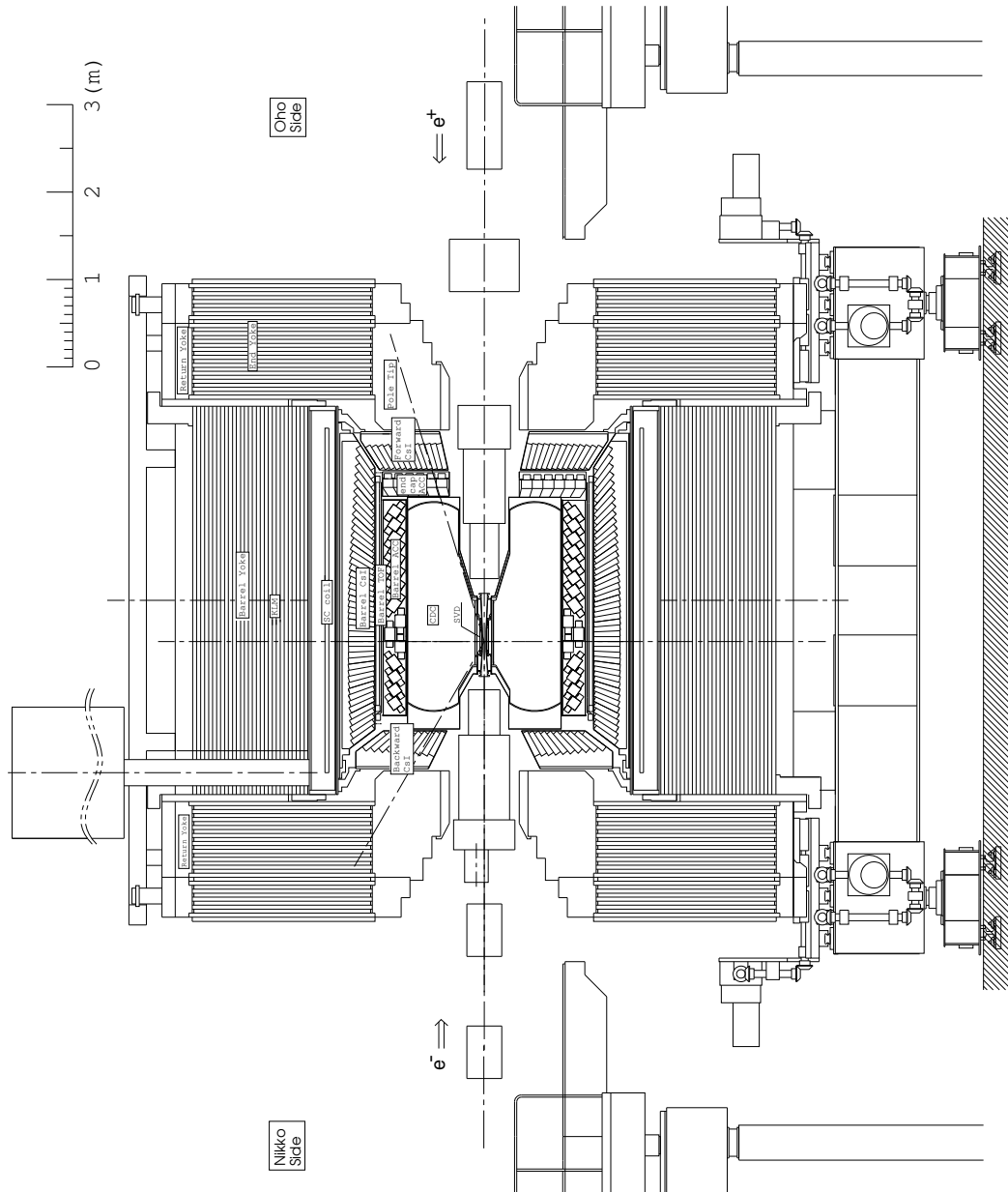
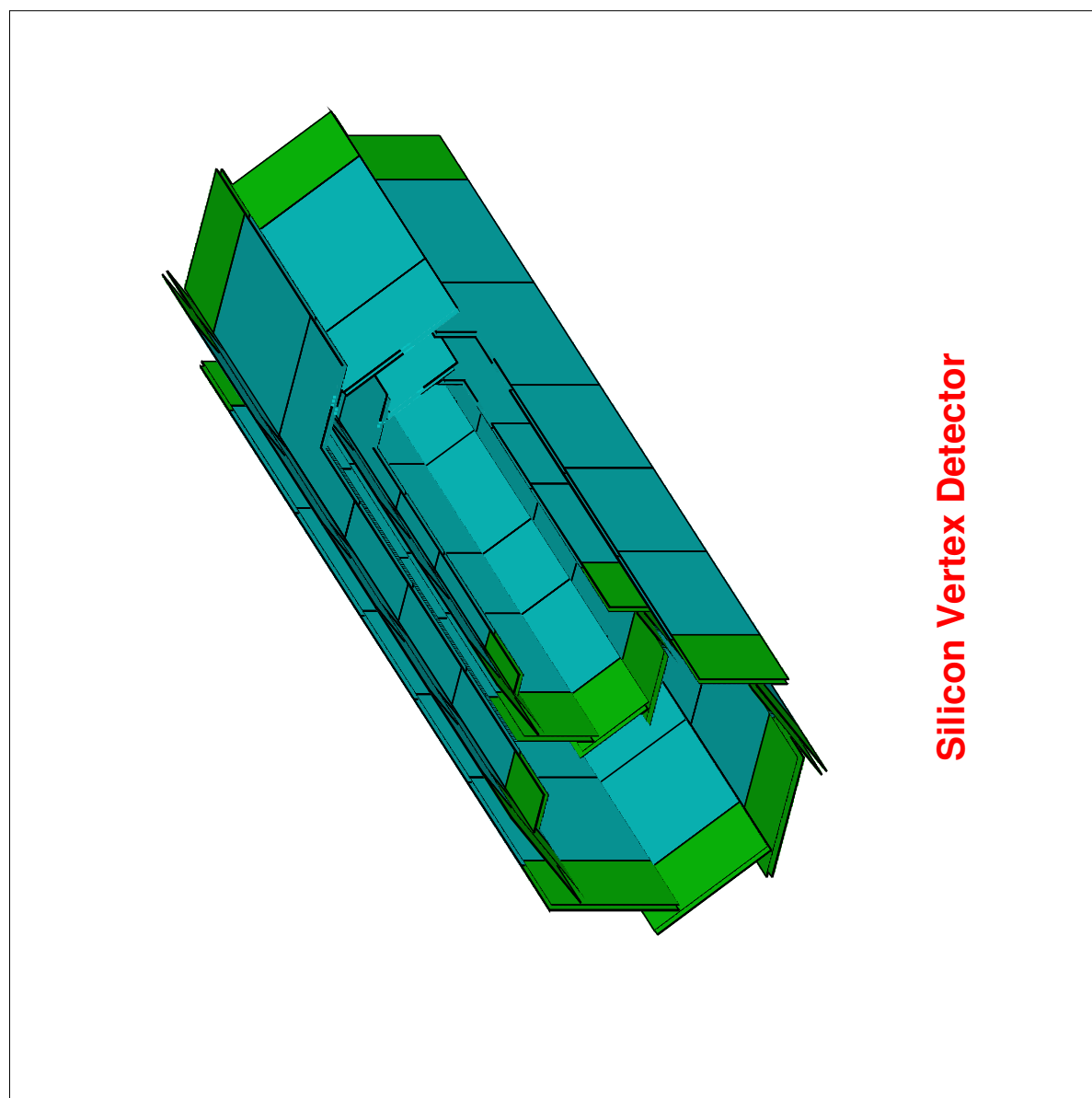


図 1.4: BELLE 検出器の断面図。中心の反応点付近にシリコンバーテックス検出器 (SVD) が位置する。



Silicon Vertex Detector

図 1.5: シリコンバーテックス検出器 (SVD)

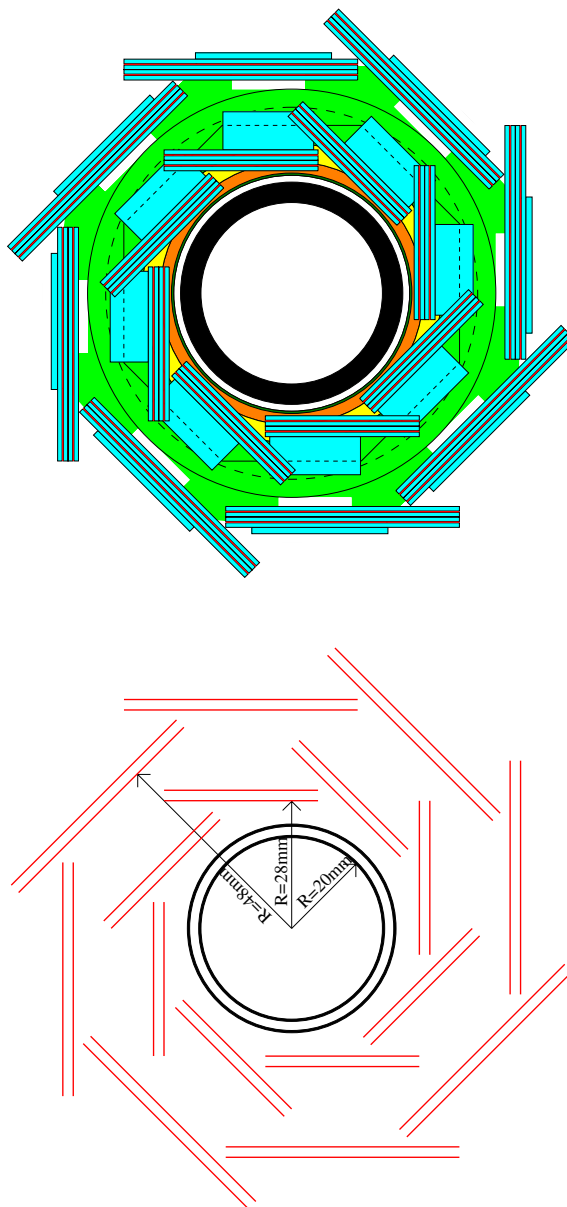


図 1.6: シリコンバーテックス検出器の断面図。ビーム軸に垂直に見た図。下側の図は、シリコンストリップ検出器とベリリウムビームパイプのみの図

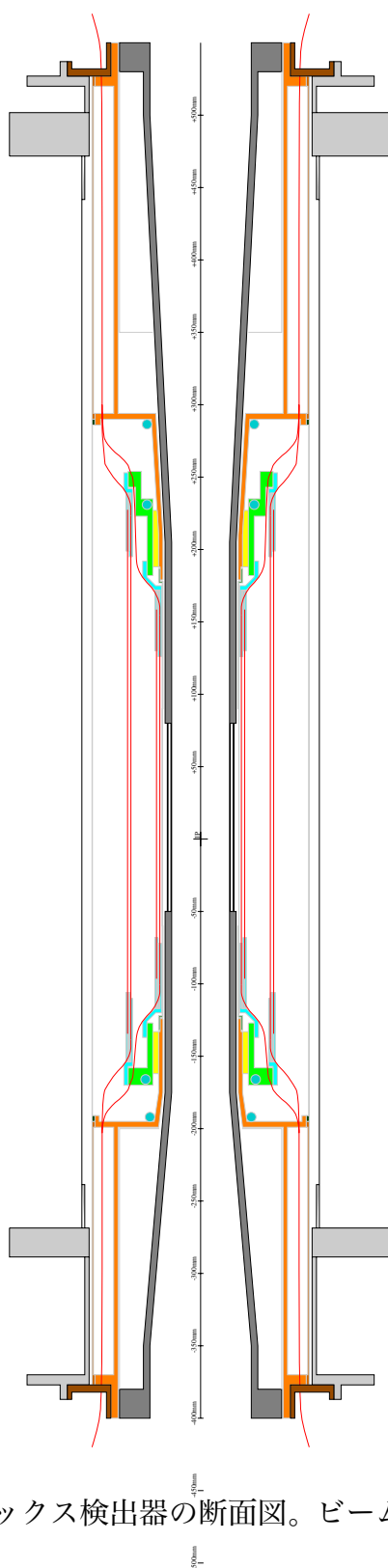


図 1.7: シリコンバーテックス検出器の断面図。ビーム軸に平行な面での断面。

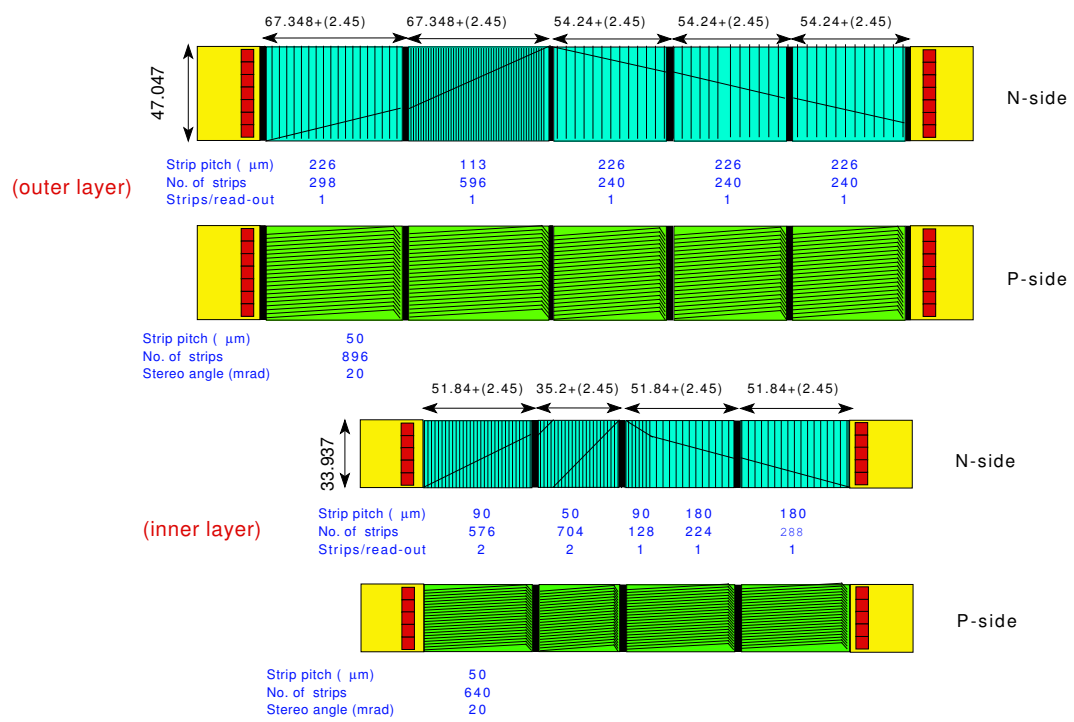


図 1.8: シリコンバーテックス検出器 (SVD) の構成

第 2 章

シリコンストリップ検出器

シリコンストリップ検出器は、原理的には一般の半導体検出器と全く同じである。そこでこの章では、半導体検出器の基本的な原理と、シリコンストリップ検出器の構造等について説明する [9, 10]。

2.1 半導体検出器の一般論

2.1.1 半導体検出器

半導体検出器は、p 型半導体と n 型半導体を接合してつくられる。もっとも簡単な構造を持つシリコンフォトダイオードなどのダイオード型検出器が一般にはよく用いられる。ここで p 型半導体とはシリコンやゲルマニウムなど 4 価の元素の結晶中にホウ素などの 3 価の元素を不純物として注入してやることによってつくられたものであり、自由な正孔（ホール）が多数存在する。それに対して n 型半導体はリンなど 5 価の元素を不純物として注入してつくられ、自由な電子が多数存在している。また、不純物濃度が非常に高く、正孔や電子の濃度が非常に大きな半導体をそれぞれ特に p^+ 型半導体、 n^+ 型半導体とよんでいる。

2.1.2 ダイオード型半導体検出器の基本特性

まずダイオード型検出器の最大の特徴である p-n 接合部分について述べる。p-n 接合部分は、接合部の両側の p 型半導体と n 型半導体の電子濃度及び正孔濃度が異なるため、それぞれの領域の正孔と電子は他の領域に向かって拡散していく。具体的には、正孔は n 型半導体中へ拡散してゆき、n 型半導体中の電子を捕獲する。逆に電子は p 型半導体中へ拡散してゆき、p 型半導体中の正孔に捕獲される。

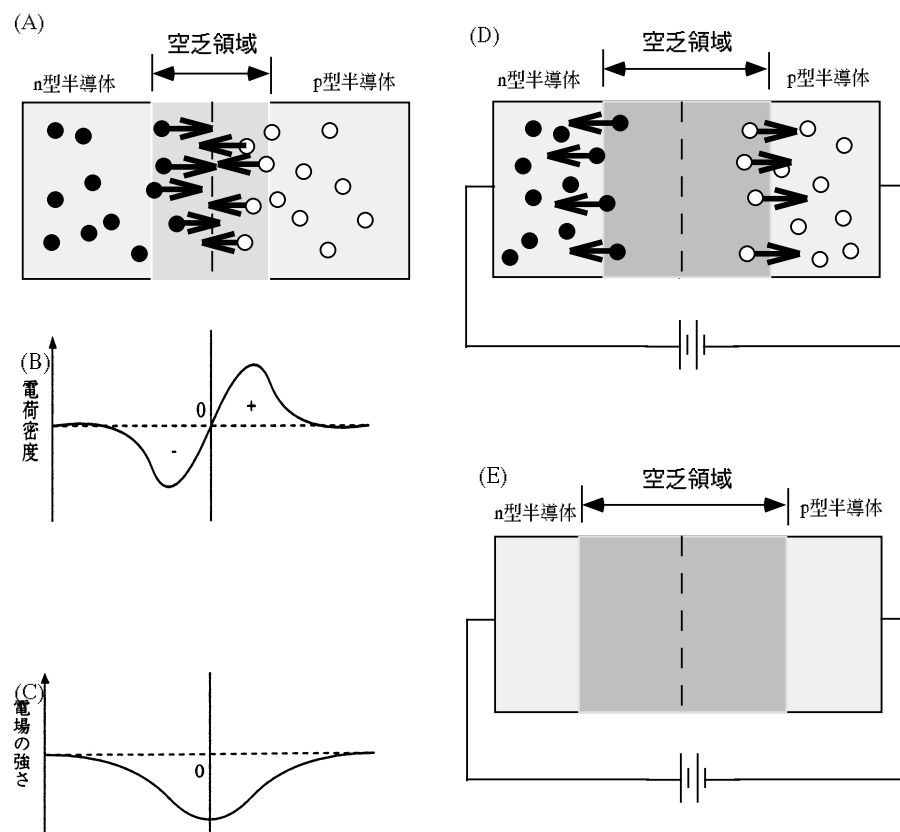


図 2.1: (A)p-n 接合。(B)(C)p-n 接合による電荷分布および電場の強さ (D)(E) 逆バイアス電圧の印加による空乏層の拡大

その結果、最初電氣的に中性であった p 型半導体及び n 型半導体は、この正孔と電子の再結合により、n 型半導体中には正電荷が、p 型半導体中には負電荷が余分

に存在することになる (図 2.1 (A))。これを空間電荷と呼ぶが、この電荷により、p-n 接合を横切る電場が形成される。この時の p-n 接合付近の電荷密度 (ρ) の分布及び電場の様子は図 2.1(B)、(C) の様になる。この時、p-n 接合の両側には p,n 型半導体の不純物濃度によって決まる電位差が生じており (この電位差を p-n 接合の接合電圧と言う。)、この電位差は一般的には約 1V 程度である。図 2.1(B)、(C) の「空乏層」と呼ばれる領域は上に述べた過程により、自由な電荷及び正孔が存在せず、したがってこの領域内へ荷電粒子などが入射して電子及び正孔が作られると再結合することなく接合電場によって p、n 領域に引き寄せられる。また空乏領域内は自由な電荷が存在しないことから、電気抵抗の非常に高い状態である。空乏領域のこのような特徴は、放射線検出器として有用な特徴である。なぜなら、この領域内に入射した荷電粒子が電子正孔対を作ると、作られた電子及び正孔はこの領域に自由な電子及び正孔が存在しないので再結合によって失われることなく、接合電場によって領域外へ運び出されるからである。従って、空乏領域のすぐ外側に電極があれば、運ばれて来た電荷を取り出すことが出来、この電荷量から放射線が空乏領域中に落としたエネルギーが測定できるのである。たとえば、4 価の元素としてシリコンを用いた場合、一对の電子正孔対を作るために必要なエネルギーは 3.6eV である。

2.1.3 逆バイアス電圧の印加

ここまでは外部電圧を与えていない状態の半導体ダイオード型検出器について述べた。このような検出器では、その性能は実用上十分とは言えない。それは上で述べたように p-n 接合電圧は約 1V で、これでは空乏層が非常に薄いため、放射線によって落されるエネルギーを効率よく収集することは困難であり、また、作られた電子や正孔を高速に電極に収集することも出来ない。

以上のような問題は p-n 接合部に外部から逆バイアス電圧を印加することによって解決される。逆バイアス電圧とは p 側に較べて n 側の方が電位が高くなるような電圧のことである (図 2.1(D))。このとき、図のように検出器内の自由な電子や正孔は逆バイアス電圧によってそれぞれの電極に引かれてゆく。つまり十分な逆バイアス電圧を与えれば、検出器全体を空乏化することが可能である (図 2.1(E))。つまり、検出器全体が空乏化されれば、空乏領域で作られた電子正孔対はそれぞれの電極に、

再結合して失われてしまうことなく到達し、検出器を通過した粒子の情報を効率よく収集することができる。従って検出器全体を空乏化することは検出器を使用する際には重要である。

2.1.4 pin 型構造

これまでの議論から、空乏層を十分に大きくして検出器全体を空乏化してやれば、有感領域が広がることが分かる。そこで、pin 型構造と呼ばれる検出器構造が考えられた。これは不純物濃度の低い半導体の両面に、 p^+ 型半導体と n^+ 型半導体を接合したものである（図 2.2）。pin 型構造にすると、図 2.2(b) のように、不純物濃度の低い半導体部分（この場合、n バルクという）では空乏領域になり易く、また、比抵抗が大きいので漏電流も低くすることができる。

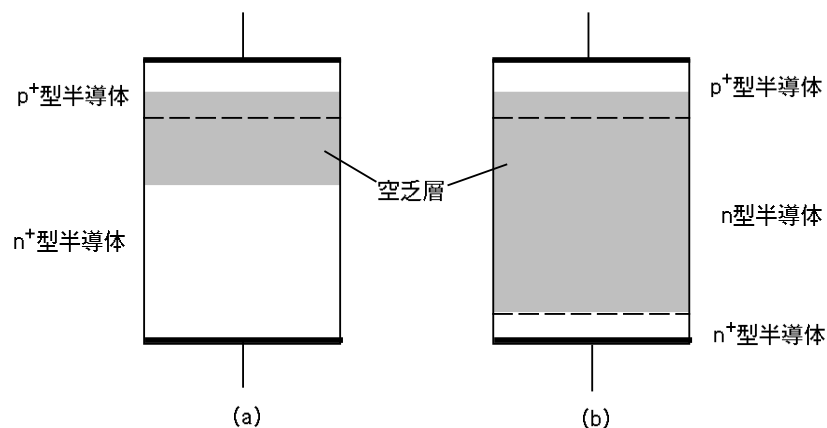


図 2.2: (a)pn 型ダイオード (b)pin 型ダイオード。pin 型の方が空乏層の広がり大きい。

2.1.5 信号の読み出し

半導体検出器からの信号は、電荷の量となって読み出される。たとえば最小電離粒子がシリコンストリップ検出器に垂直に入射したとき、荷電粒子が検出器に落とすエネルギーは約 80keV、シリコン中で一つの電子・正孔対が作られるために必要

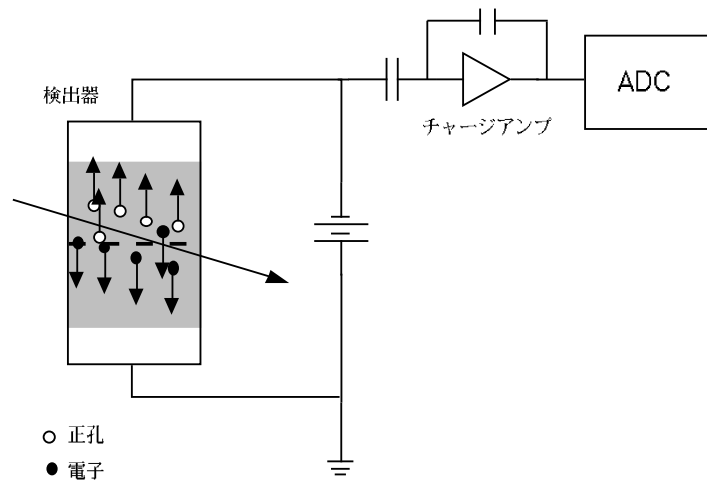


図 2.3: ダイオード型検出器の読み出し

なエネルギーが約 3.6eV であるから、約 22000 個の電子が集められる。これはわずかに約 4fC の電荷量であり、信号としては非常に小さく、長い距離を伝送することができない。そこで、逆バイアス電圧によって電極に集められた電荷は、チャージアンプによって電圧値に変換される。この時読み出された電荷 Q はチャージアンプの帰還コンデンサの容量 C_f によって

$$V = \frac{Q}{C_f} \quad (2.1)$$

と変換される。一般には、図 2.3 のように検出器とチャージアンプはカップリングコンデンサを介してつながっている場合が多い。また、バイアス電圧は数 $M\Omega$ 以上の非常に大きな抵抗を通じて与えられる。

2.2 シリコンストリップ検出器の構造

図 2.4 に、基本となる片面型シリコンストリップ検出器の構造を示す。n 型半導体の表面に p⁺ 型半導体をストリップ状に形成し、反対側は n⁺ 型半導体となるように配置する。図 2.4 では、十分な逆バイアス電圧をかけることにより、n 型半導体の部分を空乏層にすることができる。このときストリップ状の p⁺ 型半導体と n 型半導体が p-n 接合を形成し、ストリップ 1 本ずつが半導体検出器として機能する。この

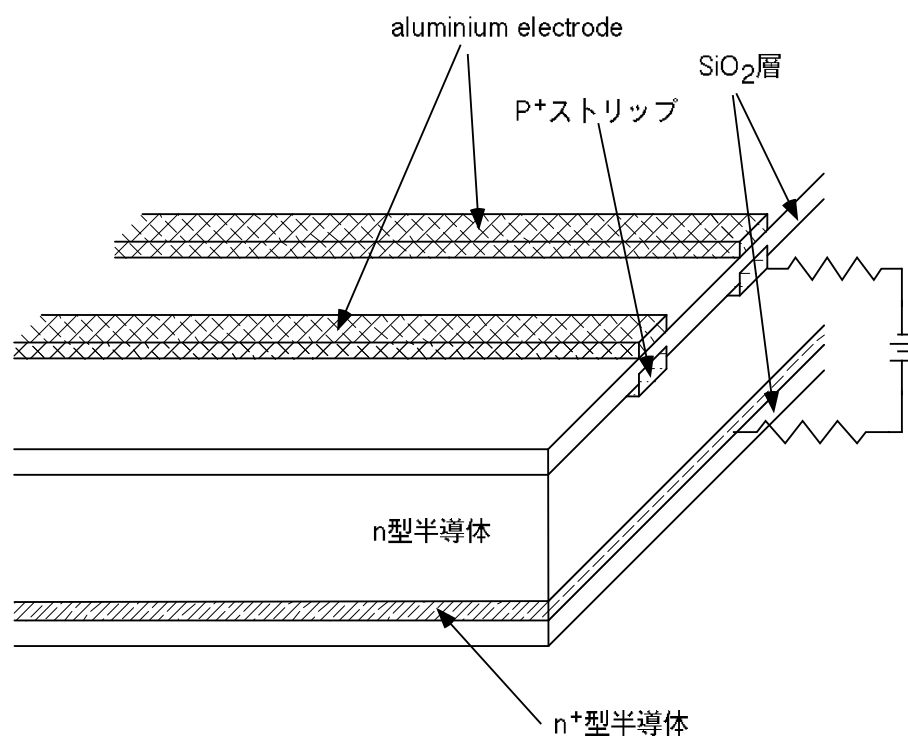


図 2.4: P 型シリコンストリップ検出器

ようにしてできた空乏層に荷電粒子が通過すると、荷電粒子の落としたエネルギーに比例した数の電子・正孔対が生じ、電子は p^+ ストリップに、正孔は n^+ 型半導体面に引き寄せられる。つまりこれらの信号を読み出してやれば、荷電粒子の通過した位置と検出器に落としたエネルギーがわかる。これがシリコンストリップ検出器の動作原理である。

シリコンストリップ検出器の最大の特徴は、現在の半導体技術の進歩により、ストリップを最小で $25\mu m$ 間隔という、非常に狭い間隔で張ることが可能であるという点である。ストリップ間隔はシリコンストリップ検出器の位置分解能に大きな影響を与える。

次に、図 2.5 に N 型シリコンストリップ検出器を示す。これは読み出すストリップに p^+ 型半導体の代わりに、 n^+ 型半導体を使用したものである。これも P 型シリコンストリップ検出器と原理は同じである。ただ、特徴的なこととして P ストップの存在がある。これは、ただ単純に n^+ 型ストリップを張っただけであると、空乏層

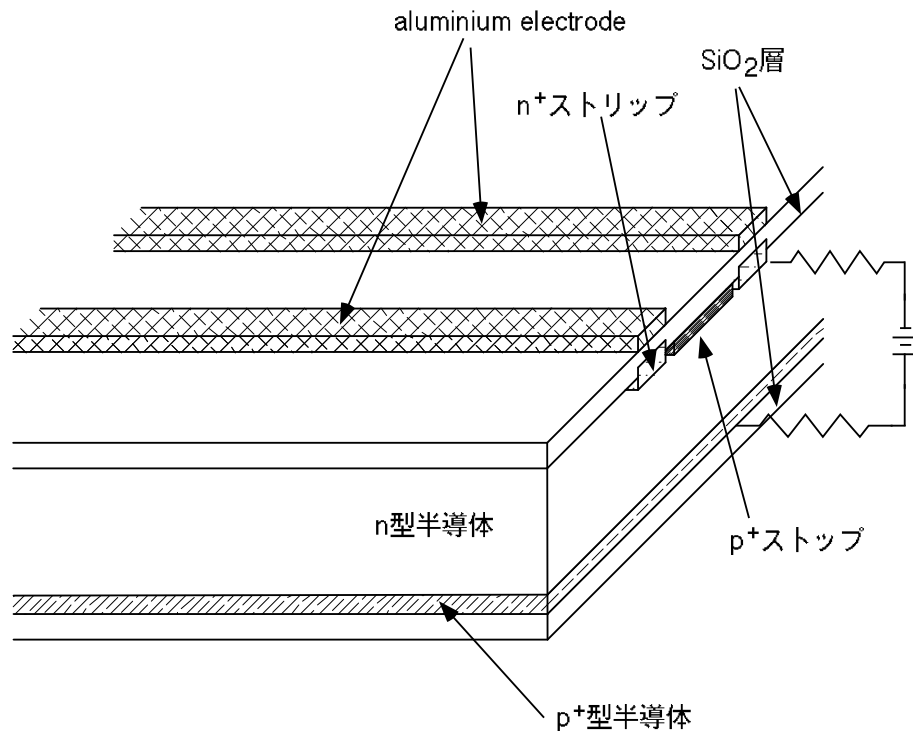


図 2.5: N 型シリコンストリップ検出器

が p-n 接合部から発達していくことは P 型シリコンストリップ検出器と同じであるが、シリコンと酸化シリコン (SiO_2) の接合面が抵抗の非常に低い状態となる [11]。この結果、 n^+ ストリップは隣り合うストリップ間が電氣的に結合したままになる。これでは荷電粒子がつくった電荷は、複数のストリップにわたって収集されるため、荷電粒子が通過した位置を正確に求めることはできなくなってしまう。したがって、n 側の隣り合うストリップを電氣的に分離させることが必要であり、その一つとして、図 2.5 の様に n^+ 型ストリップの間に p^+ 型のストリップを張る方法がある。この p^+ 型のストリップを P ストップと呼ぶ。この時の空乏層の様子を図 2.6 に示す。空乏領域によって 2 つの n^+ 型ストリップが電氣的に分離されていることがわかる。バイアス電圧が十分でないと、分離のための P ストップまで空乏層が到達せず、非空乏層が接触してしまい、隣り合った n^+ ストリップは電氣的に結合した状態になる。

今回の実験では、このタイプの検出器を使用した。

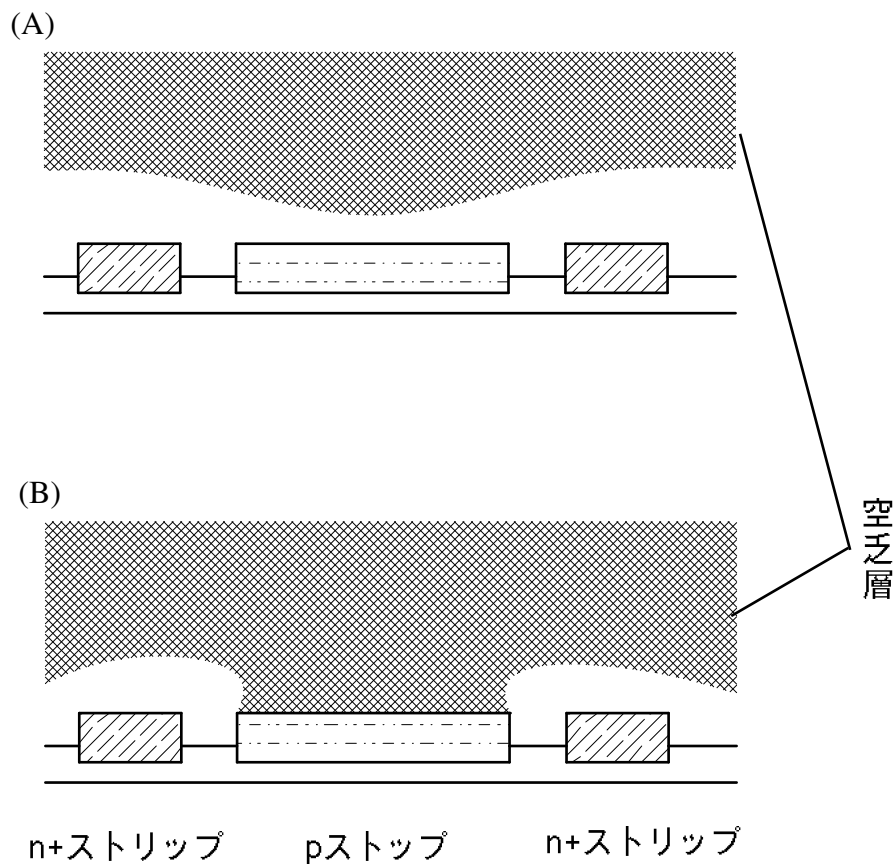


図 2.6: n^+ ストリップ付近の様子。(A) 十分に逆バイアス電圧がかかっていない場合。(B) 電氣的に分離した状態

2.3 BELLE 検出器におけるシリコンストリップ検出器

BELLE 検出器では、高い崩壊点検出精度を得るためにシリコンストリップ検出器を組み込むことになっていることは以前述べた。ただ、 $B^0 - \bar{B}^0$ 対からの崩壊粒子はそれほど大きな運動量を持たない。したがって、多重散乱の影響を最小限にするため検出器の物質質量自体を減らす必要がある。

2.3.1 両面型シリコンストリップ検出器

片面型のシリコンストリップ検出器では、ストリップが一方向にしか張られてい

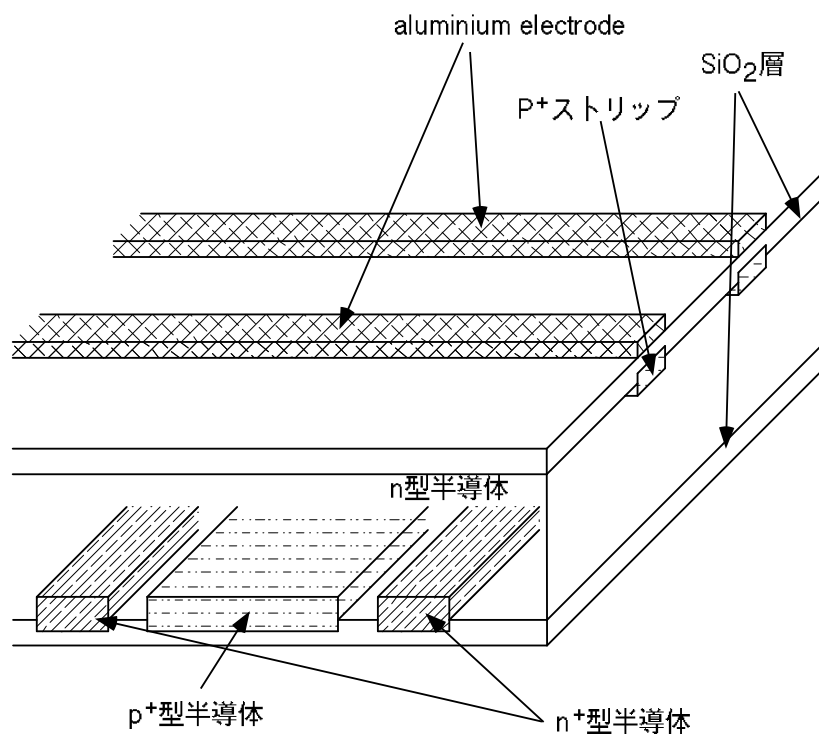


図 2.7: 両面型シリコンストリップ検出器

ないので、1次元の情報しか得られない。そこで p^+ 型半導体だけでなく、反対の面の n^+ 型半導体もストリップ状にして、それぞれのストリップを互いに直交するように張ることにより、2次元の位置情報を得ようとするのが両面型シリコンストリップ検出器の基本的なアイディアである。図2.7は両面型シリコンストリップ検出器の構造である。 n 型半導体の両面に p^+ 型半導体と n^+ 型半導体のストリップを直交して張っており、それぞれPストリップ、Nストリップと呼ばれる。それぞれ不純物濃度が異なる接合面によって、半導体検出器として働くのは同じである。逆バイアス電圧をかけることによって、正孔は p^+ のストリップへ、電子は n^+ のストリップへ集められ、それぞれ電荷として読み出される。この場合、N型シリコンストリップ検出器と同様に隣どうしの n^+ のストリップを電氣的に分離するために、 n^+ のストリップの間に p^+ のストリップを張ってある。つまり、両面型シリコンストリップ検出器とは、P型とN型のシリコンストリップ検出器を合わせたものだと考えてよく、1枚の検出器で2次元の情報を得ることができる。

2.3.2 広間隔シリコンストリップ検出器

序論で述べたように、BELLE 検出器は密閉型検出器であり、SVD も十分なアクセプタンスが必要である。物理的な要請から SVD 自体もビーム軸に対して $17^\circ \sim 150^\circ$ でのアクセプタンスが要求される。つまりシリコンストリップ検出器に粒子の入射する角度が $17 \sim 150^\circ$ となる。このため、シリコンストリップ検出器も 1 種類だけでなく、荷電粒子の入射角度や運動量に合わせて最適化する必要がある。したがって、SVD では、荷電粒子が大角度に入射する部分に対して、大角度入射で比較的位置解像度の高い広間隔シリコンストリップ検出器を使用する予定である。

2.3.3 2重金属層構造

両面型シリコンストリップ検出器では、P ストリップと N ストリップが直交して張られている。BELLE-SVD 検出器にはストリップからの信号の読み出しを同じ方向にするため、2重金属層構造 (double metal layer、以下 DML) を用いることが考えられている。DML は図 2.8 のように、ストリップからの信号を誘起するための金属線 (これを 1st-metal という) の上に、一様に薄い絶縁層を作り、その上にストリップと直交した読み出し用の金属線 (これを 2nd-metal という) を張る。そして、上下 2 つの金属線に対応させてつないでいく。この構造により、P ストリップと N ストリップは同じ方向に読み出すことができるようになる。

2.3.4 ギャングング

2重金属層構造を用いる場合、リードラインとなる 2nd-metal は技術上の問題から $40\mu m$ 程度の間隔でしか張れない。よって、正方形でない検出器の場合、ストリップの数の方が、リードラインよりも多くなってしまうことがある。このとき、1本のリードラインで複数のストリップを読み出すことになる。これを、ギャングングという。ギャングングは、1つのプリアンプに対して、複数のストリップがつながるので、アンプからみる検出器の容量は増加することになる。また、単独の検出器では、複数のギャングングのどこを粒子が通ったか特定することはできないという問題も起こる。

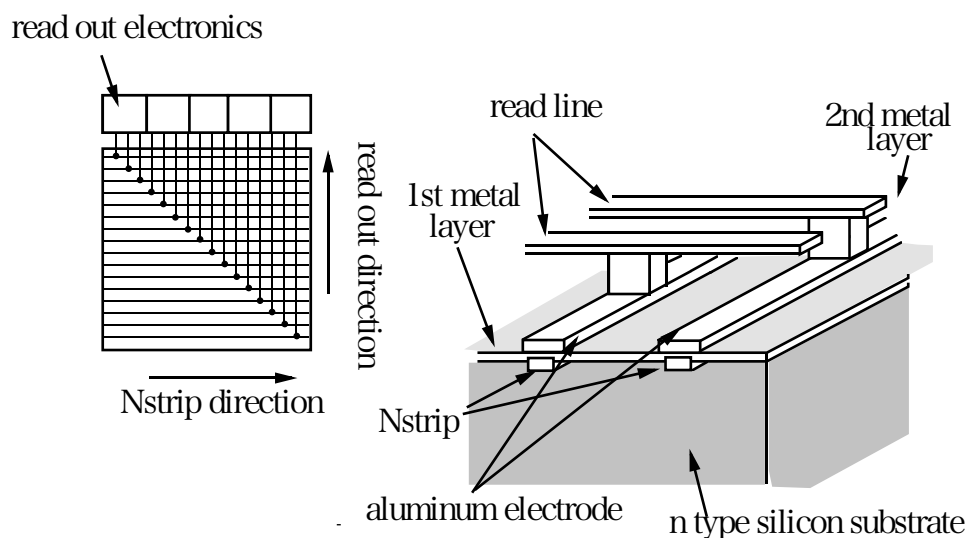


図 2.8: 2 重金属構造

2.3.5 信号の読みだし

信号の読み出しは一般の半導体検出器とまったく同じである。しかし、シリコンストリップ検出器は高い位置分解能を要求されるため、数十 μm という間隔でストリップが張っており、結果として非常に多くのストリップの読み出しをしなければならない。そのため、最近のシリコンストリップ検出器では、集められた電荷の信号をストリップごとに独立したチャージアンプによって電圧変換したのち、時間分割化して単一の信号線にのせる方法が取られている。そして、時分割化された信号はフラッシュADCによってデジタル信号に変換され、コンピューターに記録される。

この時間分割化回路は、検出器全体の性能を左右する重要なものであり、チャージアンプとともにマイクロチップ化されたものが各地で開発されている。このようなチップは今回の研究に使用した MX3[12]、VA2[13]、また BELLE-SVD で使用される予定の SMA²SH[14] などがある。

第 3 章

広間隔シリコンストリップ検出器の研究の意義

3.1 広間隔シリコンストリップ検出器の必要性

SVD がビーム軸に対して、 $17^\circ \sim 150^\circ$ のアクセプタンスを持つ必要があることは、以前述べた通りである。このため SVD を構成するシリコンストリップ検出器は、ビーム軸方向に長くなる。さらに、このアクセプタンス領域内では、崩壊点分解能について $\Delta z < 80 \mu m$ を保証しなくてはならない。また、B 中間子が崩壊して放出される粒子のエネルギーが小さいので、アクセプタンス領域内の物質量をできる限り減らす必要がある。このように SVD のデザイン上制約となる事柄がいくつかあり、それに対する考察を下に述べる。

3.1.1 崩壊点分解能の保証

SVD が崩壊点分解能として $\Delta z < 80 \mu m$ を満たすことは、SVD の存在意義そのものであり、できればさらなる分解能の最適化をおこなうことが望まれる。このため、BELLE-SVD グループでも数多くの実験やシミュレーションが行われてきた。

その結果、必ずしもストリップ間隔の狭い検出器の方が検出器の位置分解能がよいわけではないことがわかってきた。シリコンストリップ検出器の位置分解能は

- 荷電粒子の入射角度
- 荷電粒子の種類
- 荷電粒子の運動量
- 検出器の S/N
- 検出器の構造
- 崩壊点と検出器の間にある物質質量

等に依存する。

たとえば、荷電粒子の入射角度とシリコンストリップ検出器の位置解像度のシミュレーション結果を図 3.1 に示す [15]。

この結果からわかるように、検出器に荷電粒子が大角度で入射した場合、ストリップ間隔 $50\mu m$ の検出器では位置分解能が悪くなっていくのに対し、ストリップ間隔が $\sim 250\mu m$ の検出器では位置分解能が悪くならない。ただし、シミュレーションでは検出器の空乏層の電場を一様として与えてあり、その他の条件も単純化されている。

3.1.2 S/N の向上

シリコンストリップ検出器の S/N 比を高く、すなわち S/N をよくするためには、検出器の静電容量ができるだけ小さい方がよい。シリコンストリップ検出器の静電容量は

- 検出器の長さとともに増加
- ギャングングの回数とともに増加
- DML において 1 層目のストリップの本数とともに増加
- ストリップ間隔が狭くなるとともに増加

のような振る舞いをする。

これらの性質から、シリコンストリップ検出器の静電容量を小さくするためには、

1. 検出器の長さを短くする
2. ストリップ間隔を広くする

必要がある。この2つをおこなうことによってストリップの本数を減らすことができ、S/Nをよくすることができる。

ところが検出器の長さはSVDのインストールされる領域の物理的な形で決まってしまう。たとえばビームパイプの半径は23mmなので、シリコンストリップ検出器をこれよりビーム軸に近づけることはできない。そこでS/Nをよくするためにはストリップ間隔を広げることが重要である。

3.1.3 ストリップ本数とギャンギング・DML

SVDでは、PストリップとNストリップの読み出しを同じ方向にするために、DMLを採用することは2.3.3節ですでに述べた。このため、Nストリップが2nd-metalリードラインより多くなってしまう場合は、ギャンギングすることになる。ところがギャンギングはS/Nを低下させるだけでなく、ギャンギングされた複数のストリップについて、粒子がどの位置に入射したかわからなくしてしまう。これはSVDの崩壊点分解能を低下させるだけでなく、SVDトリガーにおいて偽トリガーの原因にもなる。したがって、ギャンギングはできる限り排除すべきものである。ストリップの本数を減らすこと、つまりストリップ間隔を広げることがギャンギングの排除につながる。

以上の議論から、広間隔シリコンストリップ検出器を開発・研究することは非常に重要である。

3.2 広間隔シリコンストリップ検出器の開発・研究

ここまでは広間隔シリコンストリップ検出器の必要性について述べた。そこで広間隔シリコンストリップ検出器のデザインをするにあたって、詳しいデータが必要になる。ところが $100\mu\text{m}$ 以上のシリコンストリップ検出器での実験データは、P型シリコンストリップ検出器でもほとんど存在しないし、より構造の複雑なN型シリ

コンストリップ検出器では全く存在しない。また図3.1でシミュレーションの結果を示したが、これは $50 \sim 100 \mu\text{m}$ 間隔の P 型シリコンストリップ検出器では対応する実験結果とよい一致を得た。しかし、 $200 \mu\text{m}$ 程度の間隔の N 型検出器に当てはまるかどうかはわからない。

したがって、デザインの異なる広間隔 N 型シリコンストリップ検出器のサンプルをいくつか作成し、その性能を評価することにした。そこで、これまでデータが十分に存在する $50 \mu\text{m}$ 間隔のシリコンストリップ検出器のデザインをもとに、19 種類の N 型シリコンストリップ検出器を作成し、これらを 2 種類の時分割マイクロチップ、VA2 および MX3 につないだ。結果、全部で $19 \times 2 = 38$ 種類の検出器を作成したことになる。表3.1に作成したサンプルの内訳を示した。サンプル15が基本となる $50 \mu\text{m}$ のストリップ間隔の検出器で、これをストリップ間隔、ストリップ幅、アルミニウム幅ともにほぼ4～5倍にスケールさせたものが $250 \mu\text{m}$ 間隔のサンプル1である。サンプル1～6はストリップ間隔は $250 \mu\text{m}$ のままに、ストリップ幅とアルミニウム読み出し電極の幅を変化させたものである。その他、 $125 \mu\text{m}$ 間隔のものが11～14、ストリップ間隔は $125 \mu\text{m}$ ながら、一本おきに読んでいるのが7～10、この構造は $50 \mu\text{m}$ 程度のストリップ間隔をもつ検出器の場合、位置解像度をあげるために使われる確立された技術である。また、隣り合う2本のストリップを電氣的につないで読み出しているものが16～19である。これは不感領域を減らす効果をねらったものである。これらのおおまかな様子を図3.2にあげた。

3.3 予想される問題点

広間隔 N 型シリコンストリップ検出器について予想される問題点を列挙すると次のようになる。

1. 空乏層に電場が一様に分布せず、不感領域が生じる
2. p^+ ストップに正孔が吸収され、電荷収集効率が低下する
3. n^+ ストリップと p^+ ストップの間の電位差が大きくなり、 n^+ ストリップと p^+ ストップの間の絶縁が破壊されやすくなる

サンプル番号	ストリップ間隔	読み出し間隔	ストリップ幅	アルミニウム幅
1	250	250	40	40
2	250	250	40	20
3	250	250	80	80
4	250	250	80	40
5	250	250	120	120
6	250	250	120	60
7	125	250	20	20
8	125	250	20	10
9	125	250	40	40
10	125	250	40	20
11	125	125	20	20
12	125	125	20	10
13	125	125	40	40
14	125	125	40	20
15	50	50	10	10
16	125	125	20	20
17	125	125	20	10
18	125	125	40	40
19	125	125	40	20

表 3.1: N 型シリコンストリップ検出器サンプルの内訳。単位はすべて μm 。ただしサンプル 7 ~ 10 はストリップを一本おきに読んでいる。また、サンプル 16 ~ 19 は隣り合った二本のストリップを電氣的につないで読み出している。また、検出器の厚さ $300\mu m$ 、サイズ $10mm \times 10mm$ はすべてのサンプルについて共通である。

1については、逆バイアス電圧がかかっている領域が局所化されていることや、 p^+ ストップが広いことなどから予想される。この場合、 n^+ ストリップを広げることや、 p^+ ストップを狭くすることにより対処できる可能性がある。2については、ストリップのそばに非常に大きな導体としての p^+ ストップが存在することから、その部分の電位が n^+ ストリップより十分低くなることが考えられる。そのため、正孔が吸収されてしまうかもしれない。3は、2と同様の原因で起こると考えられる。

これらのことを念頭において実験を行なった。

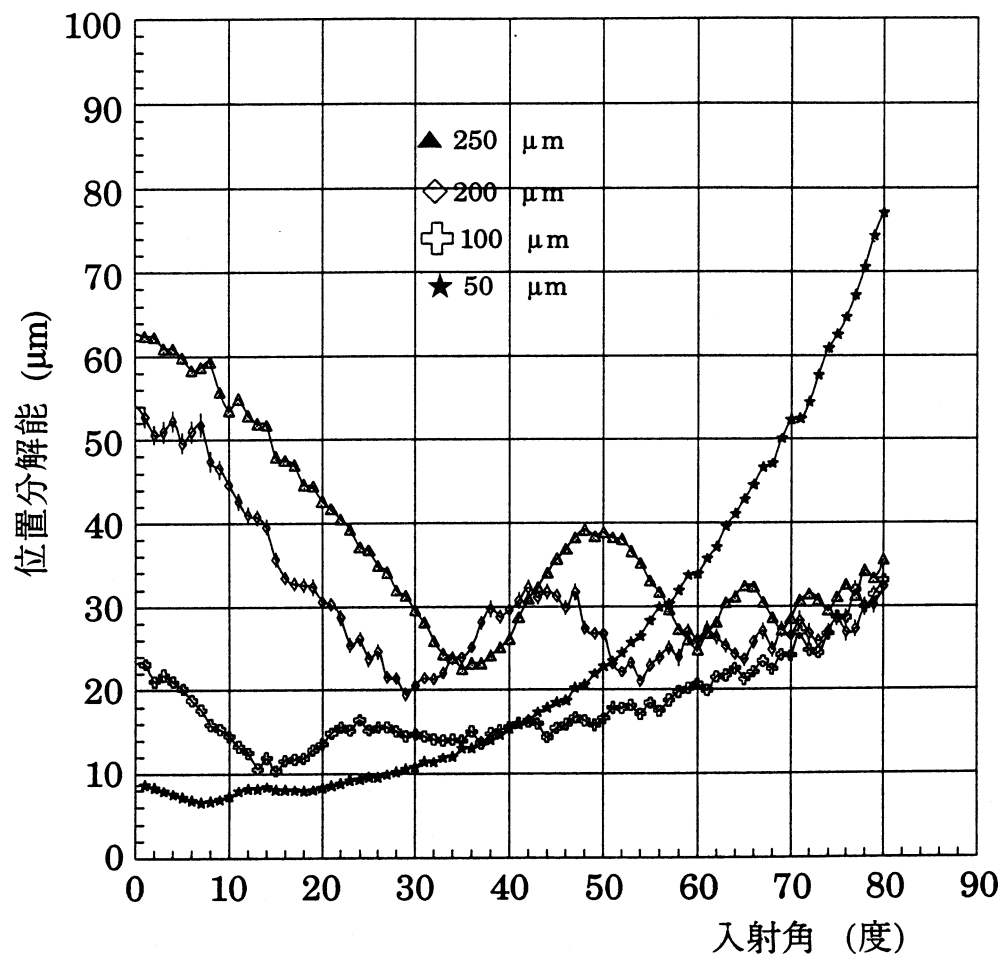


図 3.1: シリコンストリップ検出器の解像度とストリップ間隔の関係。S/N は SVD の設計要求値 20、入射粒子は $p = 0.5 \text{ GeV}/c \pi^+$ を仮定 [15]。

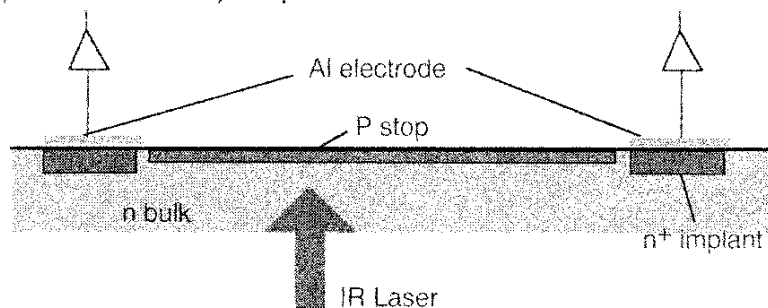
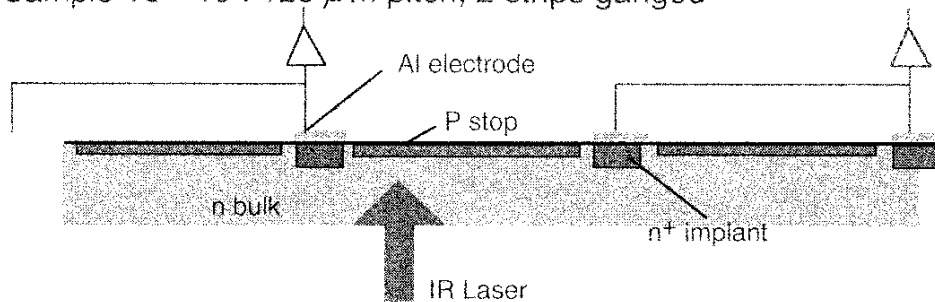
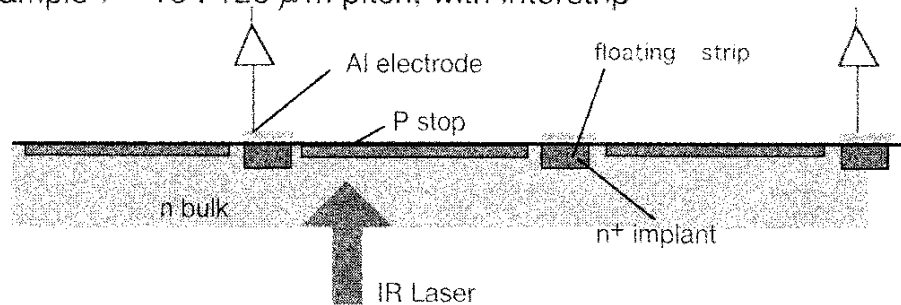
Sample 1~6 : 250 μm pitchSample 16~19 : 125 μm pitch, 2 strips gangedSample 7~10 : 125 μm pitch, with interstrip

図 3.2: N 型シリコンストリップ検出器サンプル

第 4 章

β 線源による実験

この章では、今回作成した N 型シリコンストリップ検出器を用いて、線源からの放射線を測定し、検出器の基本的な性能、S/N 比やシグナルの大きさなどを評価する。また、シリコンストリップ検出器を使用するにあたっての基本的な技術についても解説する。

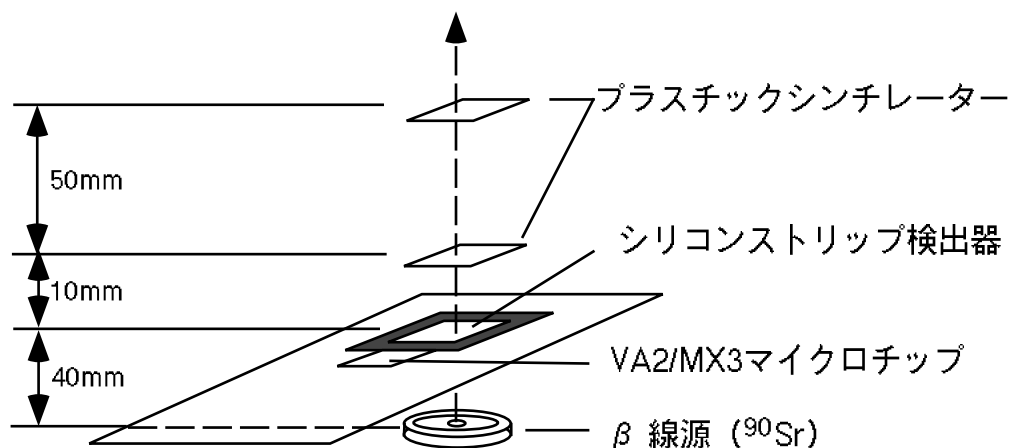
4.1 実験装置

4.1.1 実験のセットアップ

この実験では、放射線源として ^{90}Sr からの β 線¹を用いた。この方法ではプラスチックシンチレーターで外部トリガをかけ、放射線を測定する。したがって比較的簡単な実験装置で測定することができる。実験のセットアップを図 4.1 に示す。

線源からの β 線は、シリコンストリップ検出器を通過した後、2 つのプラスチックシンチレータを通過する。このコインシデンスをとることにより、シリコンストリップ検出器の読み出しトリガーとする。このとき β 線は検出器中でほぼ最小荷電粒子として振る舞う。また、シリコンストリップ検出器、2 枚のプラスチックシンチレータはともに大きさが $1\text{cm} \times 1\text{cm}$ である。データー収集システムの概念図を図 4.2 に示す。プラスチックシンチレーターからコインシデンスをとったトリガーは、

¹エンドポイントエネルギー = 2.28MeV

図 4.1: β 線テストのセットアップ

タイミングモジュールと呼ばれるコントロールボックスへはいる。このモジュールのつくるクロックにより、検出器からの信号がフラッシュADCに読み込まれる。このあたりの事情は、マイクロチップの違い（VA2 または MX3）による違いはない。読み出し回路の詳細は付録で述べる。

4.1.2 読み出し用マイクロチップ

シリコンストリップ検出器では、非常に多数のストリップを読み出さなければいけないため、複数のストリップからの信号を時分割し、単一のラインで読み出すための時分割化回路（マルチプレクサ）が必要になる。今回作成したシリコンストリップ検出器には VA2 チップを使ったものと、MX3 チップを使ったものがある。これらのチップは1ストリップごとに、読み出された電荷をチャージアンプによって電圧信号に変換し、シェイパーで積分し、全ストリップの信号を1本のリードラインにのせる（図 4.3）。これら2種類のチップについて、詳細は付録で述べる。

4.2 データの解析

ここでは、4.1の実験装置で得られたデータの解析を行なう。

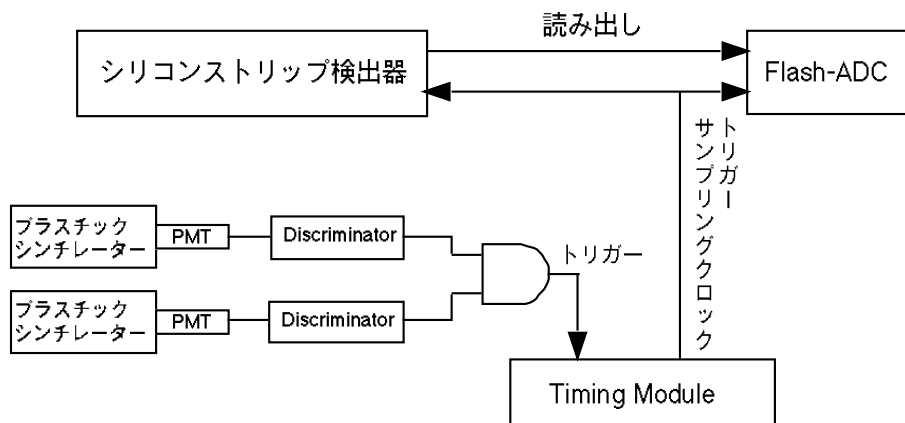


図 4.2: データ収集システム

4.2.1 オフセット・コモンモードシフト・ノイズの定義

シリコンストリップ検出器の各読み出しストリップから得られる信号は、フラッシュADCに読み込まれ、ADC値に変換される。この値は、時分割化マイクロチップの特性から、各ストリップごとのオフセット値と事象毎のコモンモードシフト値を持っているため、得られたADC値からシグナルおよびノイズの値を得るためには、これらを差し引かねばならない。

オフセット

オフセットとは荷電粒子が検出器を通らず、あるストリップにシグナルがない場合に得られるADC値の平均である。これは各ストリップについて、固有の値を持つ。このためオフセット値はシグナルのないストリップに関して、過去50イベントのADC値の平均として求めた。これは毎事象更新される。ただし、シグナルのあるストリップはオフセット値を更新しない。 i 番目のストリップの n 番目のイベントのオフセット値 $OFFSET_n^i$ は

$$OFFSET_n^i = \frac{1}{50} \sum_{j=n-50}^n ADC_j^i \quad (4.1)$$

として計算される。

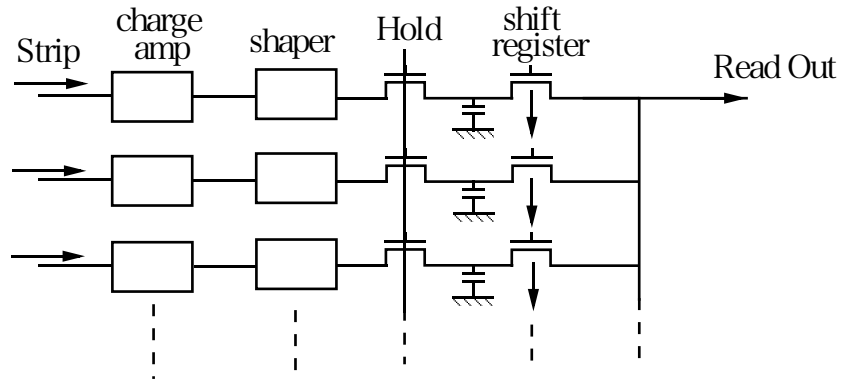


図 4.3: 時分割化回路の構造

コモンモードシフト

コモンモードシフトとは、あるイベントにおいて、すべてのストリップの ADC 値の平均値、つまりオフセット値が一斉に同じ量だけ変動することであり、原因としては、逆バイアス電圧の変動、マイクロチップへの電源電圧の変動などが考えられる。この値は、シグナルのないストリップの ADC の平均値で定義する。これも事象毎に更新される。 n 番目のイベントのコモンモードシフト CMS_n は

$$CMS_n = \frac{1}{N_A} \sum_{i=1}^{N_A} (ADC_n^i - OFFSET_n^i) \quad (4.2)$$

で計算される。ここで N_A はシグナルのないストリップの数である。そして、最終的に ADC 値からこれらの値を引いたものを、シリコンストリップ検出器からの信号とする。

$$Q_n^i = ADC_n^i - OFFSET_n^i - CMS_n \quad (4.3)$$

ノイズ

シリコンストリップ検出器からの信号は、そのストリップに集められた電荷量を表し、荷電粒子が検出器を通ったときは、その検出器の中で荷電粒子の落としたエネルギーを表す。しかし、ADC 値からオフセット、コモンモードシフトを差し引いてもその値は 0 にならず、0 を中心に揺らぐ。このシグナルのふらつきの標準偏差

をノイズとして定義する。よって、 n 番目のイベントの i 番目のストリップのノイズ σ_n^i は

$$(\sigma_n^i)^2 = \sum_{j=n-50}^n (\langle Q^i \rangle - Q_j^i)^2 \quad (4.4)$$

となる。このノイズも毎事象更新した。ただし、シグナルのあるストリップについては更新しない。

ノイズの原因としては、検出器の容量、チャージアンプの帰還容量、検出器のバイアス抵抗の熱雑音、検出器の漏れ電流などが考えられる。

4.2.2 使用不能なチャンネル

シリコンストリップ検出器自体が何らかの理由で壊れていたり、一部信号のでないチャンネルが存在したりするかどうかをあらかじめ調べておく必要がある。これはそのような使えないストリップ付近を荷電粒子が通過した場合、正しいデータを得ることができないからである。また、今回使用したシリコンストリップ検出器のテストサンプルは、 $250\mu m$ 間隔でストリップが張られているものでは、40 ストリップしか読み出しストリップがないため、そのような使えないストリップが多いサンプルの場合、検出効率やデータの精度の観点からテストをおこなうか考慮する必要がある。

まず、ストリップと時分割化マイクロチップの結合線が切れている場合は、検出器からの信号がやってこないため、そのストリップはノイズが非常に小さく、シグナルもあらわれない。また読み出しアルミニウムストリップとストリップの間の絶縁が破れていたり、薄くなっていたりするときは、漏電流が大きく、ノイズの非常に大きなチャンネルになる。そこで、一つのサンプルの中でノイズの総和平均を取り、ノイズがその平均の半分より小さいもの、1.5 倍より大きいものそれぞれを異常なチャンネルの候補としよう。例として、正常なノイズの状態を図 4.4、異常なノイズの状態を図 4.5 に示す。図 4.4 ではほぼノイズは一定であるが、図 4.5 では 67 チャンネル目のシグナルが非常に小さい。これはマイクロチップ（この場合は VA2）とストリップとの結合線が切れているものと考えられる。

また、図 4.6 では 65~70ch 付近にシグナルが全く認められない。これはフラッシュ

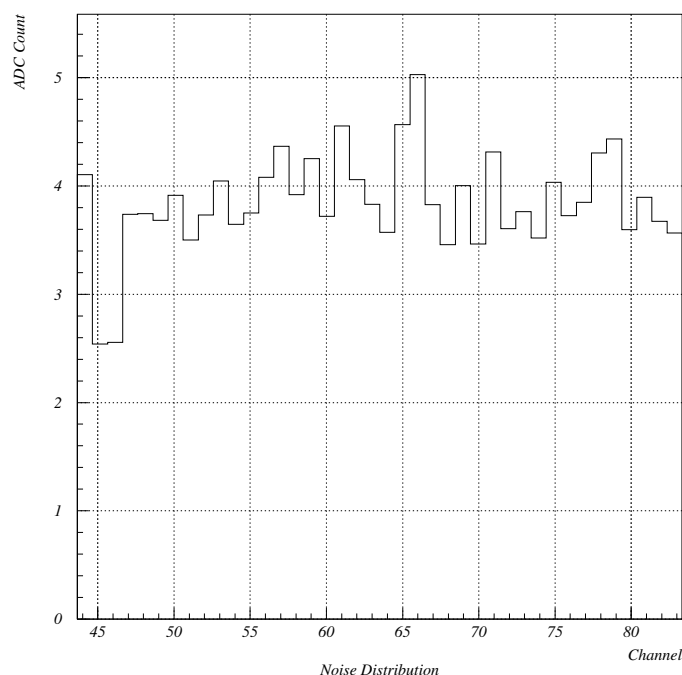


図 4.4: 正常なノイズ分布の例。横軸はフラッシュADC のチャンネル。ストリップはマイクロチップ (MX3) の 45~84ch に接続されている。縦軸は ADC カウントの標準偏差

ADC のオフセット値をいろいろ変化させてもシグナルが出なかった。また、65~70ch の周辺部はノイズが非常に大きい。これは壊れてしまっているサンプルだと考えられる。マイクロチップに MX3 を使ったものでは、このようなチャンネルがサンプル番号 4、5、17、18、19 にみられた。VA2 サンプルについてはこのようなチャンネルは見られなかった。なぜこのようなチャンネルが存在するのか具体的な理由はわからなかった。

4.2.3 バイアス電圧

第 2 章で述べたように、検出電荷総量は空乏領域の厚さに比例し、バイアス電圧に依存するので、十分なバイアス電圧で検出器全体を空乏化しなければならない。

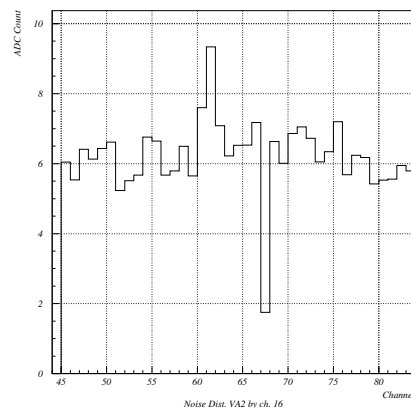


図 4.5: 異常なノイズ分布の例。67ch のレベルが異常に低い。これは VA2 チップと読み出しの結合線が切れているものと考えられる。

しかし、 n 型の検出器の場合、空乏層は p - n 接合面から発達していくため、検出器全体がほぼ空乏化していても、 n ストリップ側が十分には分離されていないおそれがある。このとき、 n ストリップ側では、容量が大きくなっているため、ノイズが非常に大きい。よって、バイアスに対するノイズの大きさの変化をみることによって、必要なバイアス電圧を決定する。図 4.7 にバイアス電圧とノイズの関係を示す。この図ではサンプル 1、サンプル 2、サンプル 12 についてグラフにしてあるが、バイアス電圧をあげていくと、はじめはノイズが大きいのが、約 -30V 以上でノイズが小さくなり、その後バイアス電圧に関わらず一定になって安定するのはすべてのサンプルについて同じであった。これは 2.2 で述べたように、 n 型シリコンストリップ検出器では、バイアス電圧が低いときは、隣り合ったストリップは電氣的につながった状態にある。このため、ストリップから信号を読み出すアンプは、他のすべてのストリップの電気回路の容量をみるため、ノイズが大きくなる。電圧が高くなり、空乏層が n 側の表面まで達するとストリップ同士が分離される。しかし、 P ストップ付近での空乏層が狭く、ストリップ間の容量が非常に大きいため、ノイズが大きい。さらに電圧が高くなっていくと、 P ストップ付近での空乏層が厚くなり、ストリップ間の間隔が広がっていき、容量が小さくなっていく。このためノイズが小さくなる。

以上のことから今回の実験では、特に断らない限りバイアス電圧は -70V を p 側

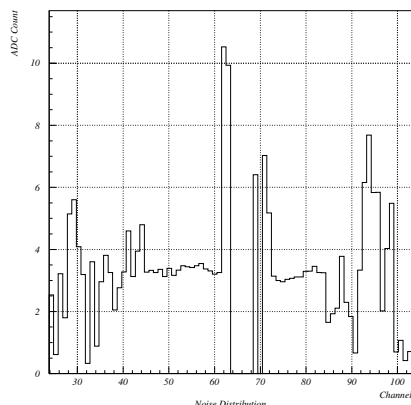


図 4.6: 異常なノイズ分布の例。ストリップはマイクロチップの 25~104ch に接続されている。65~70ch にシグナルが存在しない。

にかけた。

4.2.4 クラスタ

荷電粒子が検出器内を通過すると、作られた電荷がその付近のストリップに、集められ、信号として読み出されることになるが、このときシグナルの得られるストリップは数本に渡った「クラスタ」となる。データの解析ではまず、このクラスタを見つけなければならない。図 4.8 に典型的なクラスタの形を示す。今回、クラスタを探すのに使用したアルゴリズムは、まず一番大きなシグナルの値を示したチャンネルをクラスタの候補とし、その両側のストリップのシグナルとの和を取ったもの、つまり 3 本のストリップのシグナルの値の合計を電荷の総量とする。このとき、最初に見つけたピークがノイズではないことを確認するために、3 本のストリップのシグナルの合計がピークのあったストリップのノイズの 5 倍、つまり標準偏差の 5 倍以上あることを要求した。

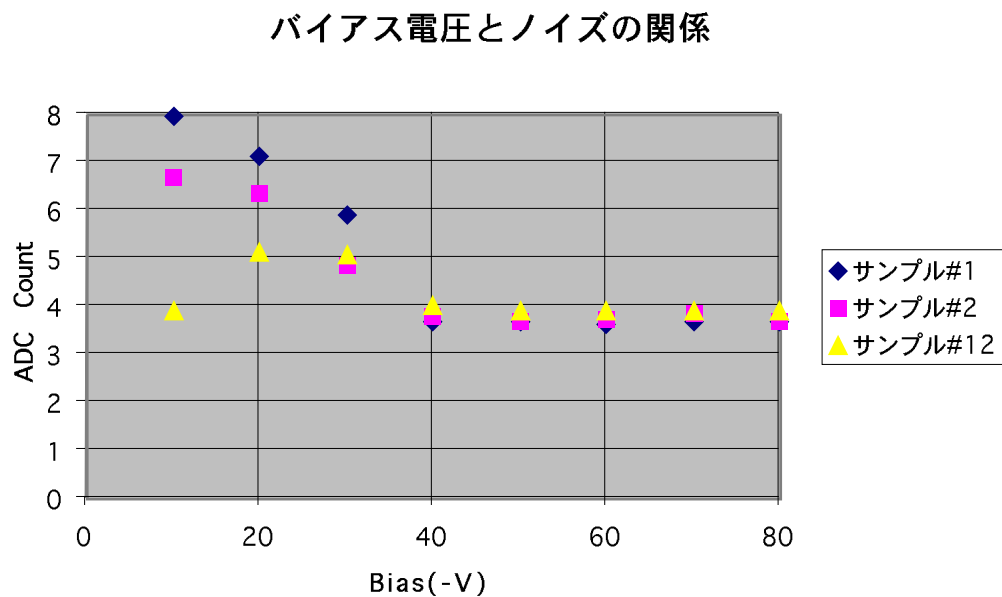


図 4.7: バイアス電圧とノイズの関係。約 -30V 以上でノイズが一定になるため、n ストリップが分離されていることがわかる。

4.3 実験の評価

シリコンストリップ検出器の電荷収集効率は、その構造によって異なることが期待される。ところが、電荷収集効率は検出器の構造だけでなく、時分割化マイクロチップの種類やアンプの利得、そのチップの個体差によるばらつきにも大きく影響される。今回の実験では、同じ構造・同じ読み出しチップのサンプルを1種類しか作らなかった。また、検出器のサンプル自体が小さかったため、一つのマイクロチップで2種類以上の構造を持ったサンプルを読み出すようにはできなかった。したがって、データの比較によって構造の優劣を決めることはできない。つまりデータの絶対値は目安と考えた。

4.3.1 検出電荷総量

クラスターの同定については前に説明した。このようにして見つけたクラスターの面積が検出電荷総量に対応するが、検出電荷総量は、荷電粒子によるテストの場合ランダウ分布にしたがうと考えられる。実際の分布を図4.9に示す。

図4.9のようにランダウ分布でフィットすることにより、検出電荷総量の平均値を求めることができる。このようにして求めた検出電荷総量を表4.1にまとめた。これはどういう方法で解析を行なっているか示すために表にしたのであって、値の相対的な評価を行なうためではない。実際、MX3でのADC値とVA2でのADC値には明確な相関がない。

表中でサンプル7~10までは値がないが、これはランダウ分布でフィットすることが不可能だったからである。この理由は赤外線レーザーによるテストで明らかになる。また、サンプル15についてはクラスターの大きさを7ストリップにしてある。VA2にあつてMX3にないサンプルは、使えないチャンネルが多すぎるために、検出電荷総量を正確に定義できないものである。

4.3.2 S/N の評価

表4.1の検出電荷総量と、ノイズの値から、 ^{90}Sr からの β 線を最小電離粒子と見なしたとき、検出器のS/Nを求めることができる。今回の実験では、VA2のみS/Nを評価した。これはMX3のS/Nが10程度しかないこと、使えないチャンネルが多く、検出電荷総量とノイズを正確に定義することができないサンプルが多いこと等の理由からである。

表4.2に、VA2サンプルのS/Nを示した。

サンプル番号	MX3	VA2
1	38.0	129.7
2	39.0	108.2
3	38.7	116.1
4	-	135.2
5	-	136.9
6	40.0	124.2
7	-	-
8	-	-
9	-	-
10	-	-
11	-	108.3
12	32.4	141.7
13	33.6	133.1
14	35.3	136.1
15	-	100.2
16	41.5	129.7
17	-	118.4
18	41.6	134.2
19	38.6	131.4

表 4.1: サンプルによる検出電荷総量の違い。表中の値は ADC 値。

サンプル番号	S/N
<i>1</i>	32.4 ± 0.6
<i>2</i>	26.0 ± 0.5
<i>3</i>	27.7 ± 0.5
<i>4</i>	31.6 ± 0.8
<i>5</i>	29.8 ± 0.5
<i>6</i>	28.2 ± 0.4
<i>7</i>	-
<i>8</i>	-
<i>9</i>	-
<i>10</i>	-
<i>11</i>	30.0 ± 0.7
<i>12</i>	35.7 ± 0.8
<i>13</i>	32.3 ± 0.7
<i>14</i>	35.3 ± 0.9
<i>15</i>	25.5 ± 0.6
<i>16</i>	26.9 ± 0.4
<i>17</i>	23.3 ± 0.3
<i>18</i>	25.6 ± 0.4
<i>19</i>	25.8 ± 0.4

表 4.2: VA2 サンプルにおける S/N

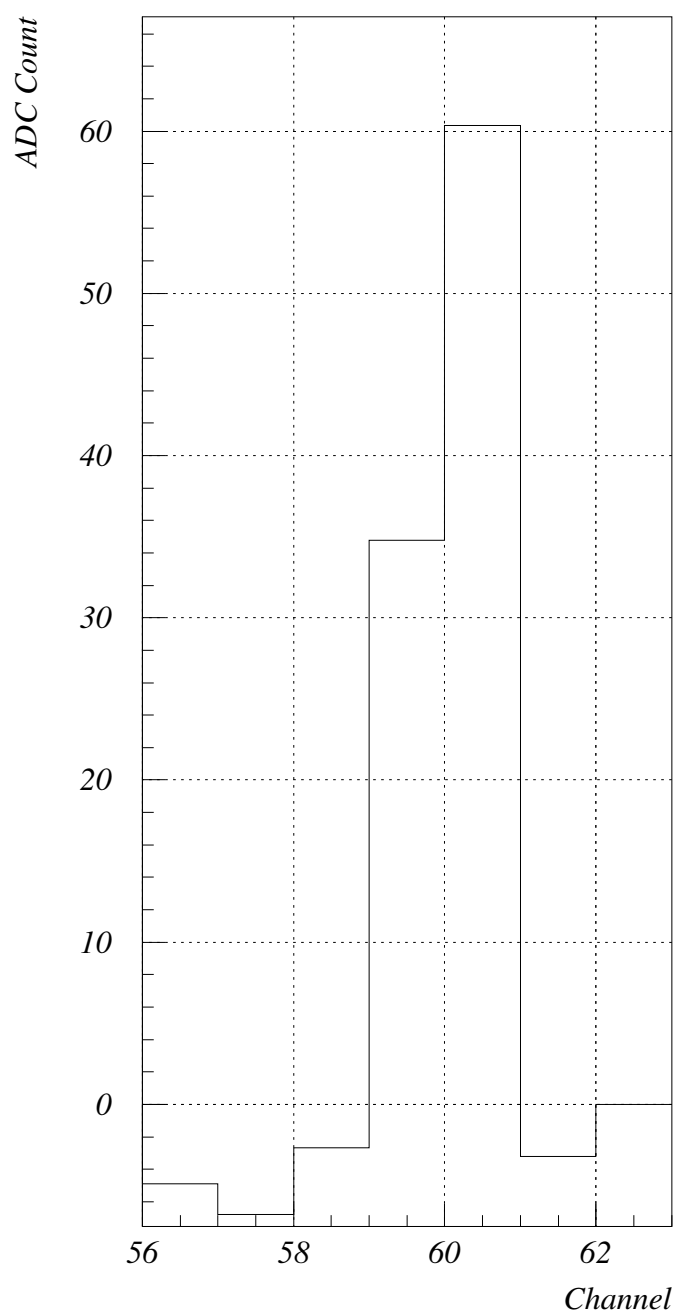


図 4.8: 典型的なクラスターの形

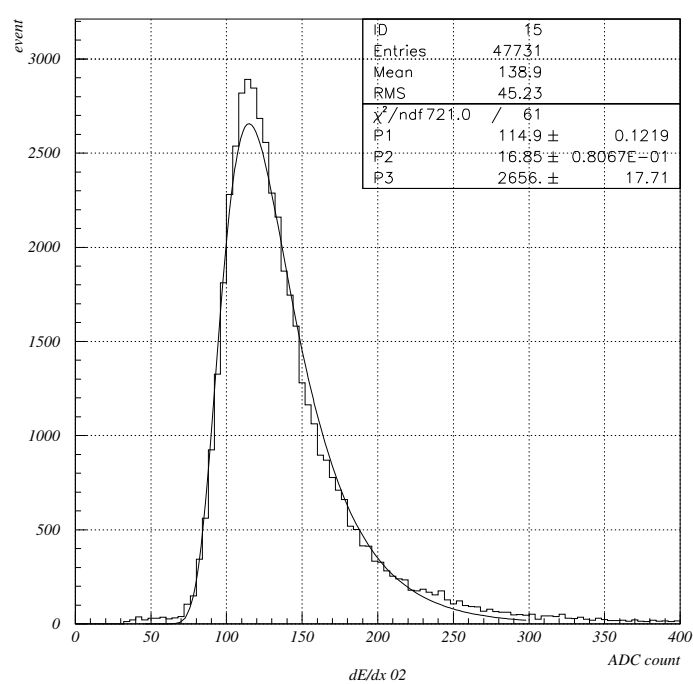


図 4.9: 検出電荷総量の分布

第 5 章

赤外線レーザーによる実験

5.1 目的

広間隔シリコンストリップ検出器では、 $50\mu m$ 程度のストリップ間隔を持つ検出器に比べ、N ストリップが非常に広間隔に張られているため、空乏層が十分に検出器全体に広がっているか、また電場が検出器中で一様に広がっているかわからない。もし空乏層が十分に広がっていなかったり、電場分布が一様でなかったりすると、電荷の収集効率が荷電粒子の通過した場所によって違ったり、それぞれのストリップに電荷分配がうまく行なえなかったりする可能性がある。したがって、荷電粒子が通過した位置と電荷の収集効率の関係、各ストリップに対する電荷分配を正確に調べる必要がある。また、非常に大きな P ストップ構造をもつため、この影響についても調べた。

このようなテストの目的に対して、赤外線レーザーをシリコンストリップ検出器に当て、そのシグナルを見るという方法があり、今回はこれを採用した [16]。

5.2 赤外線レーザーによるテストの特徴

赤外線レーザーによるテストは β 線源によるテストに対して次のような特徴がある。

1. レーザーのスポットの位置を正確に決定できる

2. 自由にレーザーのエネルギーを調整できる
3. 自由なタイミングでレーザーを照射できる
4. レーザーのスポットを目で確認することができる
5. レーザーの波長により透過率が違う

1では、セットアップを精密にすることによって、検出器と入射するレーザーパルスの角度を正確に直角に保つことができる。さらにステッピングモータなどで $1\mu m$ 程度の精度で移動できるステージを用意すれば、テストする検出器をステージに固定することによって、検出器上すべての位置について、精密に電荷収集のテストができる。2は1とも関連して、最小電離粒子が検出器を通過したのと同じだけの電子・正孔対が生じるように調整することができる。またパルス毎の光量が安定しているので、1パルスごとの生成される電荷量の揺らぎが小さく、検出器のすべてのストリップにわたる較正にも有効である。3については、読み出しシステムにより能動的にトリガーをかけることができるため、データ取得時間が、AD変換やディスクアクセスといった読み出しシステム自体のオーバーヘッドのみに依存することになる。また、MX3やSMA²SHのようにアクティブウインドウを持つ時分割化マイクロチップの場合には、レーザーパルスの照射タイミングをアクティブウインドウに合わせることで、不感時間を減少させたり、正確な電荷収集を行なったりすることができる。4は比較的波長の短い赤外線レーザーを使用することによってレーザースポットをその波長に感度のあるCCDカメラでモニターすることができる。これにより検出器のアライメントの補正ができる。5については、赤外線レーザーのシリコンに対する吸収長が、波長によって違うことを利用して、シリコンの表面付近での電荷収集の様子を調べるといったことも可能である。

これらの特徴から、赤外線レーザーによるテストは今回の目的に対して十分な性能を持つと考えられる。

5.3 赤外線レーザーによるテストの原理

赤外線レーザーをシリコンストリップ検出器に照射すると、そのエネルギーがバンドギャップより大きいとき、検出器中で電子と正孔対を生成する。これが荷電粒子による電子と正孔対の生成のかわりとなる。一般に赤外線の波長が短いほど物質中で吸収されやすいため、赤外線の吸収長は短くなる。これを示したのが図5.1である。この図5.1によれば、今回使用した859nmの赤外線では吸収長が約 $10\mu\text{m}$ 程度

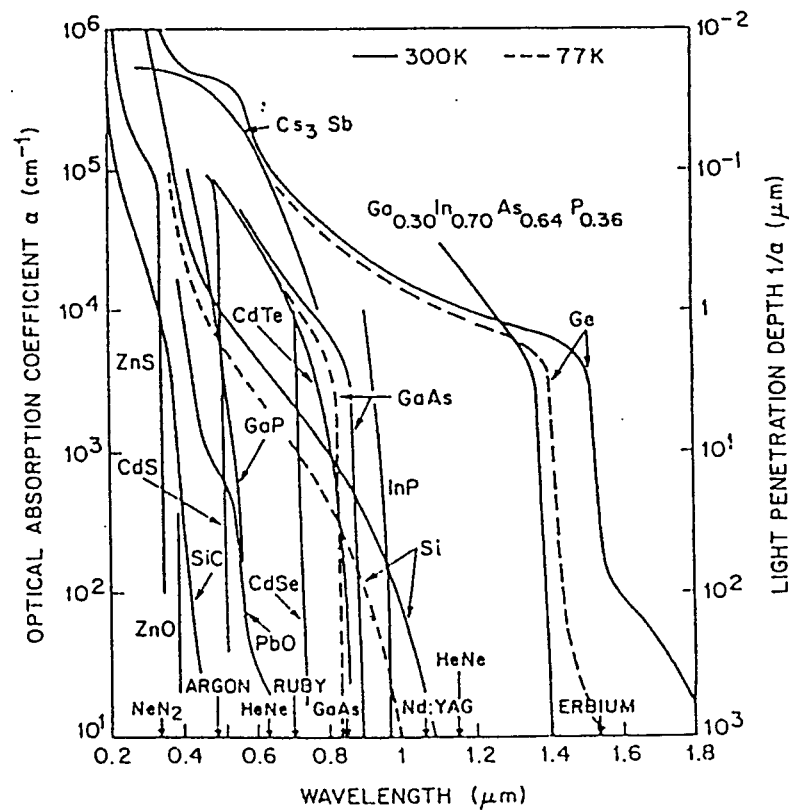


図 5.1: 赤外線の波長と吸収長

となりほとんどが検出器表面でエネルギーをおとす。また1071.1nmの赤外線では吸収長が約 $1000\mu\text{m}$ であるので、エネルギーがシリコンの厚さ $300\mu\text{m}$ に対し、ほぼ一様におちることになる。したがって1071nmの赤外線は荷電粒子とほぼ同様の

電荷収集が行なわれると考えられる。

5.4 赤外線レーザーテスト の概要

赤外線レーザーによるテストは 1995 年 9 月に高エネルギー物理学研究所の赤外線レーザーテストシステム [17] で波長 1071.1nm と 859nm の 2 種類のレーザーを使用して行なわれた。ここでは、この実験の概要について述べる。

5.4.1 赤外線レーザーテスト 装置

赤外線レーザーテスト装置は、検出器を支持するステージと赤外線レーザーを照射するための顕微鏡からなっている (図 5.2)。このステージはステッピングモータを使用して水平方向に $1\mu\text{m}$ 単位で最大 15.5cm 移動することができる。顕微鏡は 2 種類の赤外線レーザーをステージに照射することができ、同じ光学系を通して、赤外線レーザーのスポット付近の状況を CCD カメラを使用することによってモニタすることができる。これは検出器のアライメントの補正に使用する。これらの装置は、遮光と外来ノイズの除去のため、シールドボックスに入っている。使用した検出器のサンプルは VA2 のついているサンプル 1~19 である。MX3 サンプルは、 β 線源によるテストで使えないストリップ・サンプルの数が多いことがわかったため、今回のテストでは MX3 サンプルを使用することは見送った。

また、赤外線レーザーが検出器のアルミニウム読み出しストリップに反射して、検出器の有感領域に到達しないため、ストリップの存在しない側、つまり p^+ 側から赤外線を照射した。

データの取得システムを図 5.3 に示す。全体のコントロールは PC9801 で行なった。PC9801 から赤外線レーザーとタイミングモジュールにトリガーを送り、VA2 サンプルからのシグナルをフラッシュ ADC で読み出す。読み出しが終わったらまた PC9801 からトリガーを送るというサイクルで、データの取得を行なった。

また、今回使用した赤外線レーザーの仕様を表 5.1 に示す。

レーザー発信器名	PLP-01	C5053
波長 (nm)	859	1071.1
パルス幅 (psec)	35.1	144
ピーク出力 (mW)	25.6	112

表 5.1: 赤外線レーザーの仕様

5.4.2 レーザー出力の較正

赤外線レーザー 1 パルスによってシリコンストリップ検出器中で電離する電荷量を、荷電粒子が検出器を通過する際に電離する電荷量に調整する必要がある。このため、859nm、1071.1nm の赤外線レーザーについて、実際に検出器サンプルに照射して、得られたシグナルが図 4.9 に示した ADC 値の平均値に合うように、レーザー光を減衰器を通して減衰させた。こうすることによって、レーザーによる電離量を、最小電離粒子の電離量に合わせた。

5.5 レーザーのプロファイル

レーザーによる実験では正確にレーザーを照射する位置を決めることができるが、荷電粒子の場合と大きく違う点として、照射位置が有限の広さを持つということがある。そこでここでは、レーザーの強度分布がどのようなになっているか、簡単に評価してみよう。

今回のレーザーによる実験では、赤外線レーザーの、アルミニウムストリップによる反射を避けるため、P 側からレーザーを照射した。レーザーのプロファイルを調べるためには、アルミニウムストリップによる反射を利用して、遮光されている範囲の変化によって、シグナルがどう変わるか見ることにした。アルミニウムストリップによってほぼ完全に遮光されている位置ではレーザーによるシグナルはほとんど存在しない。レーザーを徐々に移動させて、検出器にレーザーのプロファイルの一部が照射されるようにすると、シグナルは大きくなっていき、レーザーのプロファイルが遮光されない領域では、シグナル値が一定になる。レーザープロファイ

ルの強度分布が正規分布であると仮定すると、図 5.4 は誤差関数で fit することができる。この関数を位置で微分してやることにより、強度分布が求まる。この誤差関数から、レーザーのプロファイルは $\sigma = 5\mu m$ 程度であることが分かる。

5.6 赤外線レーザーテストの結果

5.6.1 $250\mu m$ ストリップ間隔のサンプル

赤外線レーザーによるサンプル 1 の結果を図 5.5 に示す。図 5.5 の一番上の図は、今回使用したサンプルの n^+ ストリップ側表面付近のおおよその構造である。グラフにおける位置に対応させてある。2 段目と 3 段目のグラフはそれぞれ $859nm$ および $1071.1nm$ の赤外線レーザーを照射したときのシグナルであり、2 本のストリップの位置を、それぞれ $0\mu m$ 、 $250\mu m$ としたときの、赤外線レーザーの位置を横軸、2 本のストリップのシグナルの ADC 値（実際はオフセットなどを引いた値）を縦軸としたものである。すべての点で 1200 イベントをとった。ただし、最初の 200 イベントはノイズの状況などをモニターするためにレーザーを当てなかったもので、グラフには入っていない。

グラフの中で、左側が上がっているものは左側のストリップからのシグナル、右上がりのものは右側のストリップからのシグナルである。また、ADC 値がほぼ一定の破線は、2 本のストリップからのシグナルの和である。

今後、 $859nm$ のグラフで見られるように、左右の片側にしかシグナルがあらわれない部分をプラトー領域、 $100\mu m \sim 150\mu m$ 付近のように両方のストリップにシグナルがあらわれる領域を電荷分割領域と呼ぶことにする。また、 $1071.1nm$ のグラフで、プラトー領域にさらに丘状の構造があらわれている。これはアルミニウムストリップによる赤外線レーザーの反射の影響が現れているものと考えられる。これは後に考察する。

シグナルの様子を見ると、プラトー領域では片側のストリップにしかシグナルが現れない。したがってレーザーにより生じた電荷はすべて 1 本のストリップによって読み出されていることがわかる。また、電荷分割領域では電荷が 2 本のストリップにわかれて吸収されているが、その和は一定なので、ストリップから遠い位置で

生じた電荷が消失することなく、電荷分割されている。さらに、赤外線レーザーの位置がプラトー領域・電荷分割領域のどちらにあるかにかかわらず、2 本のストリップからのシグナルの和が一定であることから、局所的な不感領域が生じていないことが分かる。

このサンプル 1 についての結果から、広間隔のシリコンストリップ検出器でも電荷分配が正しく行なわれていること、不感領域が存在せず、常に一定の電荷収集効率が得られていること、等が分かった。

次に、 $250\mu\text{m}$ 間隔のシリコンストリップ検出器の場合で p^+ ストリップおよびアルミニウムストリップの構造の違いが、電荷収集に影響を与えるか調べた (図 5.6)。

図 5.6 で、サンプル 1 ~ 6 について、特に不感領域が存在するものや、電荷分割領域の傾向が違うものはなく、すべて $100\mu\text{m} \sim 150\mu\text{m}$ 付近で電荷分割されている。また、繰り返すがシグナルの大きさを β 線源によるテストのシグナルの大きさに合わせてあるので、ADC 値の絶対値のサンプル間の違いはマイクロチップの個体差や、検出器自体の個体差を含むため、具体的な意味を調べることはできない。

先ほど述べたが、 1071.1nm の赤外線レーザーを使用した場合、すべてのサンプルについて、プラトー部分にさらに丘状の構造ができる。これについて、丘状の構造の面積とアルミニウムストリップの幅について、プロットしたものが図 5.7 である。これによると、アルミニウムストリップの幅と丘状領域の面積とは比例関係にあることが分かる。したがって、このようなプロットに現れた丘状の構造は、長波長の赤外線レーザーがアルミニウムストリップに反射することによってできたと考えられる。

5.6.2 2 本のストリップを電氣的に結合したサンプル

次に、 $250\mu\text{m}$ 間隔にストリップが張られているものに近い傾向を示すと思われるサンプルとして、ストリップ間隔は $125\mu\text{m}$ 間隔であるが、隣り合った 2 本のストリップを電氣的に結合してあるサンプル 16 ~ 19 について、結果を示す (図 5.8)。これについて特筆すべきことは、電荷分割領域において、その幅がやはり $50\mu\text{m}$ 程度と、 $250\mu\text{m}$ ストリップ間隔の検出器と変わらないことである。これはバイアス電圧

がかかる位置に、電荷分割領域の広さが依存しないことを示している。

5.6.3 電荷分割領域

電荷分割領域は、シリコンストリップ検出器の位置分解能に大きな影響を与えるため、さらに詳しく調べることにする。5.6.2で述べたように、 $250\mu\text{m}$ 間隔読み出しのサンプルでは構造によって、電荷分割領域の広さが変化しなかった。それでは読み出し間隔の違うサンプルではどうであろうか。特に電荷分割領域を拡大したプロットを図 5.9 に示す。これによると、すべてのサンプルについて、電荷分割領域の広さは約 $50\mu\text{m}$ と一定である。このことについて、半導体シミュレーション PISCES を使用して、検出器中の電場分布および電位分布を調べた [18]。 $250\mu\text{m}$ 間隔読み出しのサンプル 1 についてシミュレーションを行なった結果が図 5.10、5.11 である。これによると、検出器内の電場は $0 \sim 220\mu\text{m}$ 程度の領域でほぼ一様である。さらにこの電場にのった電子は、深さ約 $250\mu\text{m}$ 付近の P ストップ手前の領域で方向を変え、検出器表面に平行に進みながら n^+ ストリップに収集されることが分かる。また、P ストップ付近 $250 \sim 300\mu\text{m}$ の領域に誘起された正孔は、図 5.11 から、 $290 \sim 300\mu\text{m}$ の領域にあるものが P ストップに収集されるものと考えられる。したがって、P ストップ付近 $290 \sim 300\mu\text{m}$ の領域が不感領域になるものと考えられる。そこで、波長 859nm の赤外線レーザーを P ストップに照射した。この赤外線レーザーの波長では、深さ数十 μm の領域のみ、電荷を誘起することになる。結果を図 5.12 に示す。

図 5.12 からわかるように、電子が収集されるストリップからのシグナルはほぼ一定であるのに、全体の収集電荷は減少している。これについて、次のように考察した。電子は n^+ ストリップから収集されてシグナルとなるのに対し、生成した正孔は P ストップに吸収される。このとき、P ストップ自体は電氣的に浮いているので、正孔は容量結合によって n^+ ストリップ、アルミニウム読み出しストリップを通じ、チャージアンプに到達するものと考えられる。このため、収集電荷の合計が減少するものと考えられる。

また、図 5.11 で、P ストップと n^+ ストリップの間に等電位線の非常に密な部分が存在し、この領域では電場が非常に大きいことが分かる。この部分は P ストップと n^+ ストリップの間の領域で、図 5.12 では約 $50\mu\text{m}$ 付近に当たり、シグナルが少し

大きくなっている。このような部分では電場が大きく、数 μm 電子が移動するだけで n^+ ストリップに収集されるため、電荷があまり拡散することなく、収集効率が少し高まるものと考えられる。ただし、このような領域は、高いバイアス電圧で p-n 接合が破れ、検出器を破壊してしまうおそれもある。

5.6.4 P ストップ構造の影響

サンプル1のシミュレーションの結果から、電荷分割領域の存在に、P ストップが重要な役割をしていると考えられるので、今回実際の実験は行なわなかったが、P ストップの構造を変えて、シミュレーションを行なった。図 5.13 に、シミュレーションを行なった2種類のストリップ構造を示す。これらはサンプル1に比較して、P ストップが十分に狭い $20\mu\text{m}$ のもの（図 5.13 上）と、左右それぞれ $20\mu\text{m}$ ずつを残して中抜きにしたもの（図 5.13 下）である。これらのシミュレーション結果を図 5.14、5.15 に示す。図 5.14 では、誘起された電子が電場によって移動するならば、そのほとんどが n^+ ストリップに収集される。したがって電荷収集の面に関しては、狭い P ストップ構造でも電荷を十分に収集できる。しかし現実には、2.2 で述べたように、 n^+ ストリップの幅は空乏層が表面まで達していない範囲、つまり実効的に P ストップからつぎの P ストップまでの間となる。したがってこの場合は P ストップの幅が $20\mu\text{m}$ であるから、 n^+ ストリップの幅は実効的に $230\mu\text{m}$ となり、電気容量が大きすぎて実用的な S/N が得られない。

次に図 5.15 では、ストリップとストリップの間に誘起された電子は、P ストップの中欠きの領域（図 5.15 で約 $50 \sim 200\mu\text{m}$ の領域）に電場によって到達する。ところが、荷電粒子がストリップとストリップの間付近を通過した場合、ストリップ付近に誘起される電荷は非常に少なくなり、また電荷が n^+ ストリップの位置に到達するまでに、P ストップによるポテンシャルの登り勾配（図 5.15 の拡大図で、 $280\mu\text{m}$ および $470\mu\text{m}$ 付近）が存在する。したがって、生じた電荷が n^+ ストリップに収集されない。このため実際のシグナルについて、ストリップ中間付近での不感領域の存在もしくは電荷収集効率の低下が予想される。

以上の結果から、十分に広い P ストップを採用することにより、検出器内の電

場が整えられ、 n^+ ストリップへの電荷収集が安定して行なわれることが分かった。

5.6.5 フローティングストリップのあるサンプル

最後に、サンプル 7 ~ 10 について考察する。これらのサンプルは $125\mu m$ 間隔でストリップが張られているが、 $250\mu m$ 間隔でしか読み出していない。読み出していないストリップのことをフローティングストリップと呼ぶことにする。 $50\mu m$ 程度の間隔で読出しを行なう検出器の場合、フローティングストリップを読み出しストリップの間に配置することにより、電荷分割領域を広げることができ、さらに電荷分割の勾配が一定になることから、高い位置分解能を得ることができる。このため、現在多くの検出器で、フローティングストリップ構造をもつ実績がある。

フローティングストリップは他のストリップと構造は全く同じで、アンプに接続されていないこと以外は、バイアス電圧等の条件も等しい。したがって、フローティングストリップの近傍に生じた電荷は、フローティングストリップによって収集されると考えられる。

サンプル 7 について、電荷分布のプロットを図 5.16 に示す。フローティングストリップ付近に生じた電荷は、フローティングストリップに収集される。したがって、フローティングストリップはシグナルのでない不感領域をつくる原因となる。また、この場合、シグナルが多くのストリップに広がる現象が見られる。

これは今回使用したサンプルが、図 5.17 のようにすべての P ストップを結合した構造（コモン P ストップと呼ぶ）になっているため、フローティングストリップが存在する場合、収集された電荷は容量結合によってコモン P ストップを通り、他のアンプに接続されているストリップに電荷を誘起させる。このため、すその大きく広がったクラスターが観測されるものと考えられる。

5.6.6 過バイアス電圧に対する反応

最後に、シリコンストリップ検出器の過バイアス電圧に対する反応を調べた。シミュレーションの結果から、今回使用した広間隔シリコンストリップでは、P ストップが広いために P ストップと n^+ ストリップの間に、非常に大きな電場がかかる領域が存在することが分かった。したがって、動作保証最大電圧の 80V を越える大き

なバイアス電圧をかけてやることによって、検出器がどのように破壊されるかを確認することにした。P ストップと n^+ ストリップの間の絶縁が切れると、大きなバイアス電流が流れることになり、その結果ノイズが大きくなるものと思われる。そこでバイアス電圧とノイズの関係を図 5.18 に示す。定格を越えるバイアス電圧についてはそれぞれ 1 時間程度電圧をかけ続けることによって、長時間過バイアス電圧がかかっている場合の挙動を調べた。結論としては、電源の最大定格-110V までバイアス電圧をかけたが、ノイズは一定のままであった。また、バイアス電流も大きくなることはなかった。

5.6.7 まとめ

広間隔 N 型シリコンストリップ検出器はフローティングストリップを持つサンプルを除き、問題になる不感領域をもたないこと、電荷収集効率は位置によらず一定であること、電荷分割領域はストリップの間隔、ストリップの幅などの構造によらず約 $50\mu m$ と一定であること、などがわかった。さらに収集効率はストリップの幅によって変わらない。また、このような性質は非常に広い P ストップによってもたらされたものであることがシミュレーションの結果から分かった。

これらをまとめると、広間隔シリコンストリップ検出器において、電荷収集効率を低下させることなく、また不感領域のないストリップ幅の狭い検出器の作成が可能であると分かる。このような検出器は、電気容量が小さい、S/N 比がよい検出器となることを意味する。

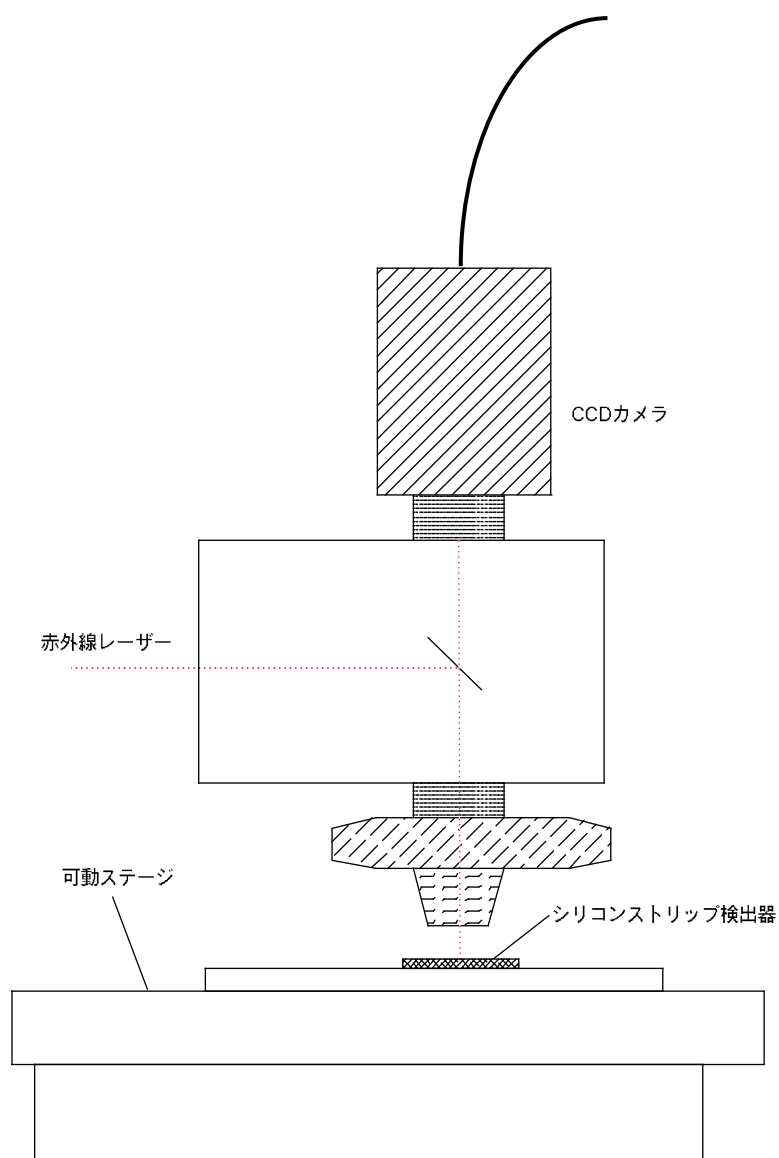


図 5.2: 赤外線レーザーテスト装置

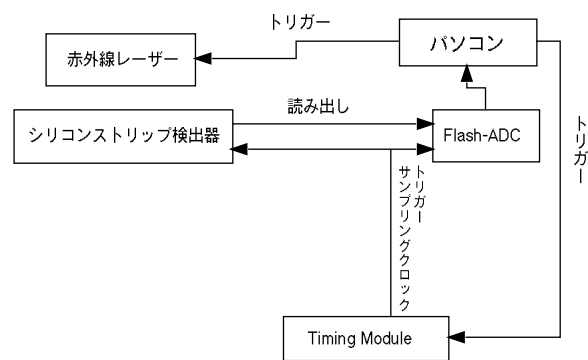


図 5.3: 読み出しシステム

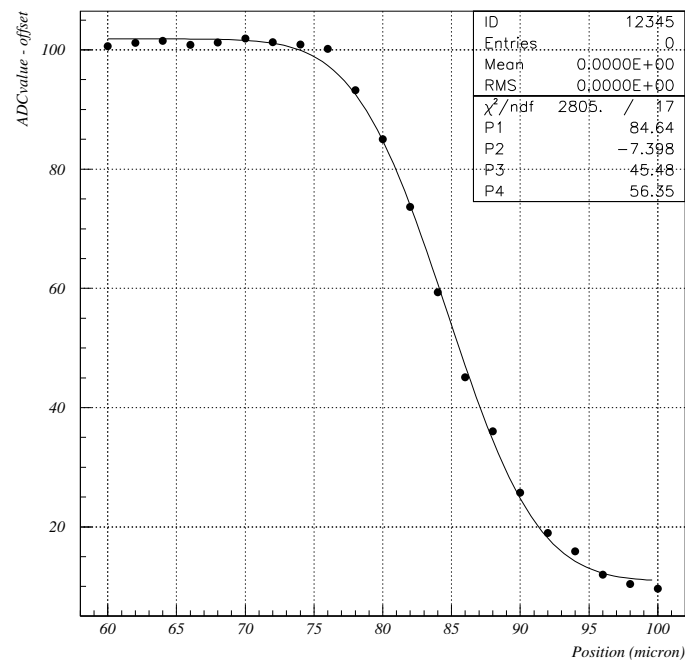


図 5.4: N 側からレーザーを当てたときのシグナルの変化。誤差関数で fit してある。

Sample 01

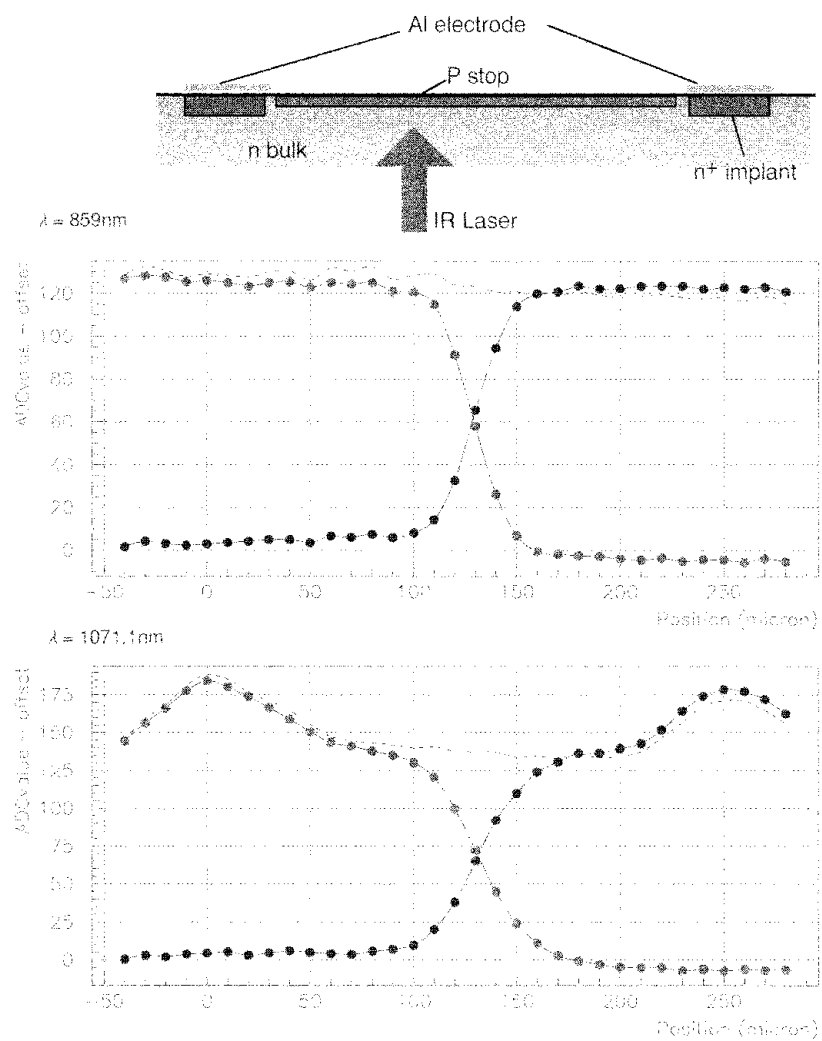


図 5.5: 電荷分配の様子 (サンプル 01)。一番上は n^+ ストリップ側表面付近のおおよその構造。2 段目と 3 段目は 859nm および 1071.1nm の赤外線レーザーを照射したときの隣り合った 2 本のストリップそれぞれのシグナルの大きさ。破線は隣り合った 2 本のストリップのシグナルの和。

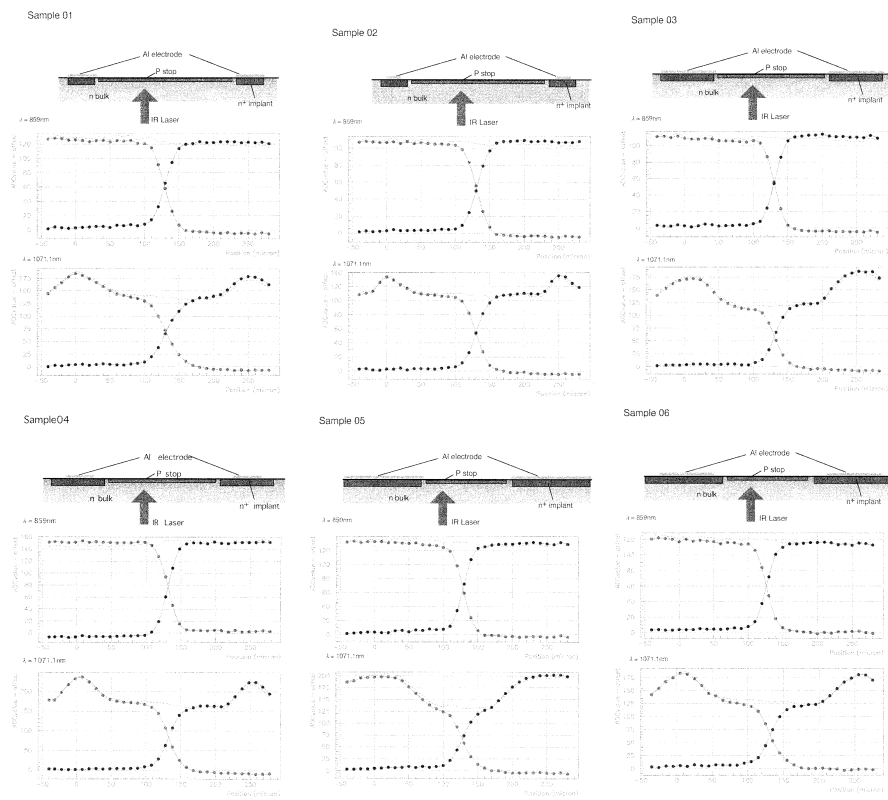


図 5.6: 電荷分配の様子 (サンプル 01~06)。

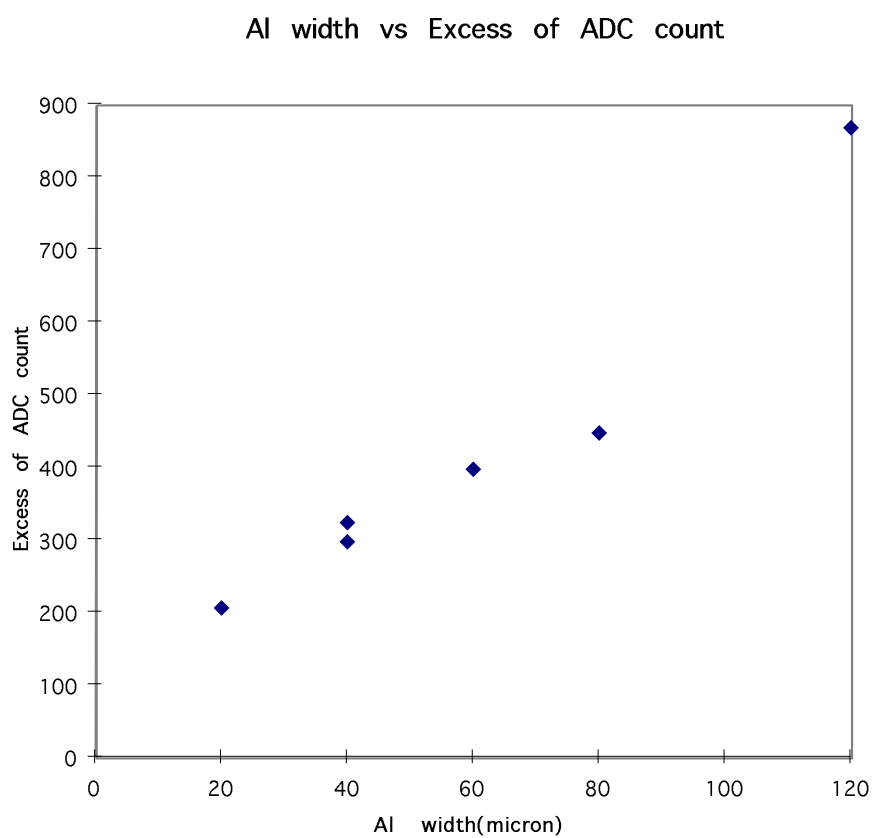


図 5.7: 丘状領域の面積とアルミニウムストリップの幅の関係

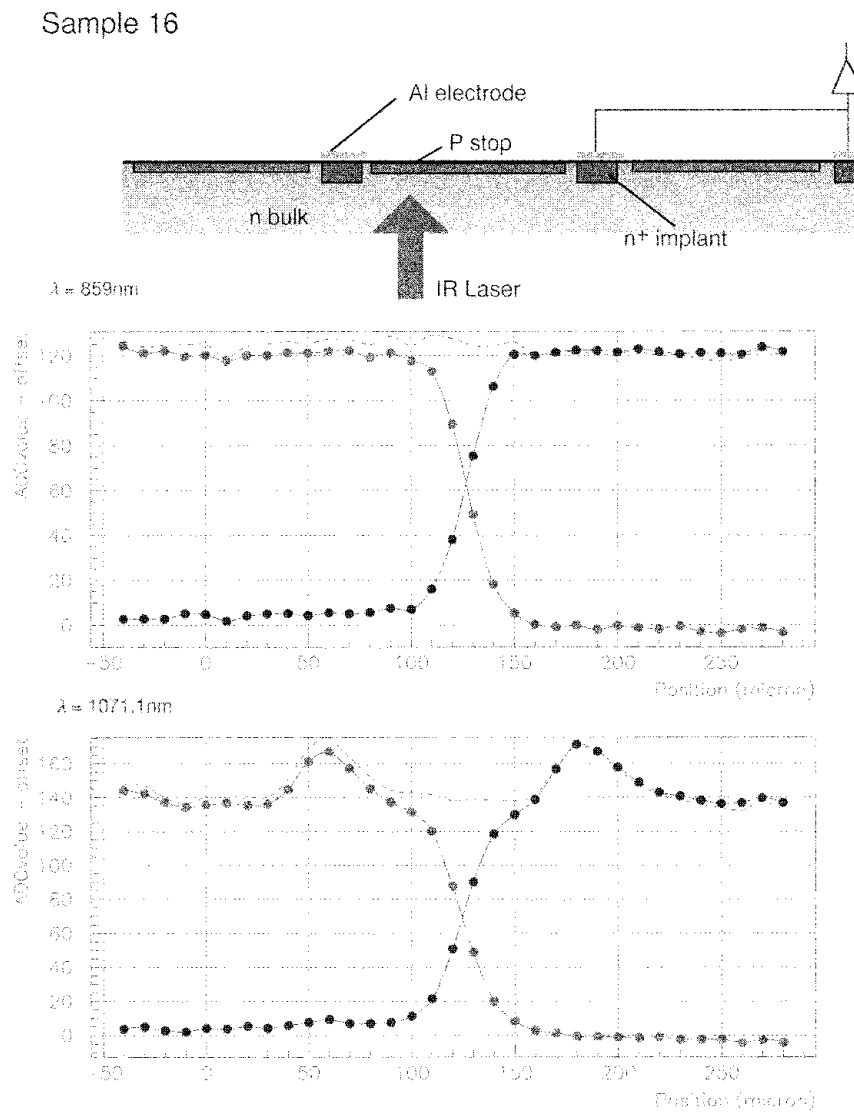


図 5.8: 2 本のストリップを電氣的に結合したサンプル。これはサンプル 16 のプロットである。他のサンプルも傾向は同じである。

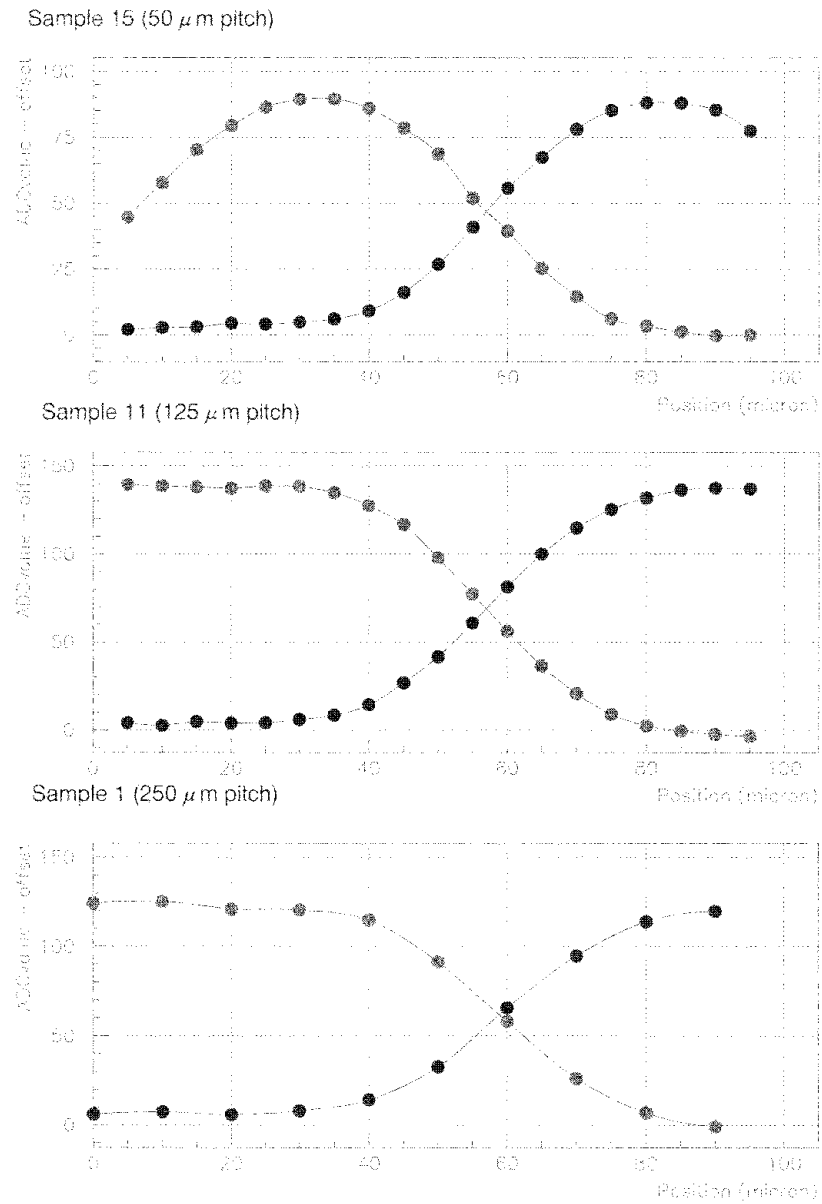


図 5.9: 電荷分割領域の状態。ストリップ間隔にかかわらず、電荷分割領域は約 $50\mu\text{m}$ 程度になっている。

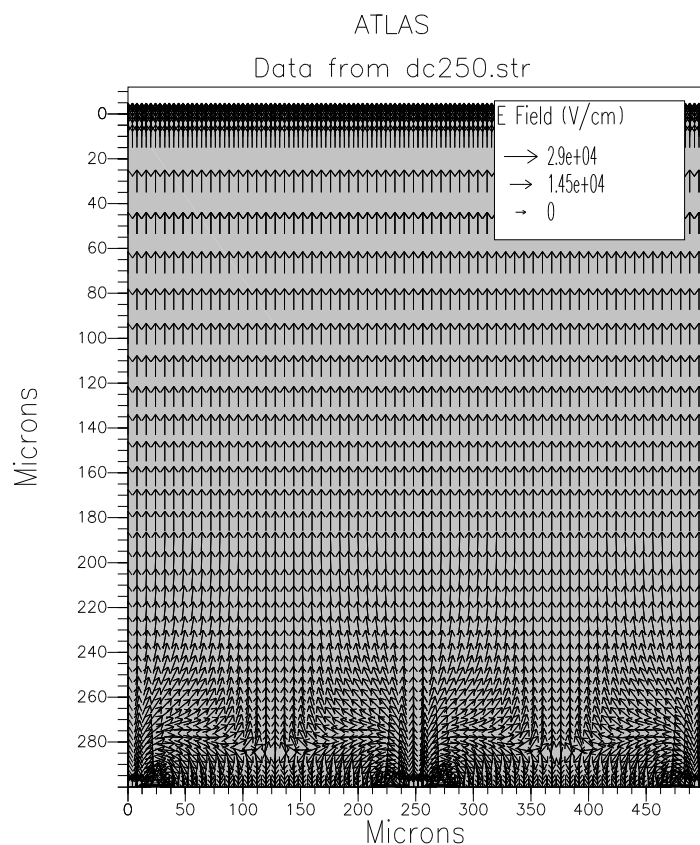


図 5.10: シリコンストリップ検出器（サンプル 1）内の電場分布。縦軸が深さ方向で、深さ $300\mu m$ が n^+ ストリップ面。ストリップは横軸の 0、250、 $500\mu m$ の位置にある。

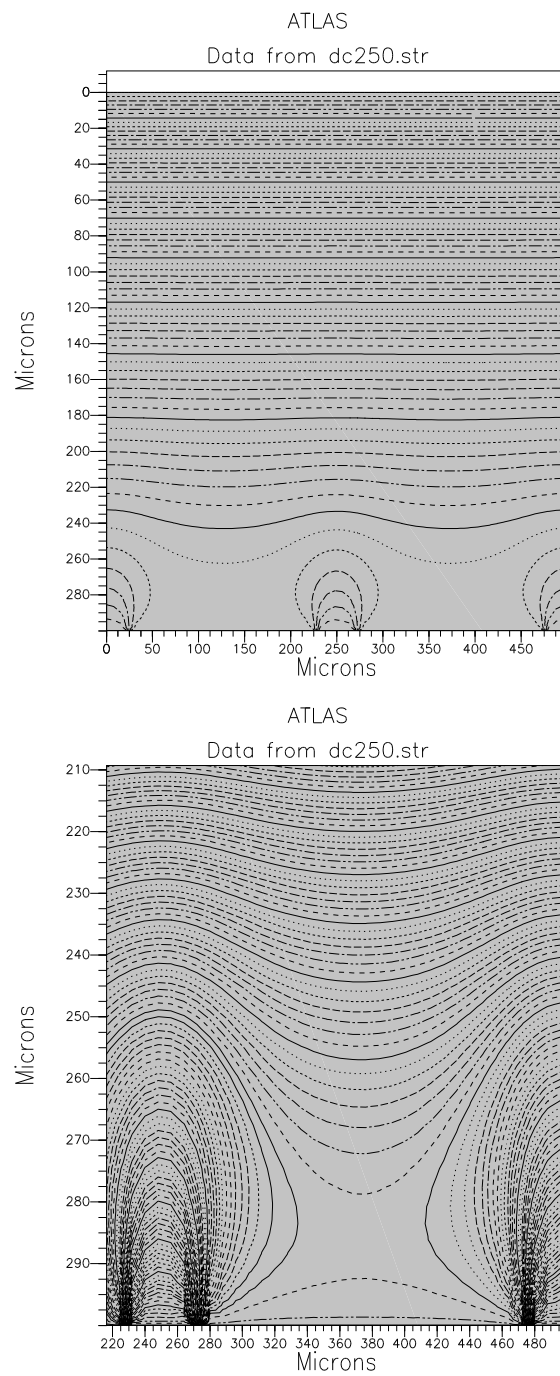


図 5.11: シリコンストリップ検出器 (サンプル 1) 内の電位分布。縦軸が深さ方向で、深さ $300\mu\text{m}$ が n^+ ストリップ面。下の図はストリップ付近を拡大したもの。等電位線はそれぞれ 1V 、 0.1V おきになっている。

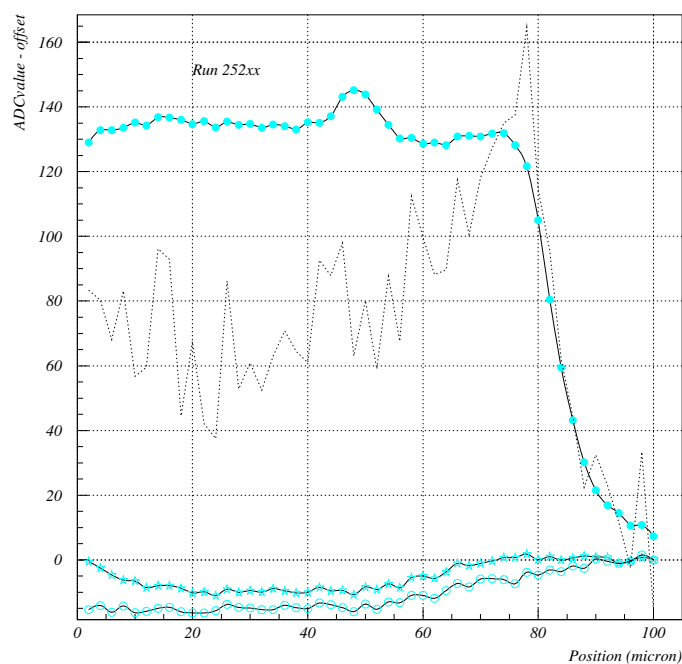


図 5.12: P ストップ付近の不感領域。P ストップは $\sim 45\mu m$ 、 n^+ ストリップは $50\mu m$ 、アルミニウム読み出しストリップは $80\mu m$ への付近に位置している。点線はすべてのストリップからのシグナルの合計。P ストップ付近にレーザーが照射されているときは、収集される電荷の合計が少なくなっている。

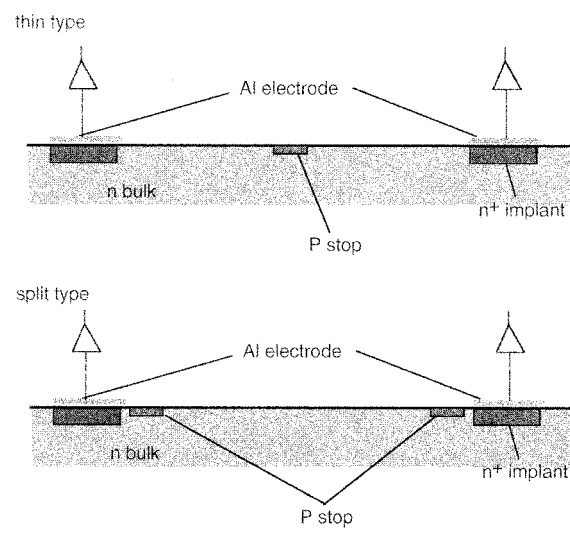


図 5.13: シミュレーションを行なった P ストップ構造。

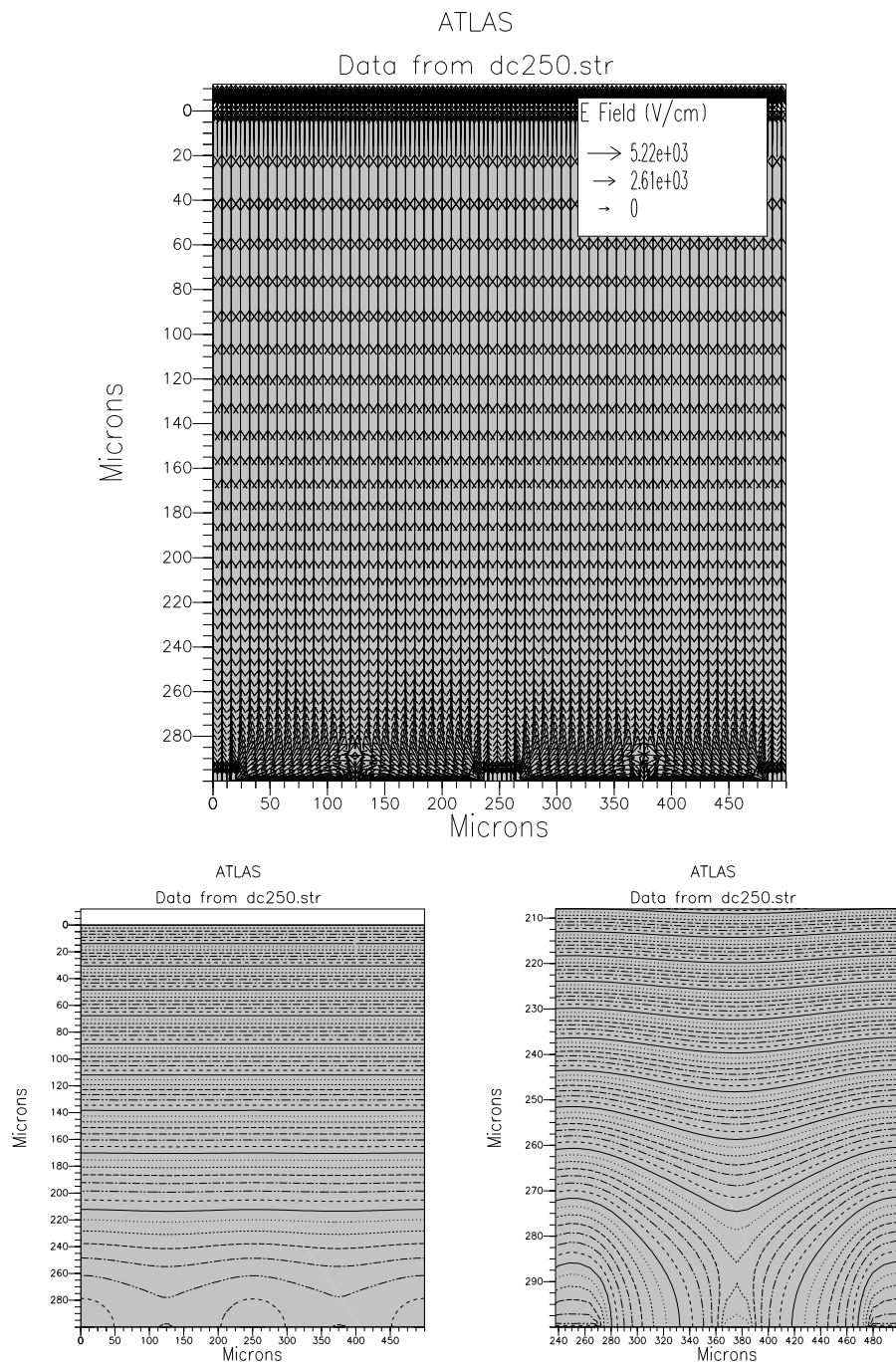


図 5.14: 半導体シミュレーション：狭い P ストップ構造

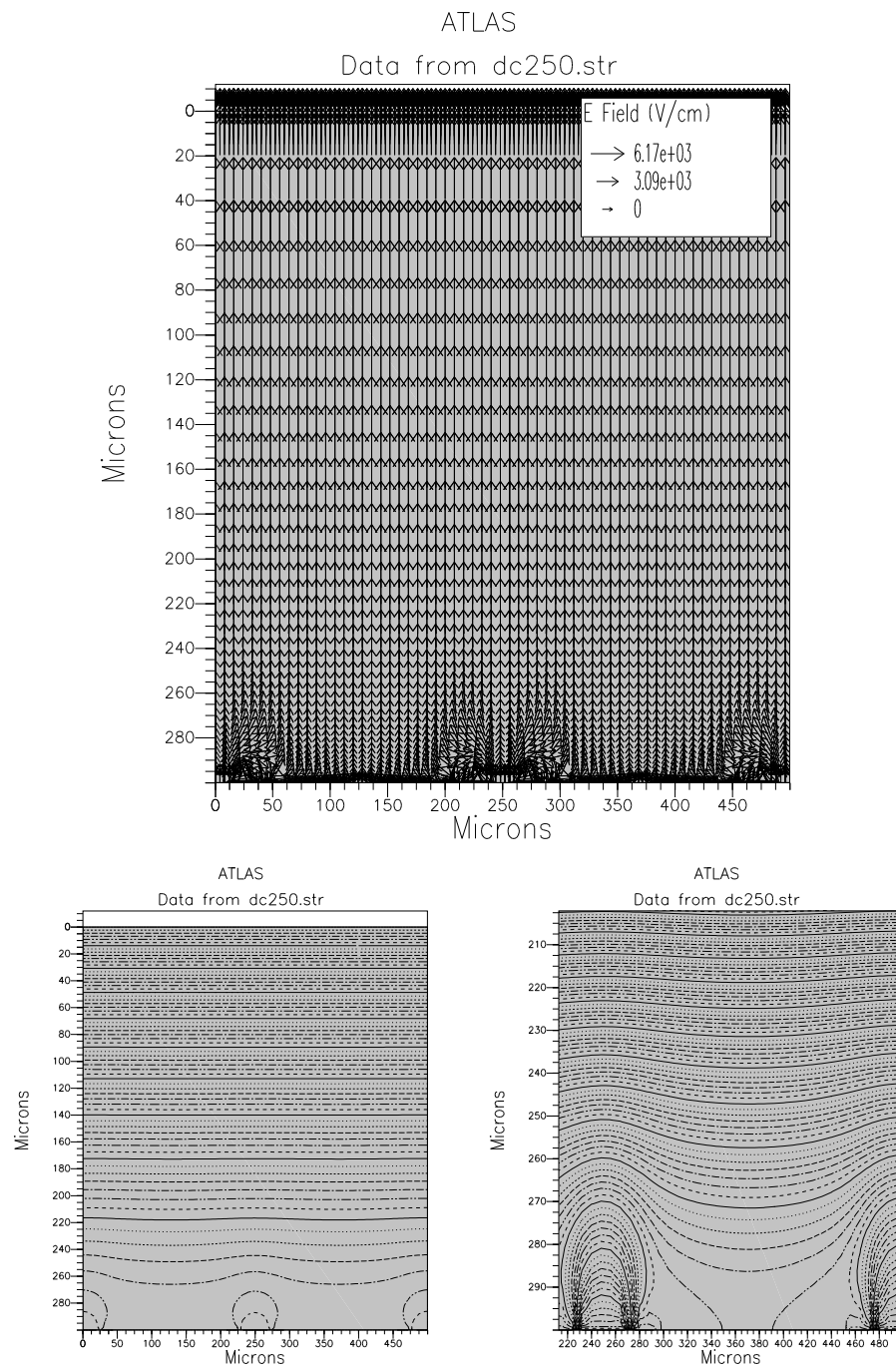


図 5.15: 半導体シミュレーション：分割 P ストップ構造

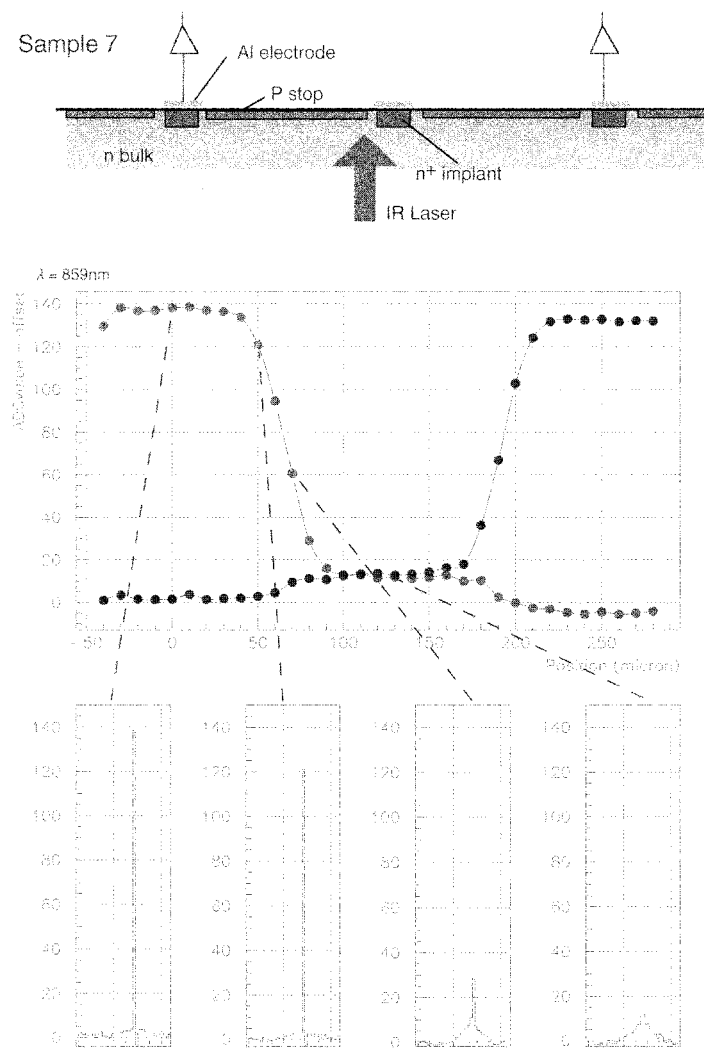


図 5.16: フローティングストリップのある検出器の電荷分配

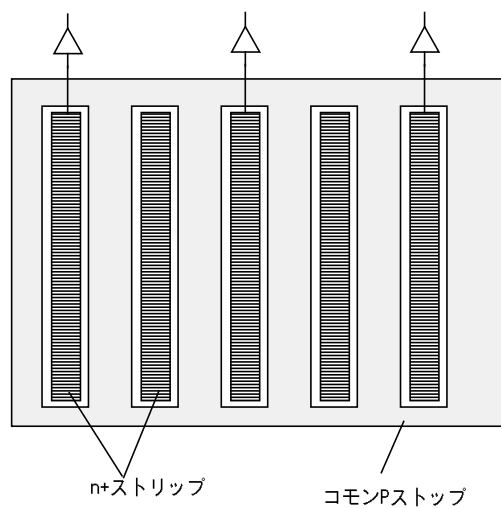


図 5.17: コモン P ストップ。フローティングストリップを持つサンプルの場合

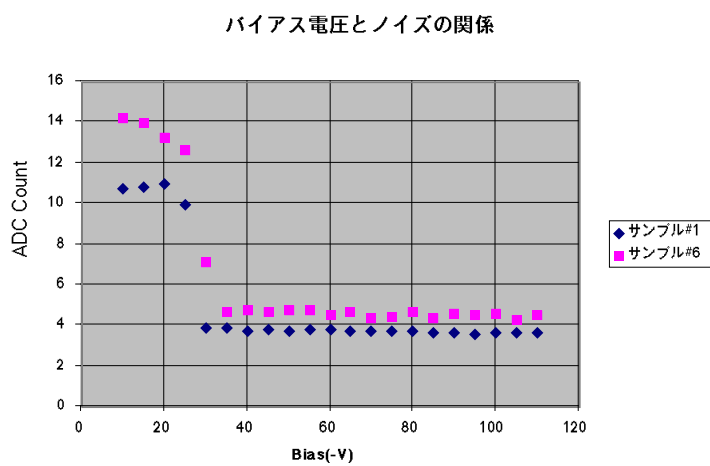


図 5.18: 過バイアス電圧とノイズの関係

第 6 章

シミュレーションによる評価

6.1 BELLE-SVD 検出器シミュレーション

今回の一連の実験で、これまですでに得られていたデータとともに、BELLE-SVD の性能を評価するために必要な基本的なデータが揃ったといえる。そこで、現在使われている BELLE 検出器のシミュレーションプログラムに、今回得られたデータを利用して補正を加える。

6.1.1 位置解像度の角度依存性

シリコンストリップ検出器の位置解像度は角度によって変化することは、本論文の冒頭に述べたが、これは荷電粒子が通過したことにより検出器内に発生した電荷が、どのストリップに、どれだけ収集されるか、さらに収集された電荷がどのように時分割マイクロチップに到達し、シグナル化されるかということに特徴づけられる。このうち、広間隔シリコンストリップ検出器の、ストリップへの電荷収集の様子は今回初めて計測されたので、これまでの不定性が高かった部分を補正することができる。

そこで BELLE 検出器シミュレーションプログラム [19] の SVD の広間隔部分に今回のデータを適用するために、BELLE-SVD 検出器の基本的なデザインを決定するのに使用した位置解像度決定用のシミュレーションプログラム [15] を使用した。

この位置解像度決定用シミュレーションの変更点は、今回の実験によって決定された、検出器のプラトー領域と電荷分割領域の大きさである。これにより、広間隔シリコンストリップ検出器の位置解像度を決めた。

1995年5月に行なわれた、大面積両面シリコンストリップ検出器による位置解像度の角度依存性に関するビームテストの結果と、シミュレーションの結果を図6.1に示す。この結果から、シミュレーションの結果は実際の結果と比較して正当であ

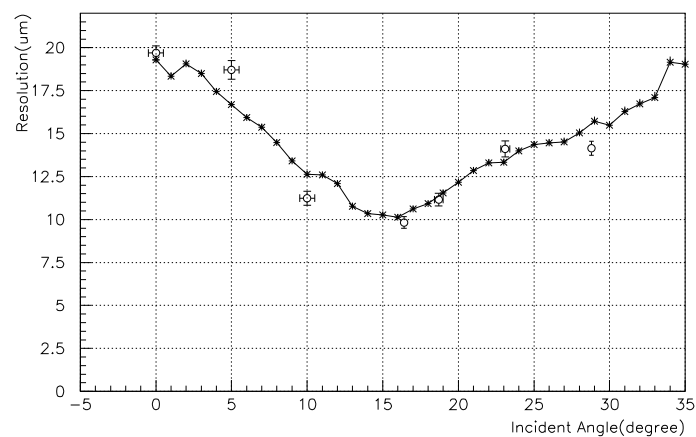


図 6.1: シミュレーションと実験結果の比較。シミュレーションは実験結果とよい一致をしている。

ることがいえる。

そこでこのシミュレーションを使用して、シリコンストリップ検出器の、荷電粒子の入射角度による解像度の変化を求めた。

113 μm 、180 μm そして 226 μm のストリップ間隔についてシミュレーションした結果を図6.2に示す。これらのストリップ間隔の検出器は図1.8であげたように、実際のSVDで使用されるものである。

図6.2のように大角度部分では、ストリップが広間隔のものは角度の変化に対して大きく位置解像度が変化することはない。

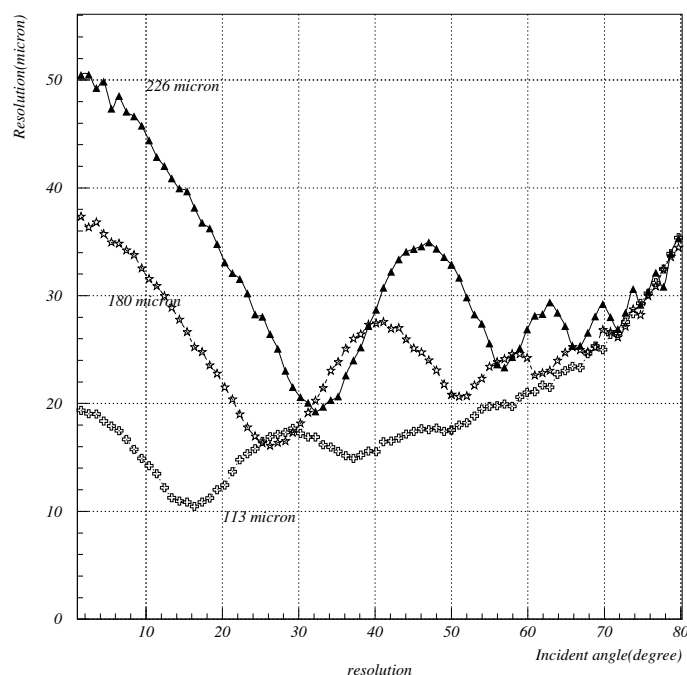


図 6.2: 新たに求めたシリコンストリップ検出器の解像度

6.1.2 検出器シミュレーション

前節で得られた結果は、シリコンストリップ検出器単体での結果であるので、これを実際の SVD のデザインに合わせる必要がある。そこで現在もっとも最新のデザイン [8] にあわせて、BELLE 検出器シミュレーションに SVD の位置解像度パラメータを構築し直した。

この検出器シミュレーションでは、検出器の解像度と、荷電粒子と検出器その他の物質との相互作用による多重散乱の影響、つまりエネルギーのロスと軌跡のふれなどの効果を組み込んである。

このシミュレーションプログラムを利用して、実際の物理量を測定し、BELLE 検出器の性能を見積もった。

6.2 BELLE 検出器による物理量の測定

一般に、実験では具体的にいくつかの物理量を測定し、その誤差を評価することによってその実験の精度が議論されることになる。したがって BELLE 検出器の性能を評価するためには、具体的に物理量の誤差を測定することが必要になる。

そこで、前節で構築した BELLE 検出器シミュレーションプログラムを使用して、モンテカルロシミュレーションを行なう。崩壊モードは、現在 B-factory 実験でもっとも有望視されている

$$B^0 \bar{B}^0 \rightarrow (J/\psi K_s \rightarrow \ell^+ \ell^- \pi^+ \pi^-) + (\text{standard decay}) \quad (6.1)$$

を選んだ。standard decay とあるのは、一つの B 中間子が様々な崩壊モードにその分岐比にしたがって崩壊することを表している。このモードは CP 非保存の観測においてもっとも重要なものの一つであり、測定誤差が非常に小さくなる特徴を持っている。さらに、KEK B-factory の計画輝度 $10^{34}/\text{cm}^2/\text{sec}$ で 1 年間運転を行なえば、目的の物理量を測定することができる。この崩壊モードを使えば冒頭で述べたように $\sin 2\phi_1$ を測定することができる。

このモードについて、 $\sin 2\phi_1$ の測定による誤差、つまり $\delta(\sin 2\phi_1)$ を求めることにしよう。

standard decay のなかで、その親が B^0 中間子か $\bar{B}^0$ 中間子であることを識別できるものについて、崩壊点を再構成する。つまり、親が b クォーク状態もしくは $\bar{b}$ クォーク状態のどちらであったかを識別（フレーバータグ）するわけである。この識別の方法として中性 B 中間子が準レプトン崩壊したものを使う場合（レプトンタグ）もしくは Decay chain の荷電 K 中間子を検出する場合（Kaon タグ）の 2 種類がある。これらタグの efficiency は、 $\delta(\sin 2\phi_1)$ が、

$$\delta(\sin 2\phi_1) = \sqrt{\frac{1 + N_{BG}/N_{obs}}{N_{obs}}} \frac{1}{d(1 - 2w)} \quad (6.2)$$

から求められる [5] ために、 $\sin 2\phi_1$ の測定に大きな影響を与える。ここで d は薄め因子 (*dilution factor*)、 w は B 中間子を誤ったフレーバーにタグしてしまった割合、 N_{obs} と N_{BG} は、それぞれ正しいシグナルとバックグラウンドの数である。薄め因子

d は中性 B 中間子系のパラメータ $x_d = \Delta m/\Gamma$ として、

$$d \sim \frac{x_d}{1 + x_d^2} \sim 0.54 \quad (6.3)$$

で表される。6.2式の第1項で統計量に依存する部分は、バックグラウンド N_{BG} がほぼ 0 と考えられることと、統計量自身は検出器の性能自体には依らないことから、検出器の性能自体を調べるためには 6.2式の第2項、つまり誤ってタグした割合を求めて、 $\delta(\sin 2\phi_1)$ を求めればよい。そこで、モンテカルロシミュレーションを使って、誤ってタグされた割合を求めることにする。

シミュレーションでのイベントセレクションとして、まず $J/\psi K_s(B_{CP})$ について、崩壊点を再構成するために、次のようなカットをかけた。

- $|M(\ell^+\ell^-) - M_{J/\psi}| \leq 0.025 \text{ GeV}/c^2$
- $|M(\pi^+\pi^-) - M_{K_s}| \leq 0.009 \text{ GeV}/c^2$
- $0.213 \leq p^* \leq 0.453 \text{ GeV}/c$
- $|M(J/\psi K_s) - M_{B^0}| \leq 0.018 \text{ GeV}/c^2$

ここで p^* は $\Upsilon(4S)$ の静止系での $J/\psi K_s$ の運動量である。次に、タグされるもう一方の B_{tag} については、先に述べたように、レプトンタグと Kaon タグを併用する。

このうちレプトンタグでは、 $J/\psi K_s(B_{CP})$ を構成しないレプトンのうち、

$$p_l^* \geq 1.4 \text{ GeV}/c \quad (6.4)$$

であるレプトンが存在する場合に、そのレプトンの電荷から親の中性 B 中間子のフレーバーを決定する。

また、Kaon タグでは、レプトンタグにもれたイベントのうち、荷電 K 中間子が存在するイベントについて、K 中間子の電荷で親の中性 B 中間子のフレーバーを決定した。

シミュレーションは KEK B-factory が 1 年間で達成できる積算輝度 $10^{41}/\text{cm}^2$ を仮定した。この積算輝度の場合、得られる 6.1 式のイベント数は約 5000 である。

つくられたイベント数	検出されたイベント数	efficiency(%)
5000	990	19.8

表 6.1: シミュレーションの結果。シミュレーションの efficiency。

タグの種類	誤ったタグの割合 (%)
レプトンタグ	4.55
K タグ	7.72
Total	7.16

表 6.2: シミュレーションの結果。誤ったタグの割合。

シミュレーションの結果を表 6.1、6.2、図 6.3 に示す。これらの結果から $\delta(\sin 2\phi_1)$ の値は

$$\delta(\sin 2\phi_1) = 0.069 \quad (6.5)$$

となる。

この結果は 95 年 3 月時点での BELLE 検出器のデザインで行なわれたシミュレーションの結果 [20] と矛盾しない。

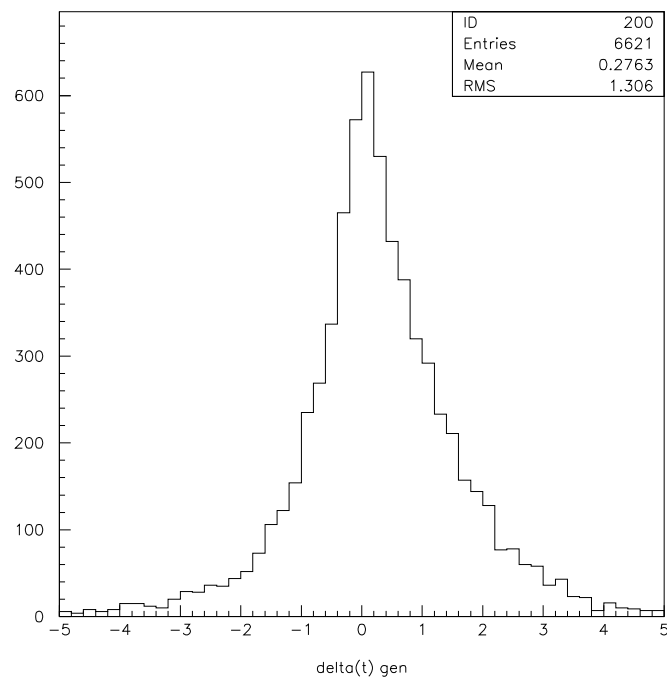


図 6.3: シミュレーションの結果その 3。横軸は Δt を中性 B 中間子の寿命 τ で割った値。イベントジェネレータでは $\sin 2\phi_1 = 0.4$ としてあり、このときシミュレーションの結果は $\sin 2\phi_1 = 0.40$ である。図 1.2 も参照のこと。

第 7 章

結論

今回は BELLE-SVD で使用される予定の広間隔シリコンストリップ検出器について、 β 線源および赤外線レーザーを使用したテストを行なった。これにより、以下の結果が得られた。

従来の P ストップを用いたデザインを拡張することにより、ストリップピッチが $250\mu m$ の検出器を実現できることが分かった。さらにストリップ幅が 40、80、 $120\mu m$ の検出器を比較したが、すべてについて問題となる不感領域は存在せず、また検出器の電荷収集効率も有意な差は見られなかった。従って、ストリップ幅とストリップ間隔の比が 40/250 と比較的小さくしてもよいことが分かった。

以上の結果から、検出器のストリップ幅を狭くすることにより、問題となる不感領域のないままで S/N 比のよい広間隔シリコンストリップ検出器が製作可能と結論される。

さらに、広間隔シリコンストリップ検出器について得られたデータをもとに、現在使用されている BELLE 検出器シミュレーションのパラメータを補正し、実際の物理量に関して、その誤差を評価した。その結果 BELLE 検出器が目的の物理現象に対して十分な精度を発揮することを示した。

また現在以下の研究がすすめられている。

今回使用したサンプルについて、4.0GeV 荷電 π 中間子を使用したビームテストが、高エネルギー物理学研究所 $\pi 2$ ラインで 1995 年 11 月に行なわれた。実験は

0 ～ 75°の入射角までテストが行なわれており、現在結果は解析中である。

さらに今回の実験結果をもとにした SVD プロトタイプを現在製作中であり、これも 1996 年度中に各種テストが行なわれる予定である。

付録 A

読み出しシステム

A.1 読み出しシステムの概要

ここでは、今回実験に使用した MX3 および VA2 マイクロチップによる読み出しシステムについて説明する。どちらのシステムについても、基本的な考え方は同じである。図 A.1に示すように信号読み出しシステムは以下の4つの部分から構成されている。

1. 時分割化マイクロチップ… 時分割多重化増幅器 (MX3 もしくは VA2)
2. マイクロチップを駆動するためのコントロール信号を作るモジュール
3. リピータカード…コントロール信号のマイクロチップへの受渡し及びマイクロチップから出てきた時分割多重化された信号の増幅を行なう
4. フラッシュADC … 時分割多重化された信号をデジタル値に変換する
5. コンピューター … デジタル値に変換された信号を受けとる

各ストリップごとの電荷増幅及び時分割多重の役目を果たしているのが、時分割化マイクロチップであるが、まずこれらについて、MX3 を使用したシステムと、VA2 を使用したシステムについて詳しく説明する。

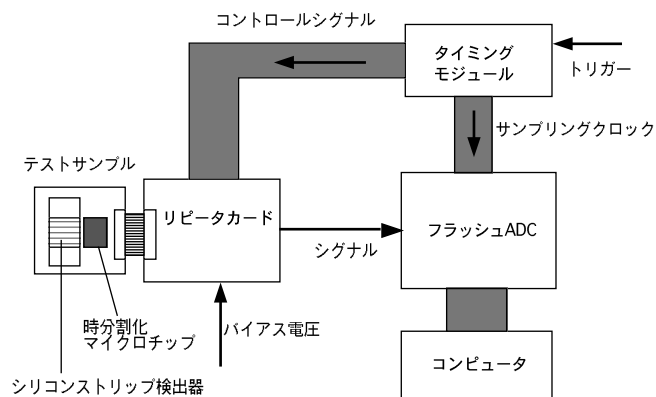


図 A.1: 読み出しシステムの概念図

A.2 MX3 を用いた読み出しシステム

MX3 は 1 つで 128 ストリップ分の信号を読み出すことが出来る。図 A.2 に内部回路を、表 A.1 に仕様をそれぞれ記載する。

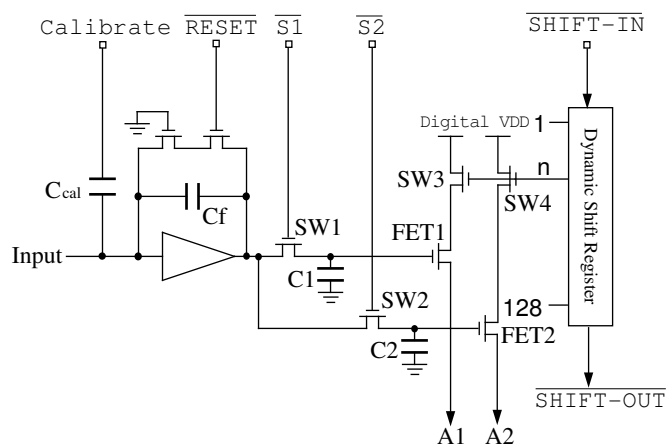


図 A.2: MX3 チップの内部回路

MX3

FUNCTION	128 low noise Charge Amplifiers. Amplifier outputs multiplexed onto one line.
SIGNAL INPUTS	128 inputs to charge amplifiers. Each line has input protection.
INPUT RANGE	1000 to 3,000,000 electrons positive charge, 3,000,000 negative charge.
FEEDBACK CAPACITANCE	Amplifier have 0.4pf feedback capacitors.
NOISE	600 electrons ENC RMS. 4000 with 75pf load. Lower with increased capture times.
SIGNAL CAPTURE SPEED	240ns rise time.
LINEARITY	Better than 5%.
GAIN	2.5×10^{10} (Amps/electron) on output of analogue bus with 0.2mA standing current.
OUTPUT CIRCUIT	128 channels multiplexed onto one differential output.
READOUT CLOCK RATE	Better than 5MHz.
RESET	1 μ s pulse
OUTPUT MULTIPLEXING OF MULTIPLE CHIPS	Up to 10 chips can be multiplexed onto one differential bus
DC POWER SUPPLY	55mW at 5V
CHIP SIZE	6.28 mm by 0.80 mm
INPUT BONDING PITCH	128 pads on 44 micron pitch arranged in two rows of 64.
CONTROL PADS	25 pads on 200 micron pitch.
RADIATION TOLERANCE	50 krad gamma.

表 A.1: MX3 の性能表

A.2.1 MX3 へのコントロール信号と読み出し

MX3 のデータ捕獲およびデータ読み出しに関するタイミングについて説明する。

MX3 へのコントロール信号は大きく 2 つに分けられる。1 つは、データ捕獲サイクルと呼んでいる一連の過程に関与するもので、シリコンストリップ検出器の信号を前置増幅器で増幅してコンデンサーに電圧値としてデータを捕獲する。もう 1 つは読み出しサイクルと呼んでいる一連の過程に関与するもので、捕獲されたデータを先に述べた様に時分割多重化して単一の信号線から読み出す。

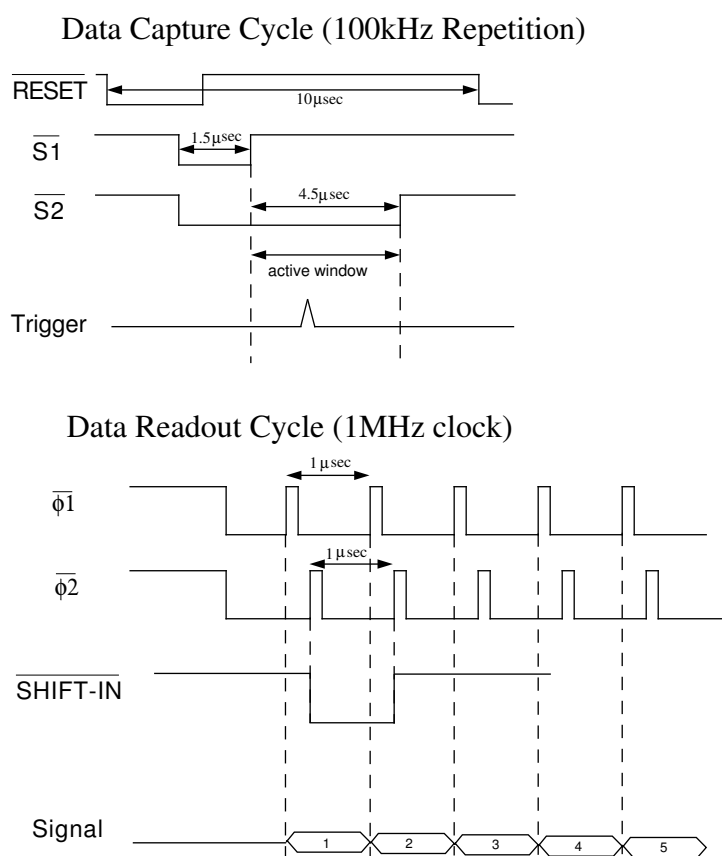


図 A.3: MX3 チップタイミングチャート

MX3 のコントロール信号

MX3 のコントロール信号は以下に示す 9 本の信号線である。うち、左の 3 本がデータ捕獲サイクル、右の 6 本が読み出しサイクルに関与した信号である。

$\overline{\text{RESET}}$	$\phi 1$
$\overline{S1}$	$\overline{\phi 1}$
$\overline{S2}$	$\phi 2$
	$\overline{\phi 2}$
	S_{in}
	S_{out}

データ捕獲サイクル

MX3 の内部回路図及びタイミング・チャートを図 A.2、図 A.3 に示す。このタイミング・チャート中の番号と照らし合わせながら、順に説明していく。

1. リセット・スイッチがオンになる。この段階では電荷増幅器は働いていない。
2. スイッチ 1 とスイッチ 2 がオンになる。コンデンサー 1 とコンデンサー 2 に溜められていた電荷が放電される。
3. リセット・スイッチがオフとなる。つまり電荷増幅器が働き出す。するとコンデンサー 1 とコンデンサー 2 には電荷が溜められていく。
4. スイッチ 1 がオフになる。コンデンサー 1 には電荷は溜められず、コンデンサー 2 にのみ電荷が溜められる。
5. スイッチ 2 もオフになる。これ以後コンデンサー 1 とコンデンサー 2 に溜められた電荷は保持される。

データ読み出しサイクル

データ捕獲サイクルで捕獲されたデータの時分割多重化は、ダイナミック・シフト・レジスターと呼ばれる構造によって行なっている。これらの信号は図 A.3 に示

した通りである。 S_{in} は、MX3 が読み出し始めるタイミングを決めており、 $\phi 1$ と重なった時刻を時間原点にして、MX3 の 1 回路が読み出せる 256 ストリップ分の信号を $\phi 1$ 、 $\phi 2$ の決めるタイミングに従って順に信号線に出力し、256 ストリップ分の信号を出力し終った段階で S_{out} を出力する。この S_{out} の出力を別の MX3 の S_{in} として受け渡してやれば、複数の MX 3 を単一の信号線で読み出せる。MX3 は仕様上 10 回路までこのような方法での読み出しが行なえる。このため MX3 は最大 2560 ストリップ分を時間多重化することが出来る。

A.2.2 タイミングモジュール

MX3 を動作させるのに必要なコントロールシグナルや、フラッシュ ADC へのトリガーをつくるのがこのモジュールである。上で述べたデータ読み出しサイクルとデータ捕獲サイクルをトリガーによって切り替え、MX3 チップをコントロールする。

A.2.3 MX3 リピータカード

MX3 リピータカードは大きく 2 つに部分から成っている。1 つはタイミングモジュールで作られたコントロール信号を受信し、MX3 に送信するデジタル回路部、もう 1 つは MX3 から出てきた時分割多重化されたアナログ信号を増幅し、更に Flash ADC へのバスラインに信号を送り出すアナログ回路部である。MX3 リピータカードは、アナログ信号の出力インピーダンスを、コントロール信号によって変える機能を持つ回路を使っているため、1 つの信号線に複数の MX3 リピータカードが信号を出力出来る。つまり 1 つの後で述べる Flash ADC で複数のシリコンストリップ検出器が読み出せるようになっている。また、MX3 に供給するアナログ用 +5V 電圧、ディジタル用 +5V 電圧は、電圧発生器から送られてきた約 +10V の電圧から独立な電源レギュレーターによってここで生成し、供給している。

A.3 VA2 を用いた読み出しシステム

つぎに、VA2 チップについて詳しく述べる。

VA2 も MX3 と同様な機能を持つ時分割化マイクロチップであり、1つのチップで 128 ストリップの信号を読み出すことができる。VA2 チップの仕様を、表 A.2 に示す [13, 21]。

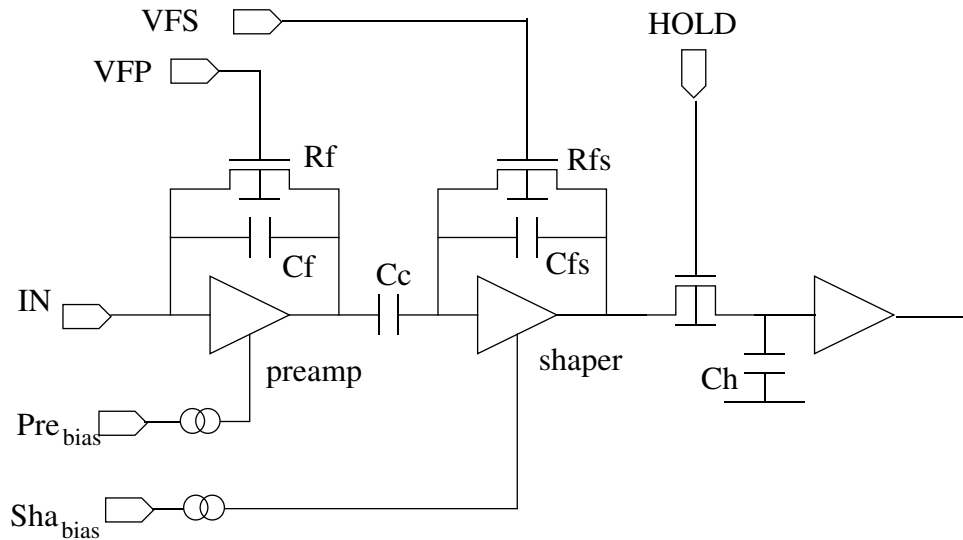


図 A.4: VA2 チップの内部回路

図 A.4 は VA2 チップの 1 ストリップの読み出し部分の回路図である。検出器を粒子が通過すると、発生した電荷は初段のチャージアンプによって、電荷-電圧変換される。アンプからの出力は次のシェイパーで、ある時定数でシェイピングされ、その電圧値がコンデンサー C_h に保持される。その後、シフトレジスターによって、順番に各ストリップの信号が読み出されていく。

A.3.1 VA2 チップの読み出し

VA2 チップにはデータ捕獲サイクルというべきものが無く常に連続的にデータを捕獲しており、不感時間が無い。よって読みだしサイクルのみを考えればよい。

粒子が検出器を通過したとき、シェイパーからの出力は、ある時定数を持ったパルスとなる。欲しい情報はこのピーク値であるから、その時間だけ遅らせてシグナルをホールドする必要がある。ホールドするまでの時間はタイミングモジュールで変えられるようになっている。

VA2

FUNCTION	128 low noise Charge Amplifiers. Amplifier outputs multiplexed onto one line.
SIGNAL INPUTS	128 inputs to charge amplifiers. Each line has input protection.
FEEDBACK CAPACITANCE	Amplifier have 0.6pf feedback capacitors.
NOISE	80 electrons with 0pF load ($1.0\mu\text{S}$ shaping).
NOISE SLOPE	15.0 electrons ENC RMS./pf load with $1.0\mu\text{S}$.
SIGNAL CAPTURE SPEED	less than 100ns settling time.
LINEARITY	unknown
OUTPUT CIRCUIT	128 channels multiplexed onto one differential output.
READOUT CLOCK RATE	Better than 10MHz.
RESET	1 μs pulse
OUTPUT MULTIPLEXING OF MULTIPLE CHIPS	Up to 10 chips can be multiplexed onto one differential bus
DC POWER SUPPLY	192mW at +2V and -4V
INPUT BONDING PITCH	128 pads on 48 micron pitch arranged in two rows of 64.
CONTROL PADS	28 pads on 200 micron pitch.
RADIATION TOLERANCE	135 krad beta.

表 A.2: VA2 チップの性能表。不明の部分は同等の性能と考えられる Viking チップのものを載せた。

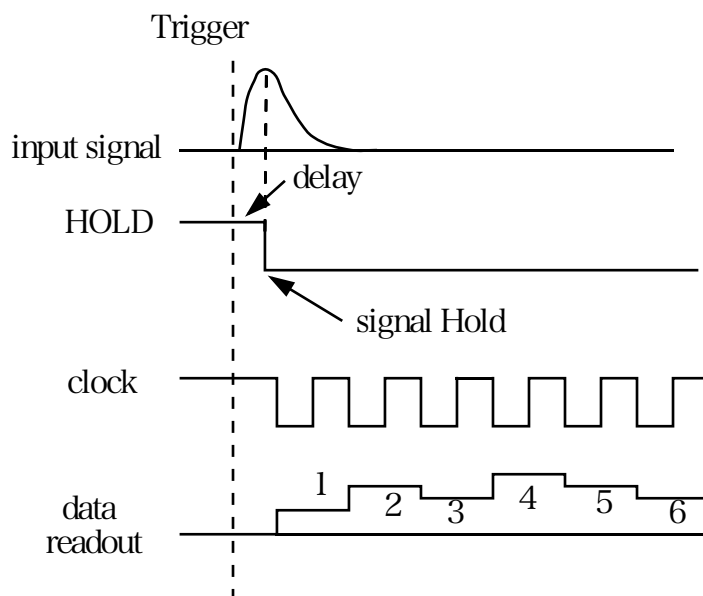


図 A.5: VA2 チップタイミングチャート

A.3.2 タイミングモジュール

VA2 チップをコントロールする点では MX3 用のタイミングモジュールと同じであるが、データ捕獲サイクルと読み出しサイクルの切り替えがない。このため、トリガーを受け取ったら、決まったディレイのあとホールドシグナルを送り、読み出しを行なう。読み出しが終わったら再び待機状態になるというサイクルを繰り返す。

A.3.3 VA2 リピータカード

VA2 リピータカードについても MX3 リピータカードと同じく、タイミングモジュールからのコントロールシグナルを VA2 チップに渡したり、VA2 チップに電源を供給したりする。また、VA2 チップからのシグナルを増幅し、フラッシュADCに送る。

A.4 フラッシュADC

フラッシュADC は次の 2 種類のものを使用した。

1. サンシステムサプライ社 ADV-10A (PC9801 用)
2. SIROCCO モジュール (VME クレート用)

ADV-10A は PC9801 等の拡張スロットに挿入して使用するフラッシュADC であり、次のような特徴を持つ。

- 10bits の分解能
- 外部トリガー可能
- 外部サンプリングクロック入力可能
- 最大サンプリング周波数 16MHz

また、SIROCCO モジュールは CERN-DELPHI グループでシリコンストリップ検出器用に開発されたもので、VME モジュールとなっている。そこで VME-OS9/68030 モジュールによりデータを取得した。

付録 B

検出器容量の評価

実際に検出器を作成する上で、検出器の電気容量はノイズの大きさを示す重要な指針である。検出器の電気容量を小さくすることによってノイズレベルを下げるができるが、その計算モデルとして、LEP-SI モデル [22] を使用して、今回使用した検出器の電気容量を計算してみよう。

考慮すべき因子としては

- ストリップ間の容量 (inter strip capacitance) [C_i]
- ストリップとバックプレーンとの容量 (back plane capacitance) [C_b]

がある (図 B.1)。このとき、アンプがみる容量は

$$C_d = C_b + 2C_i \quad (\text{B.1})$$

となる。ここで、ストリップと読み出し電極との間の容量は非常に大きいため (数 nF)、無視して考えることができる。

ここで、実際に C_b と C_i を求めることにしよう。まず C_i については、ある幅のストリップが、有限な数だけ規則的に並んでいる構造であり、LEP-SI モデルでは 1 つのストリップが有限の幅の 2 枚の面の間を通っていると考えている。つまりストリップ幅 W とストリップ間隔 p_n の関数となる。ここで $k = 1 - W/p_n$ 、 $k' = \sqrt{1 - k^2}$

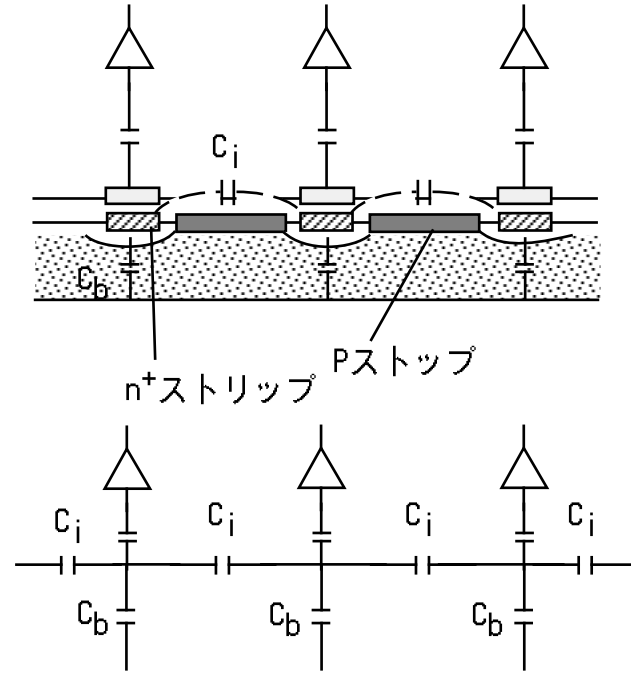


図 B.1: コンデンサネットワークとしてのモデル

を定義する。その結果 LEP-SI モデルでは

$$C_i = \begin{cases} \varepsilon \times \frac{1}{\pi} \ln\left(2 \frac{1+\sqrt{k'}}{1-\sqrt{k'}}\right) \times L, & 0 \leq k \leq 0.7 \\ \varepsilon \times \frac{\pi}{\ln\left(2 \frac{1+\sqrt{k}}{1-\sqrt{k}}\right)} \times L, & 0.7 \leq k \leq 1 \end{cases} \quad (\text{B.2})$$

と与えられる。ただし、 ε は間の物質の誘電率、 L はストリップの長さである。また n^+ ストリップを持つ検出器で重要なことは、p ストップを使用しているので、実効的なストリップ幅 W は、ストリップ間隔 p_n 、p ストップ幅 W_{ps} によって、

$$W_1 = p_n - W_{ps} \quad (\text{B.3})$$

としなければならない (図 B.2)。次に、 C_b は $300\mu m$ 離れたバックプレーンとの容量であり、ストリップはその間隔で仕切られた面のように振る舞う。すると、ストリップ間隔 p_p 、シリコンバルクの厚さ d_{bulk} によって、

$$C_b = \varepsilon \frac{p_p}{d_{bulk}} \times L \quad (\text{B.4})$$

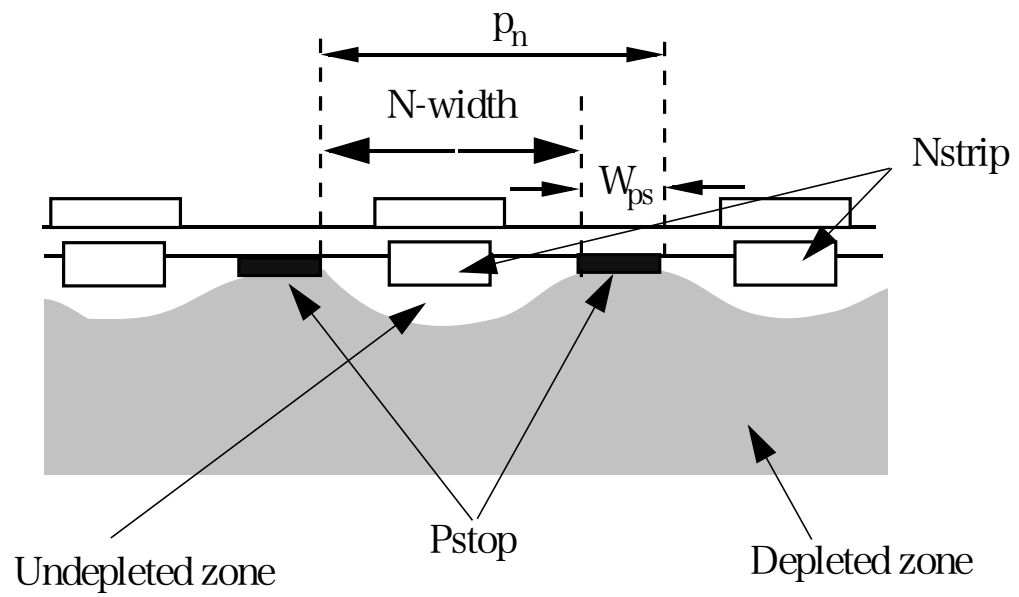


図 B.2: n^+ 側ストリップの様子。実質的なストリップ幅は $N\text{-width}$ になる。

と表される。

以上の定式から今回使用したシリコンストリップ検出器の電気容量を計算すると表 B.1 のようになる。

sample #	strip pitch	strip width	C_i	C_b	C_d
1	250	40	0.47	0.48	1.42
2	250	40	0.47	0.48	1.42
3	250	80	0.60	0.48	1.68
4	250	80	0.60	0.48	1.68
5	250	120	0.72	0.48	1.92
6	250	120	0.72	0.48	1.92
7	125	20	0.47	0.24	1.18
8	125	20	0.47	0.24	1.18
9	125	40	0.60	0.24	1.44
10	125	40	0.60	0.24	1.44
11	125	20	0.47	0.24	1.18
12	125	20	0.47	0.24	1.18
13	125	40	0.60	0.24	1.44
14	125	40	0.60	0.24	1.44
15	50	10	0.50	0.10	1.10
16	125	20	0.47	0.24	1.18
17	125	20	0.47	0.24	1.18
18	125	40	0.60	0.24	1.44
19	125	40	0.60	0.24	1.44

表 B.1: LEP-SI モデルによる電気容量の計算

謝辞

本論文を書き終えるにあたり、研究の機会を与えて頂いたこと、物理学全般に渡る知識を与えてくださり、また暖かい目で我々の研究を見守って戴いたことを長島順清教授に心から感謝致します。

羽澄先生には、私の修士2年間にわたり常に研究を指導してくださり、実験や物理に対する姿勢を教えて頂きました。また、私の見当違いな質問にも付き合ってくださいました。ここに深くお礼申し上げます。

山中先生には、私の自分勝手な意見にも静かに耳を傾けて頂き、また様々な場面で非常に有益な御助言や知識を頂き大変有難うございました。

瀧田先生には、研究の上で見逃しやすい点について鋭く指摘して頂き、非常に広範な勉強をさせて頂きました。有難うございます。

冒頭で述べたように、勉学を始め様々な面でこの2年間に有意義で、実り多く過ごせたことは、優秀な先生方のおかげであることをここで改めて申し上げ、お礼を述べさせていただきます。

また、続木佐知子さんには事務上のことや、それ以外のことで何度もお世話になり、助けて頂いたこと感謝しております。

現在高エネルギー物理学研究所に在職中の幅先生には、阪大在職中から現在まで、常に研究を指導して頂きました。また、分野にかかわらず、豊富な知識でいろいろな質問や相談に助言して頂きました。有難うございました。また、松田先生、尾崎先生、池田先生、坪山先生、SVDグループの方々や、高エネルギー物理学研究所のみなさんにも大変お世話になりましたこと、心から感謝致します。

博士過程在学中の花井さん、原さん、辰巳さん、八木さんには、いろいろな相談を受けて頂いたり、物理的、技術的な質問にも答えて頂いたり、なにかと分からな

いことの多い私に親切に御教授頂いたことを心から感謝いたします。また、川崎さん、花垣さん、山口さんには、実験など数多くの点で質問したり実際に手伝って頂いたりしてもっともお世話になったのではないかと思います。有難うございました。

また、2年間ともに学んできた加藤君、貞本君にはいろいろな面で迷惑をかけたことと思います。この場をお借りしてお詫び致します。

さらに修士1年の草野君、住澤君、十河君、竹貝君、日高君には至らない先輩であつたことをお詫びします。

もう一度、皆様に心からの感謝を述べ、2年間のお礼とさせていただきます。

参考文献

- [1] Chrustenson et al. *Phys. Rev. Lett.*, Vol. 13, p. 138, 1964.
- [2] Gaillard et al. *Phys. Rev. Lett.*, Vol. 18, p. 20, 1967.
- [3] Cronin et al. *Phys. Rev. Lett.*, Vol. 18, p. 25, 1967.
- [4] M.Kobayashi and T.Maskawa. *Prog. Theor. Phys.*, Vol. 49, p. 652, 1973.
- [5] The BELLE Collaboration. Letter of Intent for A study of CP Violation in B Meson Decays, April 1994.
- [6] The BaBar Collaboration. Technical Design Report, 1994.
- [7] B Physics Task Force. Physics and Detector of Asymmetric B Factory at KEK, February 1991.
- [8] The BELLE Collaboration. Progress Report April 1995 - March 1996, To be published.
- [9] G.F.Knoll. *Radiation Detection and Measurement*. 1989.
- [10] W.R.Leo. *Techniques for Nuclear and Particle Physics Experiments*. 1994.
- [11] S.M.Sze. *Semiconductor Devices, Physics and Technology*. 1985.
- [12] J.C.Stanton. *IEEE Transactions on Nuclear Science*, Vol. 36, p. 522, 1989.
- [13] P.Weilhammer et al. *Nucl. Instr. Meth.*, Vol. 340, p. 572, 1994.

- [14] H.Ikeda et al. KEK Preprint 95-89, 1995.
- [15] K.Adachi. Master's thesis, Osaka Univ., 1995.
- [16] K.Senyo et al. *Submitted to Nucl. Instr. Meth. A.*
- [17] K.Yusa. Master's thesis, Tsukuba Univ., 1994.
- [18] H.Ikeda et al. KEK Preprint 95-137, 1995.
- [19] H.Ozaki. BELLE Note #99, 1996.
- [20] A.K.Mohapatra et al. BELLE Note #102, 1995.
- [21] IDE AS, 1995. Catalogue 95-96.
- [22] D.Hussun. *IEEE Transactions on Nuclear Science*, Vol. 41, p. 811, 1994.