

COMET 実験のための パルス陽子ビームの研究

関西高エネ研究会 2011年

3月25日 大阪大学

大阪大学 理学研究科 仲井 裕紀

阪大理,KEK^A

五十嵐洋一^A, 富澤正人^A,

西口創^A, 三原智^A, 吉村浩司^A,

青木正治, 伊藤恭之,

久野良孝, 坂本英之, 曳田俊介

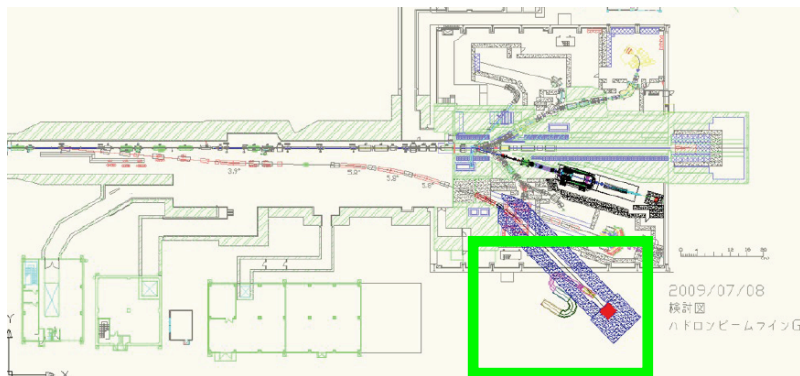
CONTENTS

- COMET実験
- パルス陽子ビーム
- Bunched Slow Extraction Test実験
- まとめと今後

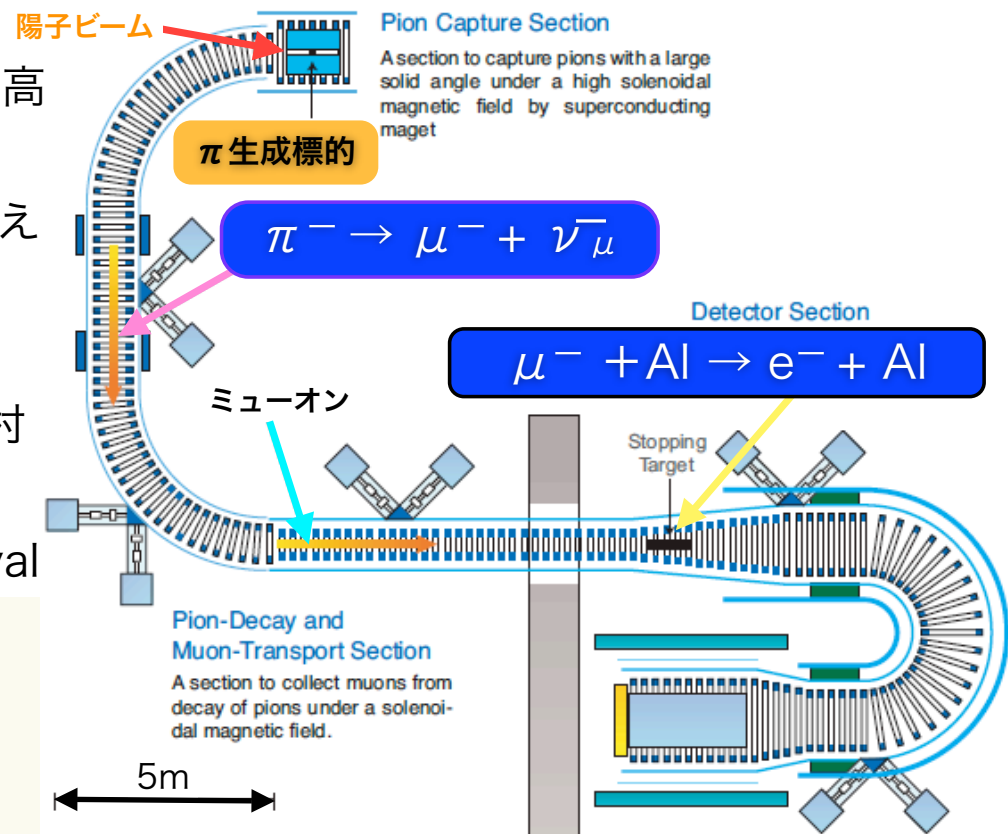
COMET

(COherent Muon to Electron Transition)

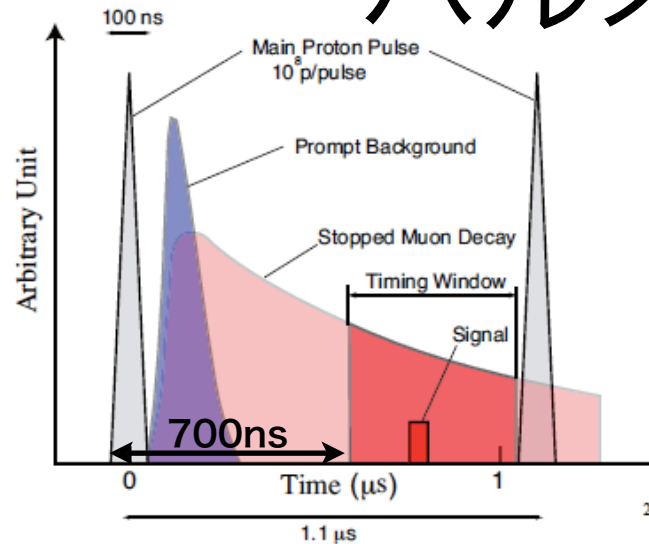
- 荷電レプトン混合現象探索
 - $\mu^- \rightarrow e^-$ 転換過程を 10^{-16} よりも高い感度で測定する
 - SUSY-GUT など、標準模型を超える理論に感度を持つ
 - MEG実験@PSIと相補的な関係
 - J-PARC ハドロンホール@東海村
- ↓
- J-PARC PAC: Stage-1 approval



COMETのレイアウト@ハドロンホール



COMET実験での パルス陽子ビーム



Prompt Backgroundの例(ビームに同期)

Radiative pion capture

$$\pi^- + (A, Z) \rightarrow (AZ-1)^* \rightarrow \gamma + (A, Z-1), \gamma \rightarrow e^+ e^-$$

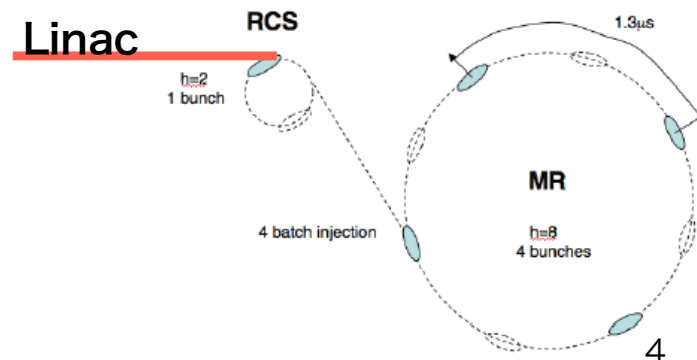
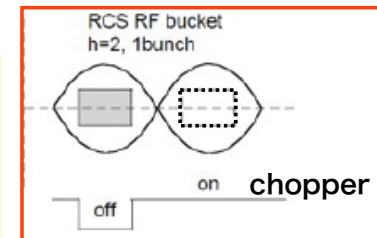
Muon decay in flight

$$\mu^- \rightarrow e^- + \nu_\mu + \bar{\nu}_e$$

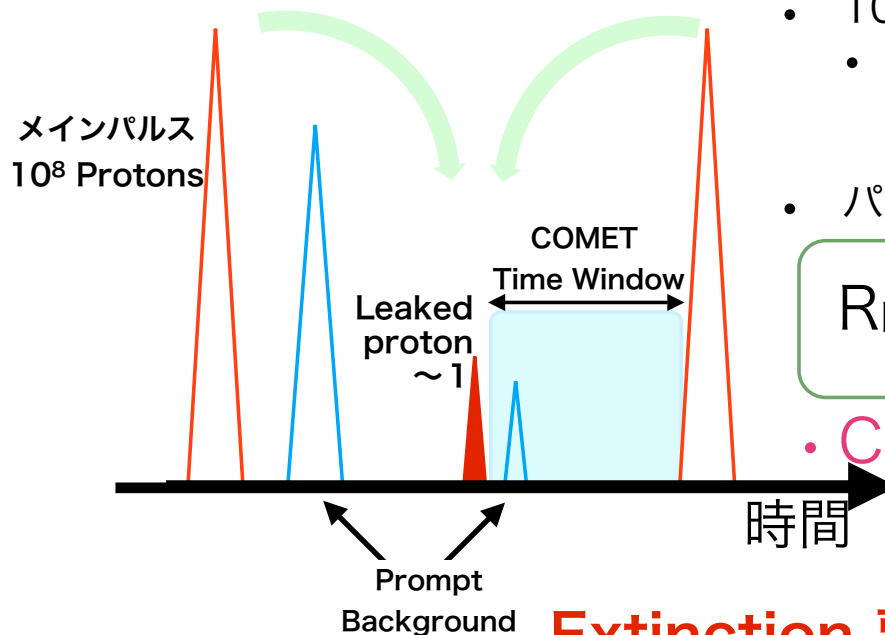
Pion decay in flight

$$\pi^- \rightarrow e^- + \bar{\nu}_e$$

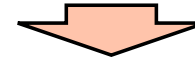
- Prompt Backgroundとして e^- が生じる
- μ -e 転換は遅延事象($\tau = 880$ ns)
- →パルス化→陽子の入射から700 ns以降に測定
 - 一次陽子ビーム：パルス陽子ビーム (Rate= ~ 1 MHz, 8 GeV, 60 kW)
 - Linac : Chopperでパルス化
 - RCS : $h=2$, 1 Filled-Bunch
 - MR : $h=8$, 4 Filled-Bunches
 - バンチしたまま遅い取りだしを行う



パルス陽子ビームのExtinction



- 10⁻¹⁶の探索感度を達成するために
 - Prompt Backgroundを減らす



- パルス間の消滅率(Proton Extinction)→10⁻⁹以下

$$R_{\text{Ext}} = \frac{\text{\# of p b/w pulse}}{\text{\# of p in a pulse}} < 10^{-9}$$

- COMET実験成功の鍵を握る！

Extinction 悪化の原因の一部

- Linac : Chopする際に残る
- RCS : 加速時にfilled bunchからの漏れ込み
- MR : 加速時にfilled bunchからの漏れ込み
- 遅い取り出しでES foilによる散乱などによる漏れ

KEK加速器グループと共同でR&D

MRからの遅い取り出しのExtinction測定

- J-PARC MRからのバンチしたままの遅い取り出しの時間構造を実測する。

- すべての悪化の影響が内包された状態のExtinctionを測る

- ビームのオペレーション

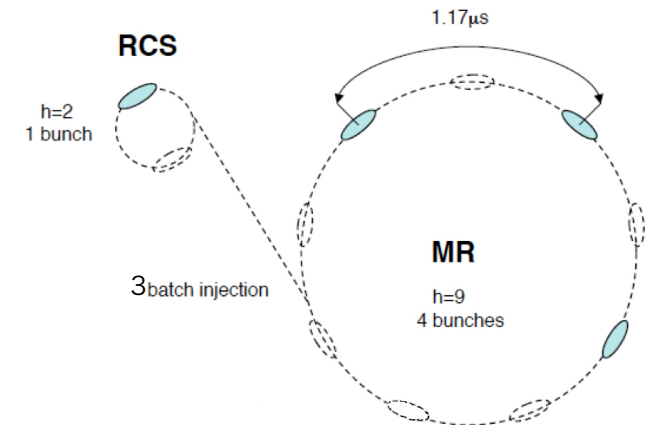
- $h=9$ (3 fill, 6 empty)
→状況に応じて調整可能

- 30 GeVに加速

- Slow Bunched Extraction

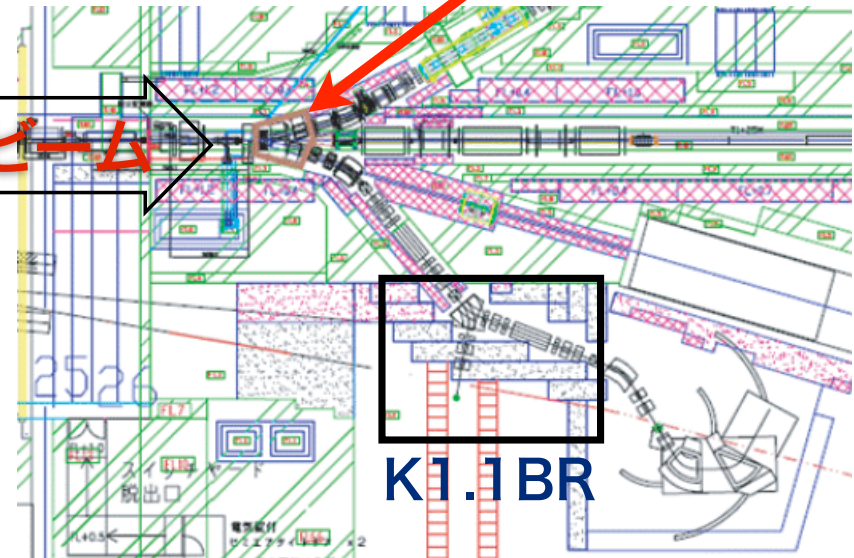
- 二次ビームライン[K1.1BR]で測定

- 二次ビームのレートが $\sim 190\text{kHz}$



ターゲット

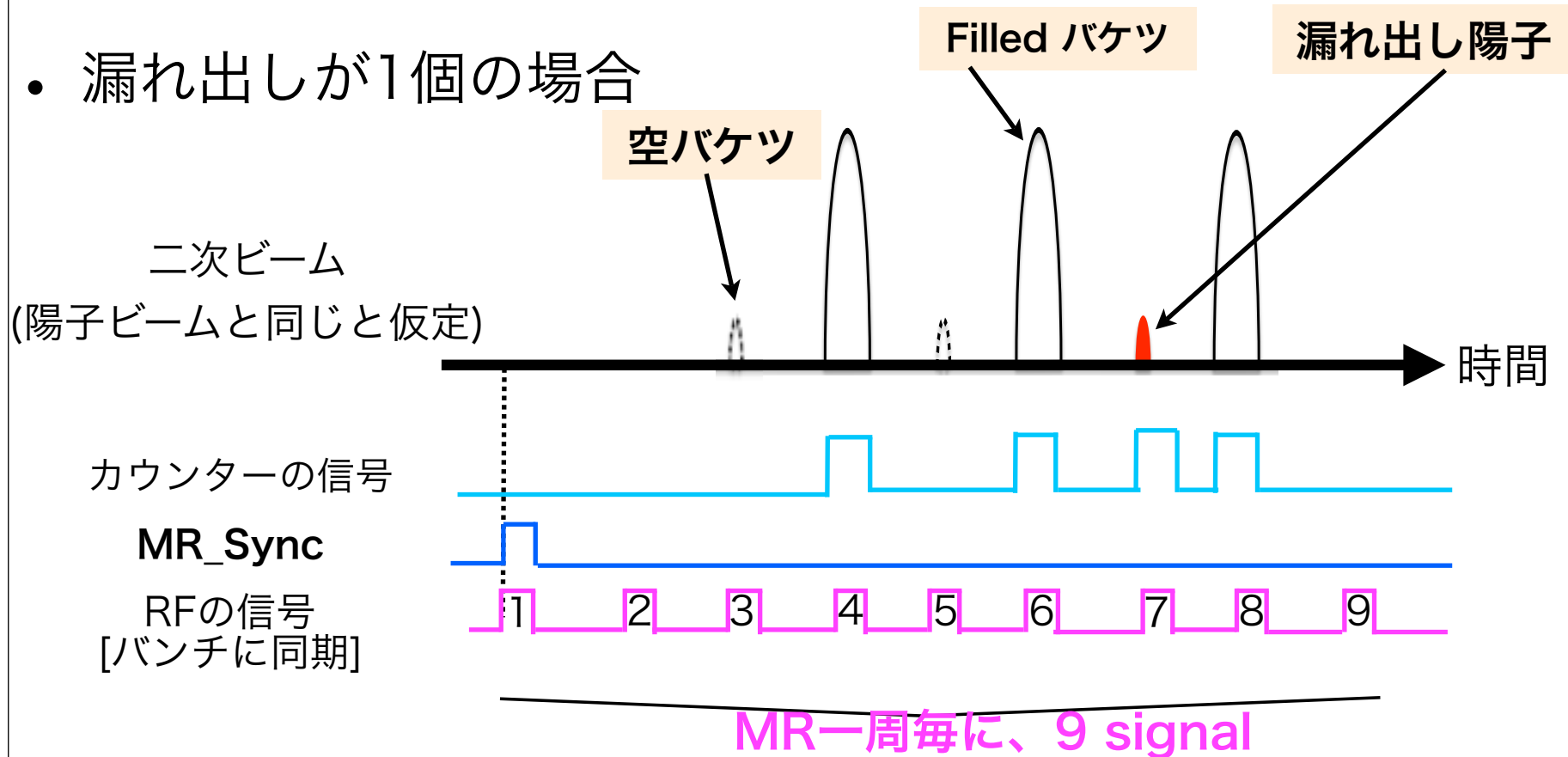
陽子ビーム



K1.1BR Layout

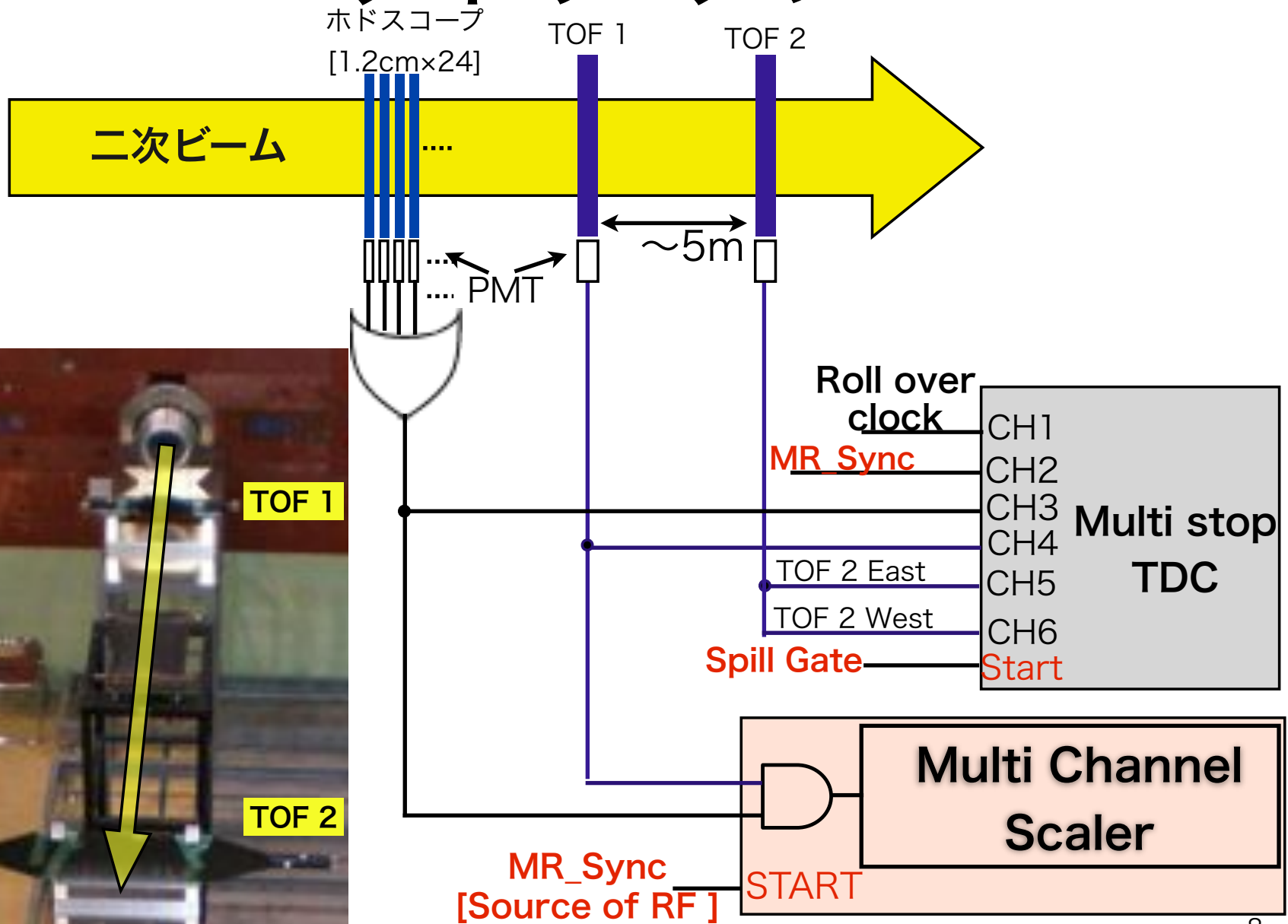
測定方法

- 漏れ出しが1個の場合



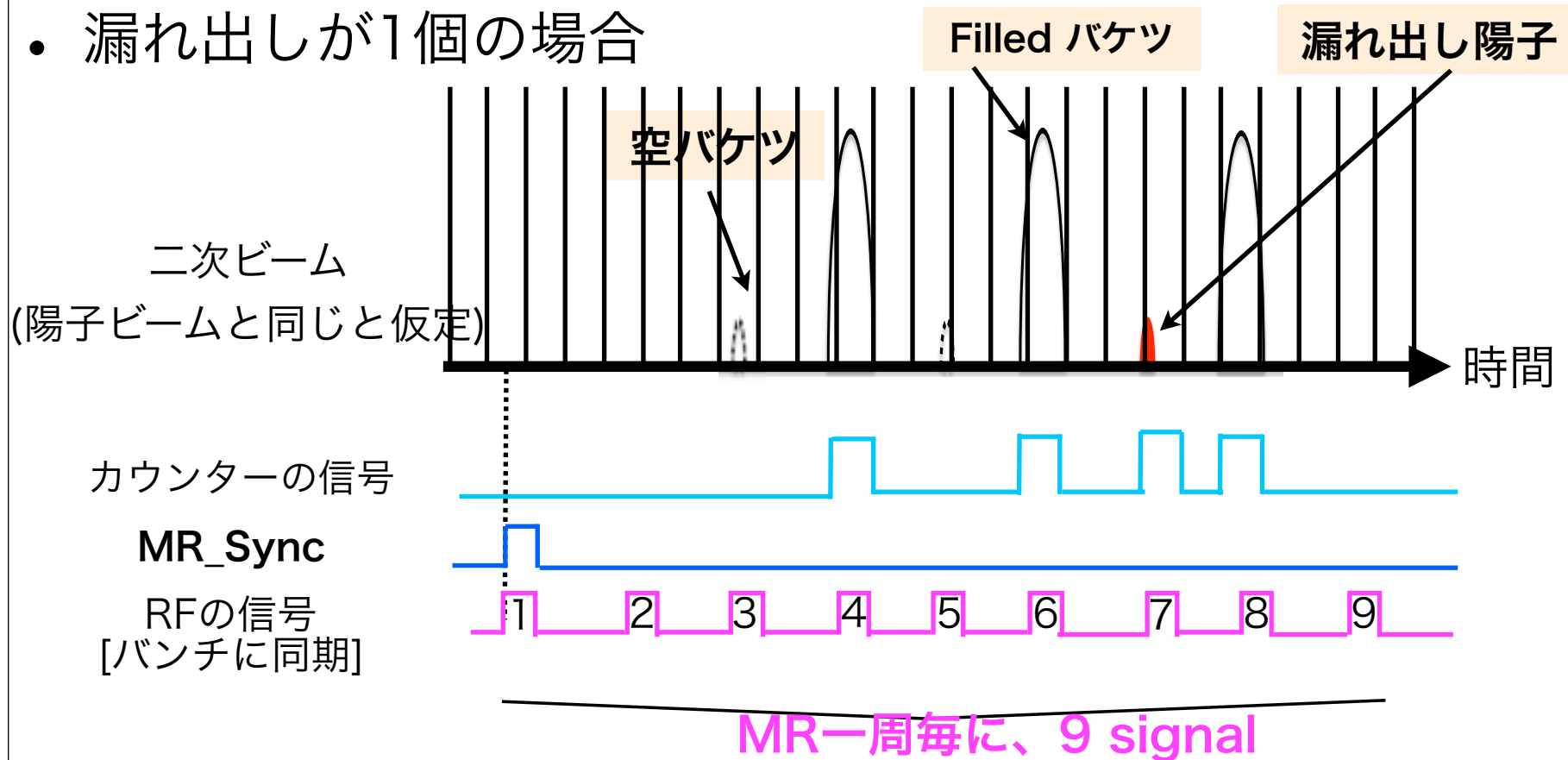
- 測定方法
 - カウンタでのヒット時間をMR各周ごとに計測する
 - RFの信号からバンチの位置を推定した
 - 合計 10^8 サンプル分測定した

セツトアップ



MCSについて

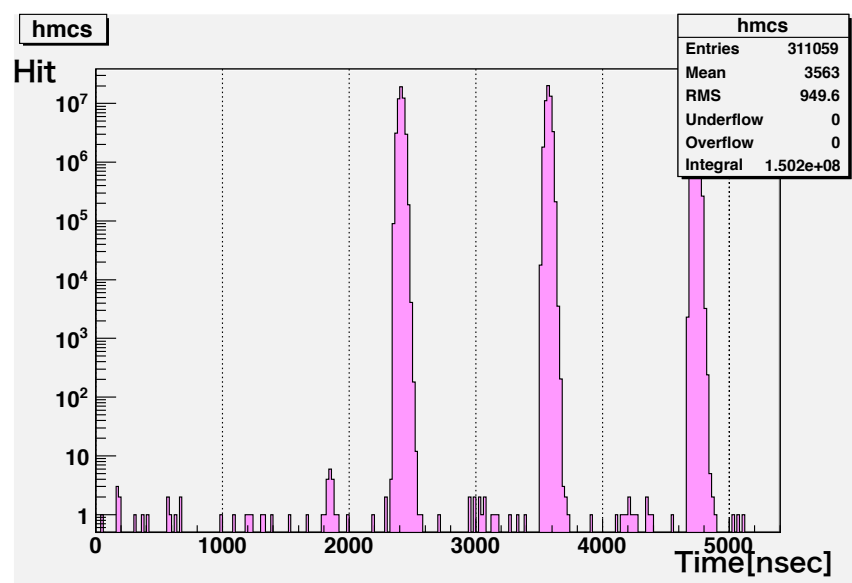
- 漏れ出しが1個の場合



- 20ns 毎にスケーラー[0] からスケーラー[N]まで切り替える
➡統計を貯めると時間分解能20nsの時間構造が見える
- MR1周毎に得られるMR_Syncを利用し、バンチする
➡実測したデータが得られる！すぐに実験データを確認可能

測定結果

- MCSのデータ
(ホドスコープ&TOF1)

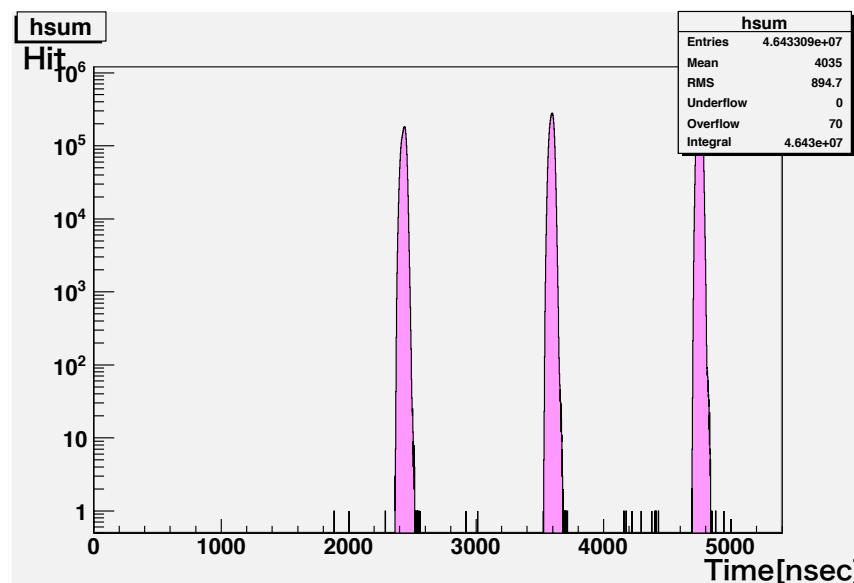


- メインパルス:
 1.5017×10^8 個
- 漏れ出し陽子:
81 個



- Extinction : $5.4 \pm 0.6 \times 10^{-7}$

- Multi-stop TDCのデータ
(ホドスコープ&TOF1&TOF2)

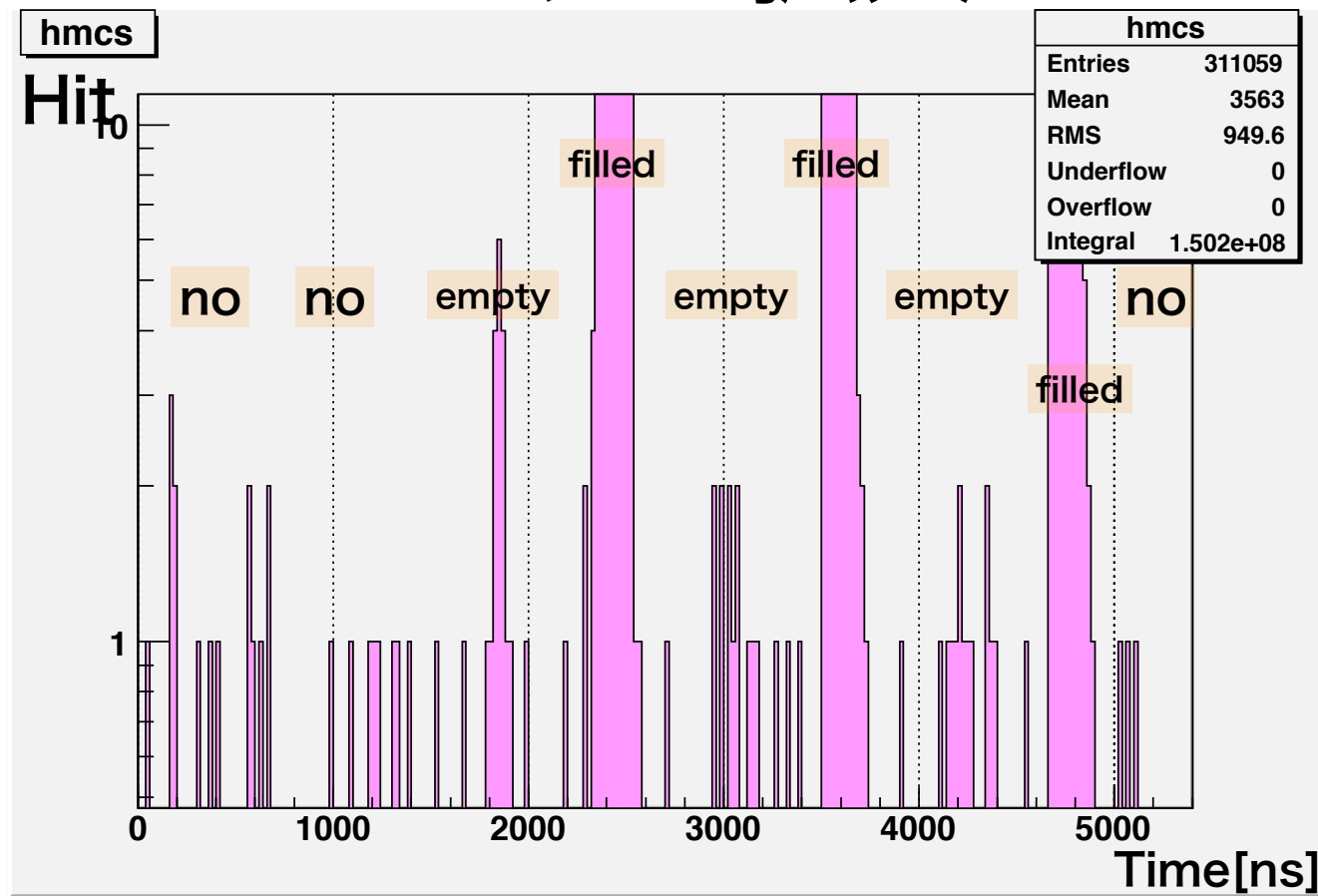


- メインパルス:
 4.5×10^7 個
- 漏れ出し陽子:
15 個



- Extinction : $3.3 \pm 0.8 \times 10^{-7}$

MCSのデータを拡大したもの



- MCSの結果を拡大してみると、
信号は、平均的に散らばっている。

➡ 散らばりの原因究明が重要

まとめと今後

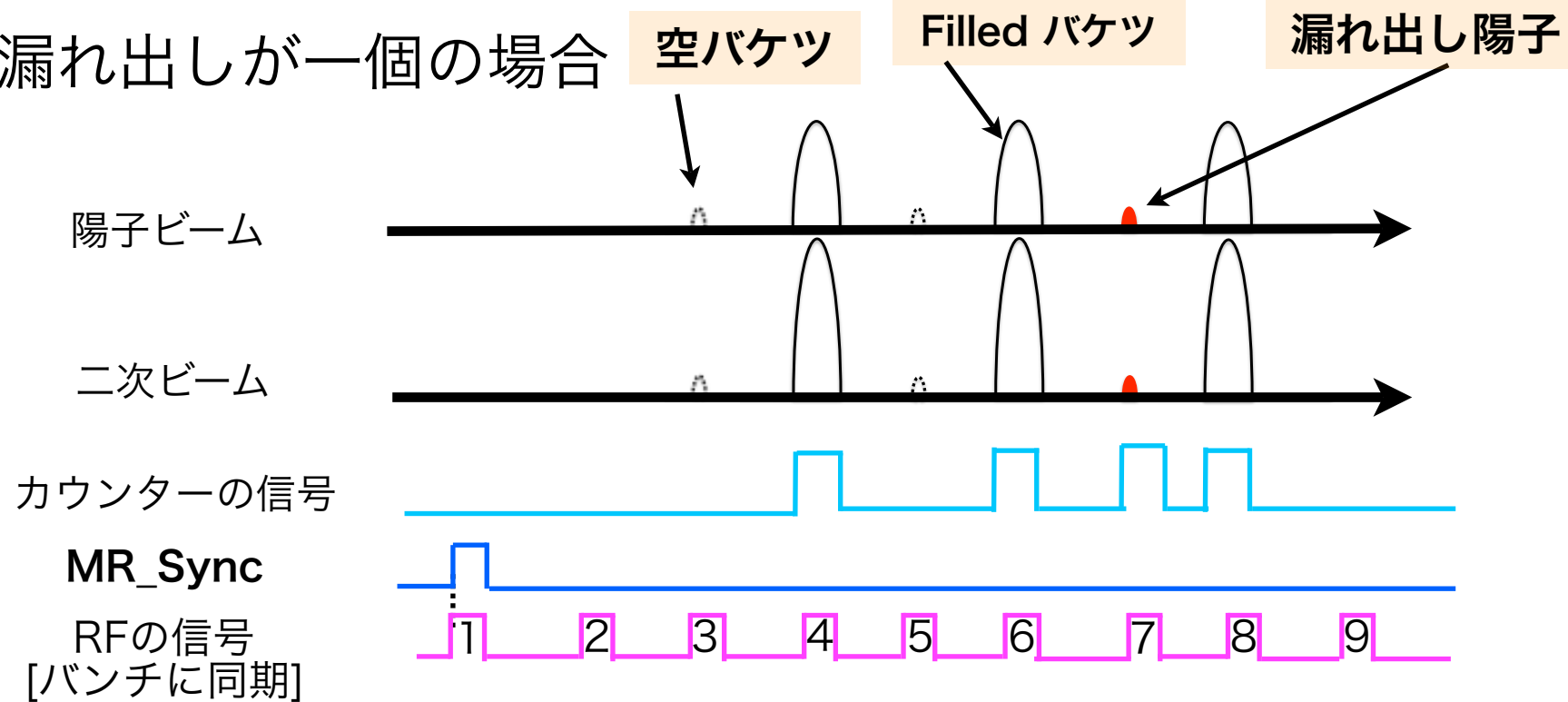
- パルス化陽子のExtinction は COMET実験成功の鍵を握る。
- Bunched slow extractionのExtinctionの測定に成功した。
⇒現在のExtinction = 10^{-7} レベル
 - 要求されるExtinction= 10^{-9}
➡ Extra Extinction Deviceによりさらに 10^{-2} 減らせる予定
- 次の Bunched Slow Extraction Extinctionテスト
 - さらなる高統計を得る(10^9 レベル以上)
 - 漏れ出し陽子の原因追求に挑む

THE END of SLIDES

Back up Slides

測定方法

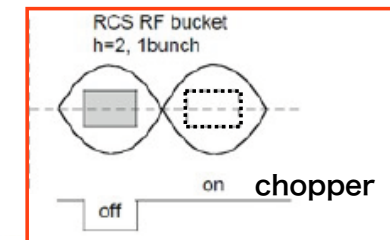
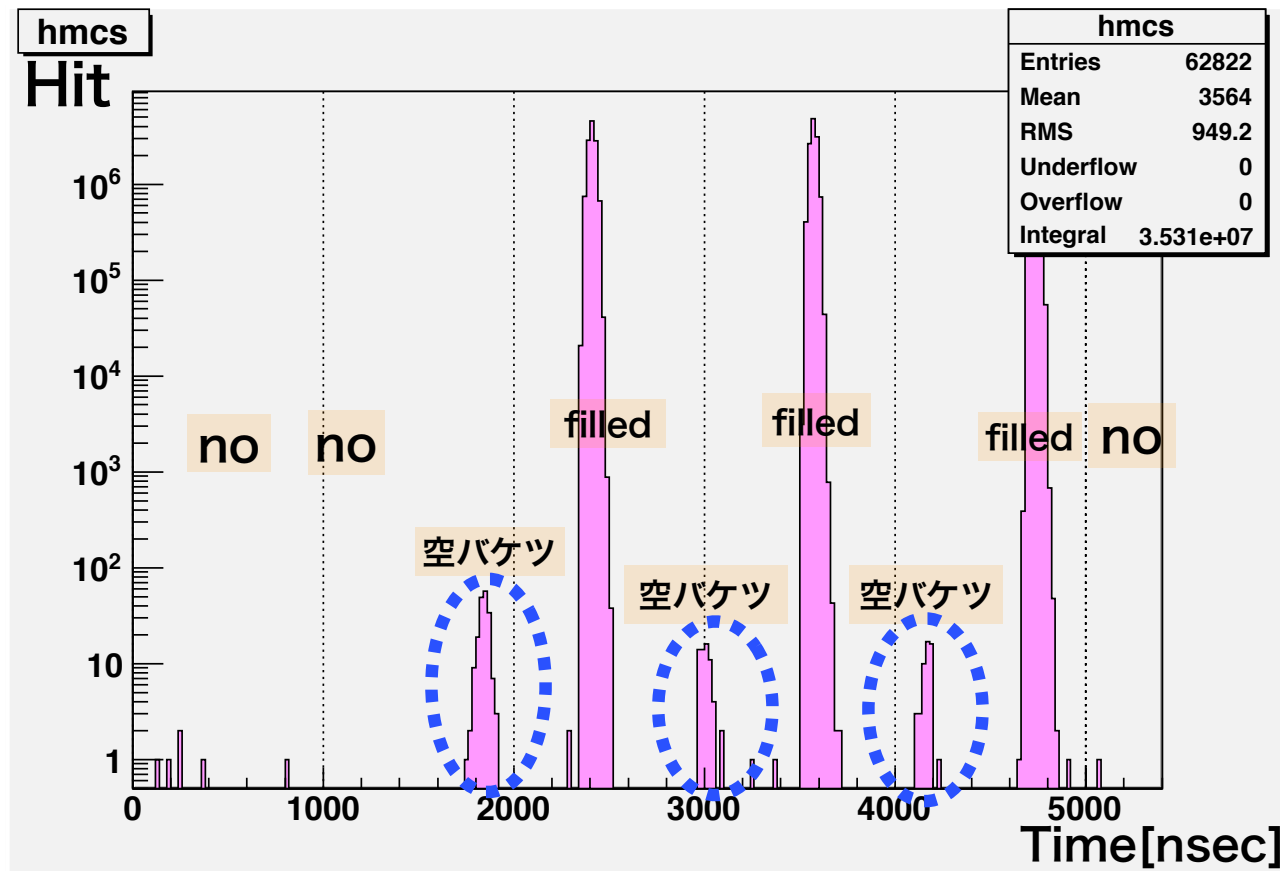
- 漏れ出しが一個の場合



- 測定方法
 - カウンタでのヒット数を
 - 数十分間測定し 10^8 Sample 計測する

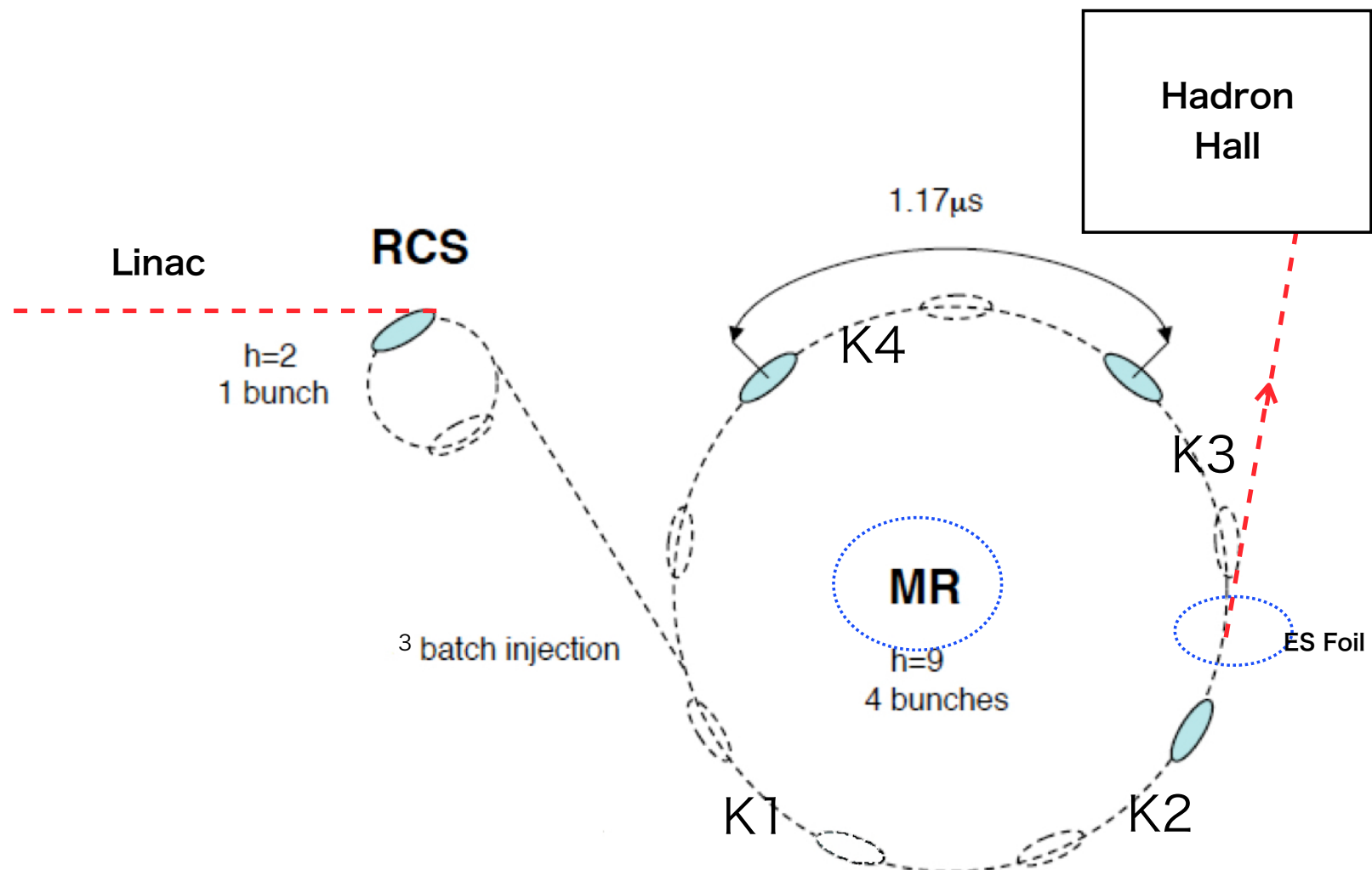
MR一周毎に、9 signal

Chopper Phaseを 35° にした場合



- 漏れ出し陽子 が 空バケツにあるはず！

実際に漏れ込んでいる->Set upは正しい。



Modules

- Multi Channel Scaler
 - CAEN VME V1495 General Purpose VME Board [Programable through FPGA]
 - Time resolution: 20ns
 - **Advantage:**
Enable to Check the Extinction immediately
 - **Disadvantage:**
No good Time resolution
- Multi-stop TDC
 - Acqiris TC890
 - Time resolution: 50ps
 - **Advantage:**
Better time resolution than MCS
 - **Disadvantage:**
Take much time to analyze



Need to use the Both in order to compensate each other

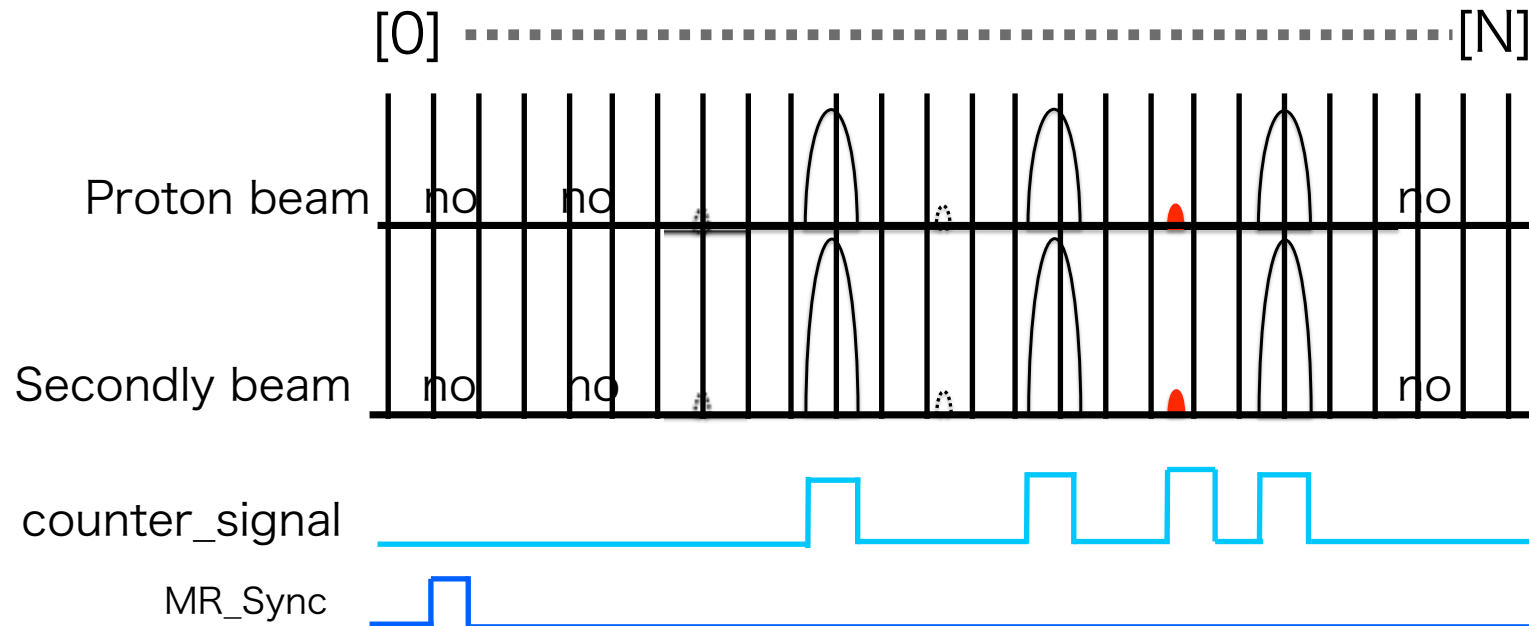
Multi Channel Scaler(MCS)の開発

使用したモジュール

- CAEN社 VME V1495 General Purpose VME Board
 - AlteraのFPGA(cyclone)を搭載する
→自由にロジックを変えられる
 - 405MHzの周波数で動作可能
 - 入力信号のチャンネル数が十分(96+26ch)
 - Linux,Windowsで動作
 - 価格は約50万円



MCSについて



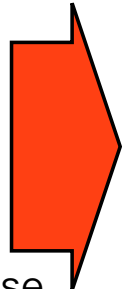
Multichannel Scalerについて

- 20ns 毎にスケーラー[0] からスケーラー[N]まで切り替える
➡統計を貯めるとtime resolution 20nsの時間構造が見える
- MR1周毎に得られるMR_Syncを利用し、Bunch Identifyする
➡実測したデータが得られる！すぐに実験データを確認可能

使用したモジュールについて

市販のMCS(一例)

- Ortec社 Model 9353 100ps Time Digitizer/MCS (PCI_board)
 - Multistop TDCとMultichannel Scalerのどちらかのモードを選択できる
 - 180ps Time resolution
 - 入力は2チャンネルのみ
 - Windowsで動作
 - 価格は約240万円



今回使用したもの

- CAEN社 VME V1495 General Purpose VME Board
 - AlteraのFPGA(cyclone)を搭載する
 - ➡ 自由に設定を変えられる
 - 405MHzの周波数で動作可能
 - 入力信号のチャンネル数が十分
 - Linux, Windowsで動作
 - 価格は約50万円

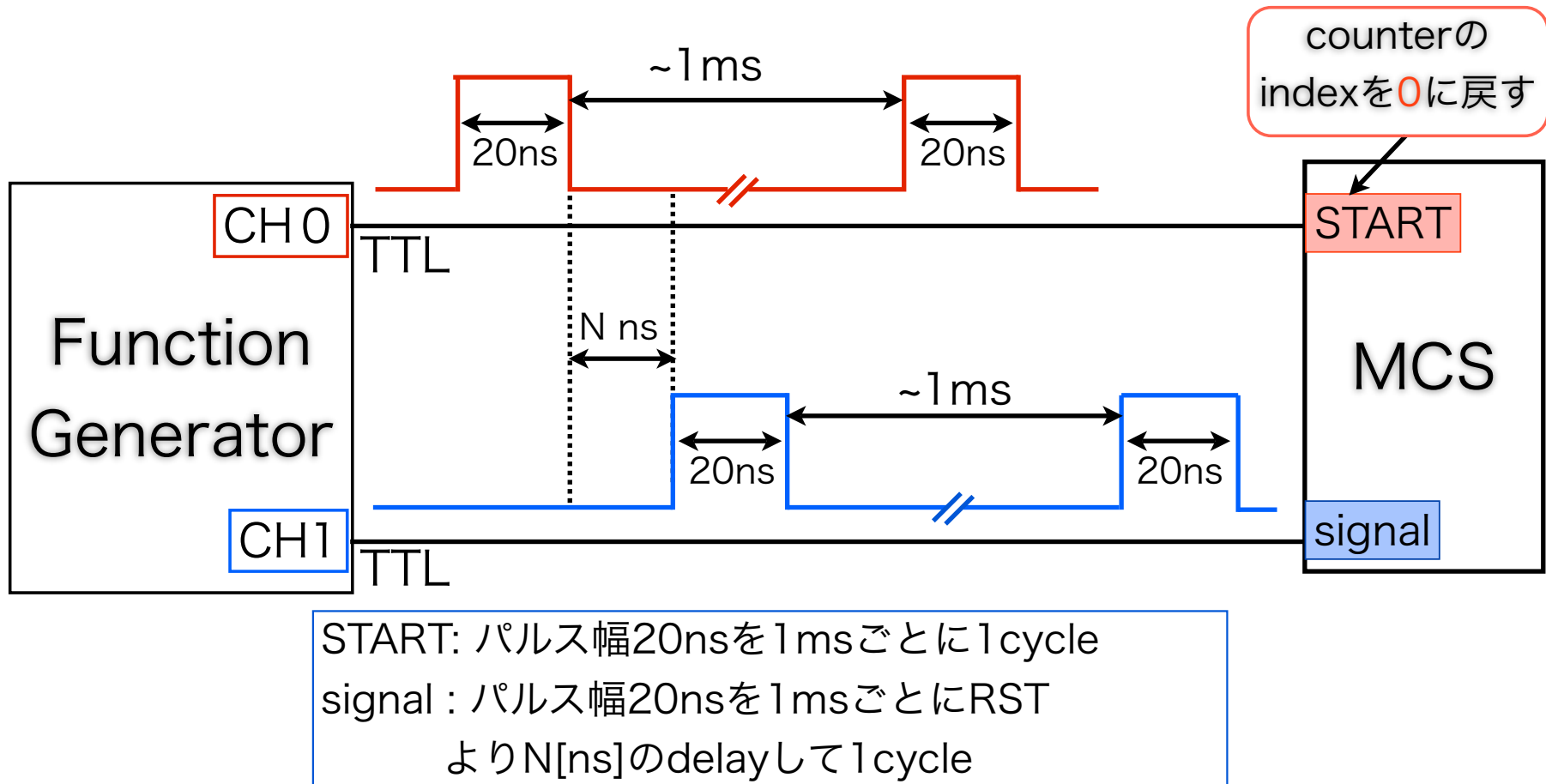


選定理由

- 入力チャンネルが十分にある
 - ➡ counterのセグメント化
- FPGAにより汎用性が非常に高い
- 今回の測定において10nsのTime resolutionで十分
- 他に比べ価格が安価である

- 別に用意したMultistop TDCについて
 - Aqiris社 TC890
 - 6チャンネル
 - 50psのタイミング分解能
 - 400万イベント保存可能
 - 最高100MB/sの高速DMAモード

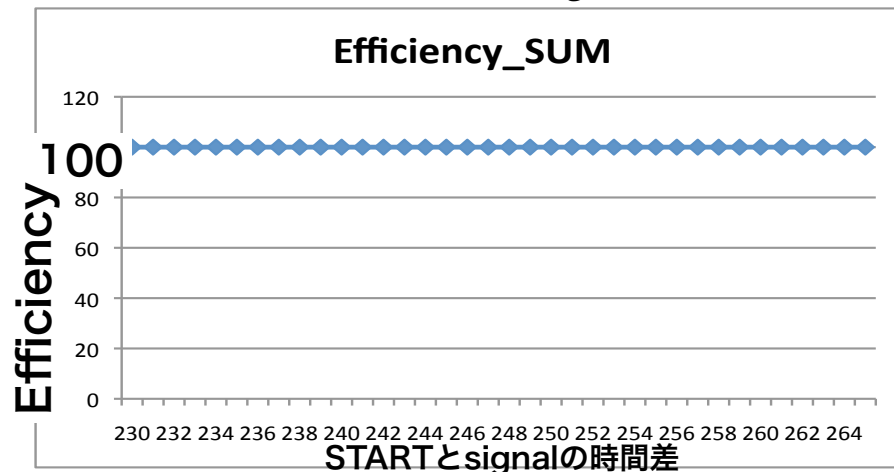
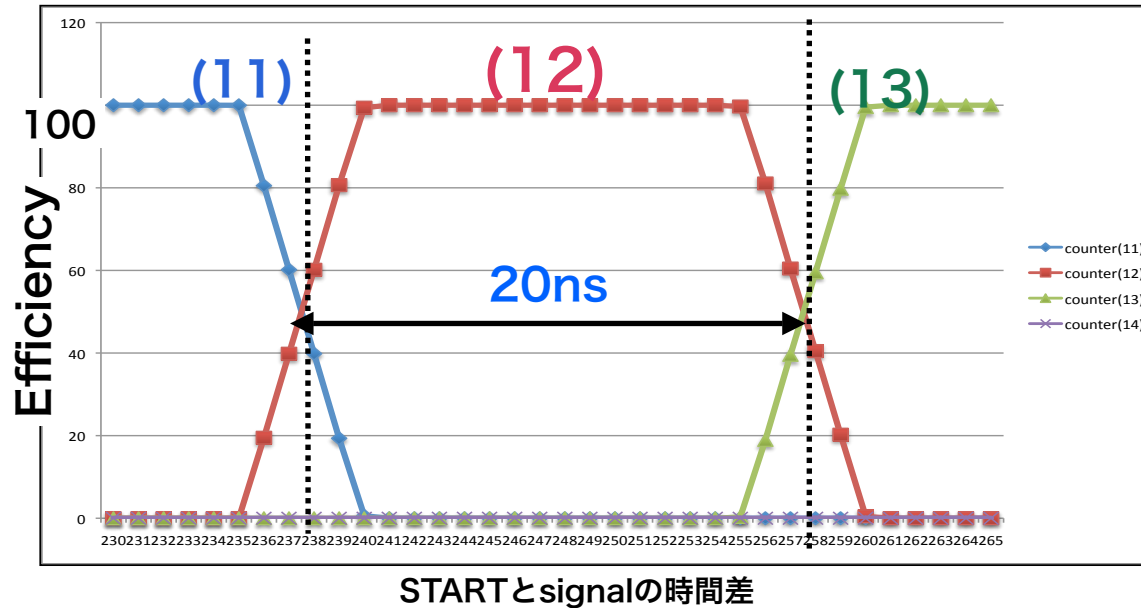
動作試験のロジック



Function GeneratorとMulti Channel Scalerの内部clockは同期していない

動作試験結果

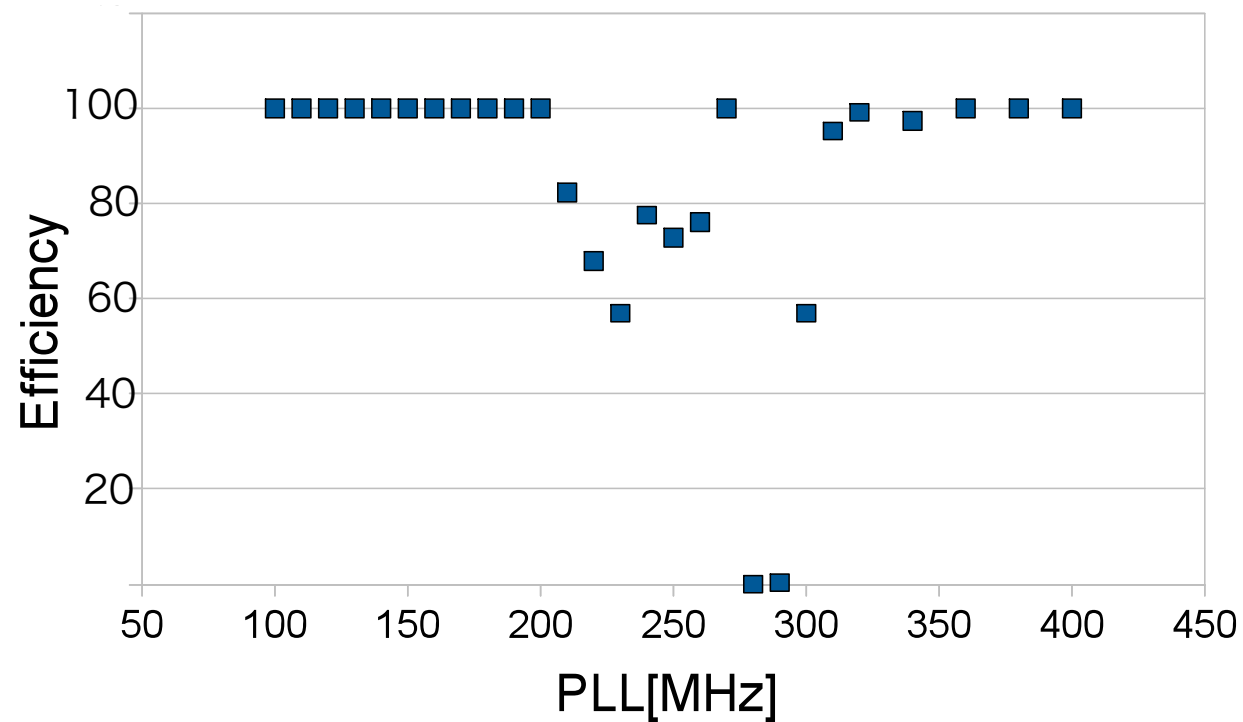
$$\text{Efficiency} = \frac{\text{Counter(N)のカウント数}}{\text{STARTの数}}$$



- 20ns(FWHM)ごとにカウンターが切り替わっている。
➡ Time resolution 20ns
- 5ns以内にcounterが切り替わっている。
➡ 素早い切り替え！
- Total Efficiencyは100%
➡ 取りこぼし、オーバーラップはない

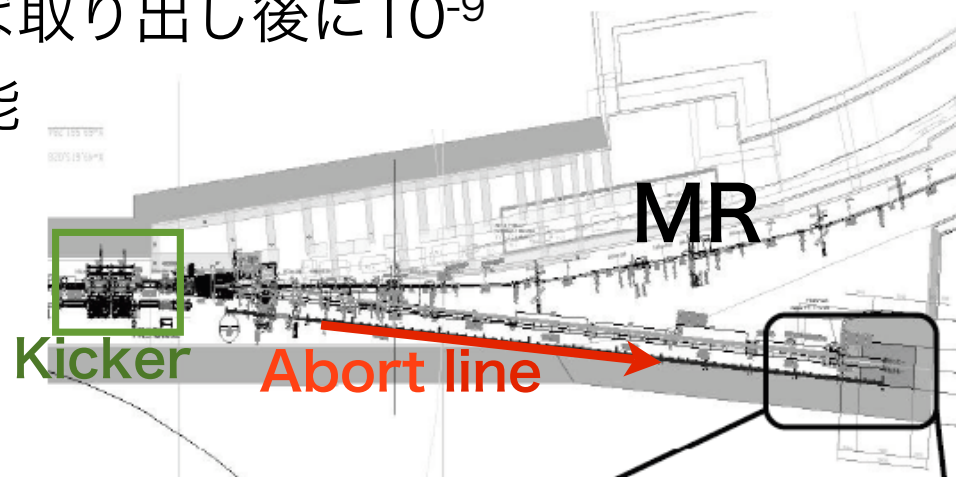
System clockの決定

Efficiency の合計

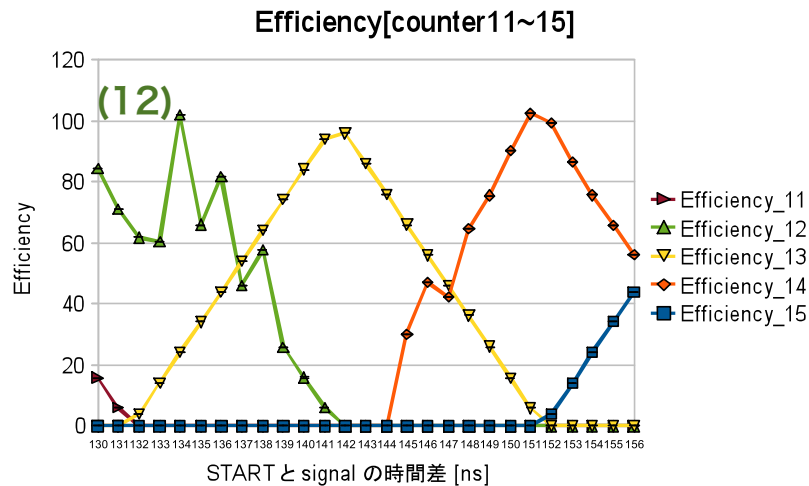


J-PARCでのExtinction測定

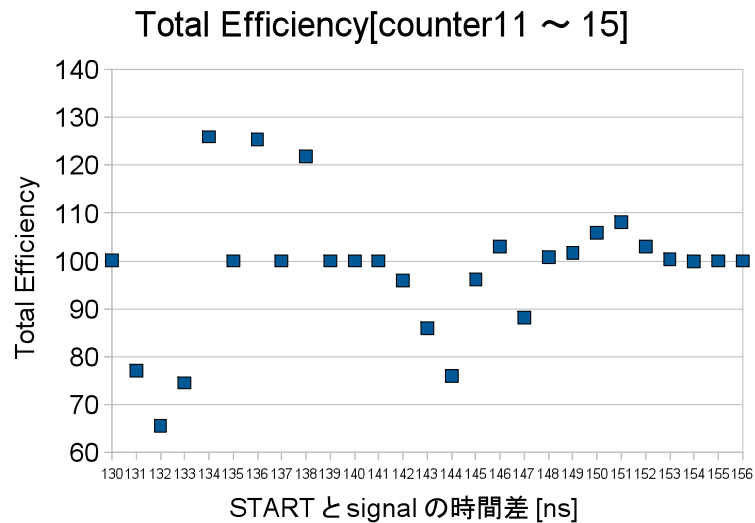
- これまでの測定
 - MRのAbort lineから速い取り出しによる測定 $\sim 2 \times 10^{-5}$
 - MLF(from RCS)での測定 $\sim 1.13 \times 10^{-7}$
 - 10^{-7} であれば取り出し後に 10^{-9} まで改善可能
-
- MRのBunched slow Extractionによる測定
 - ビームタイムは10月下旬を予定!



問題点



- Counter(11)~Counter(15)で測定を行った
- Efficiencyが特にcounter(12)で乱れている
- 恐らくCounterの切り替え部分がFPGA内部で遅れている



オーバーラップの例

Counter(n-1)_enable

Counter(n)_enable

数え落としの例

Counter(n-1)_enable

Counter(n)_enable