

About SVX4

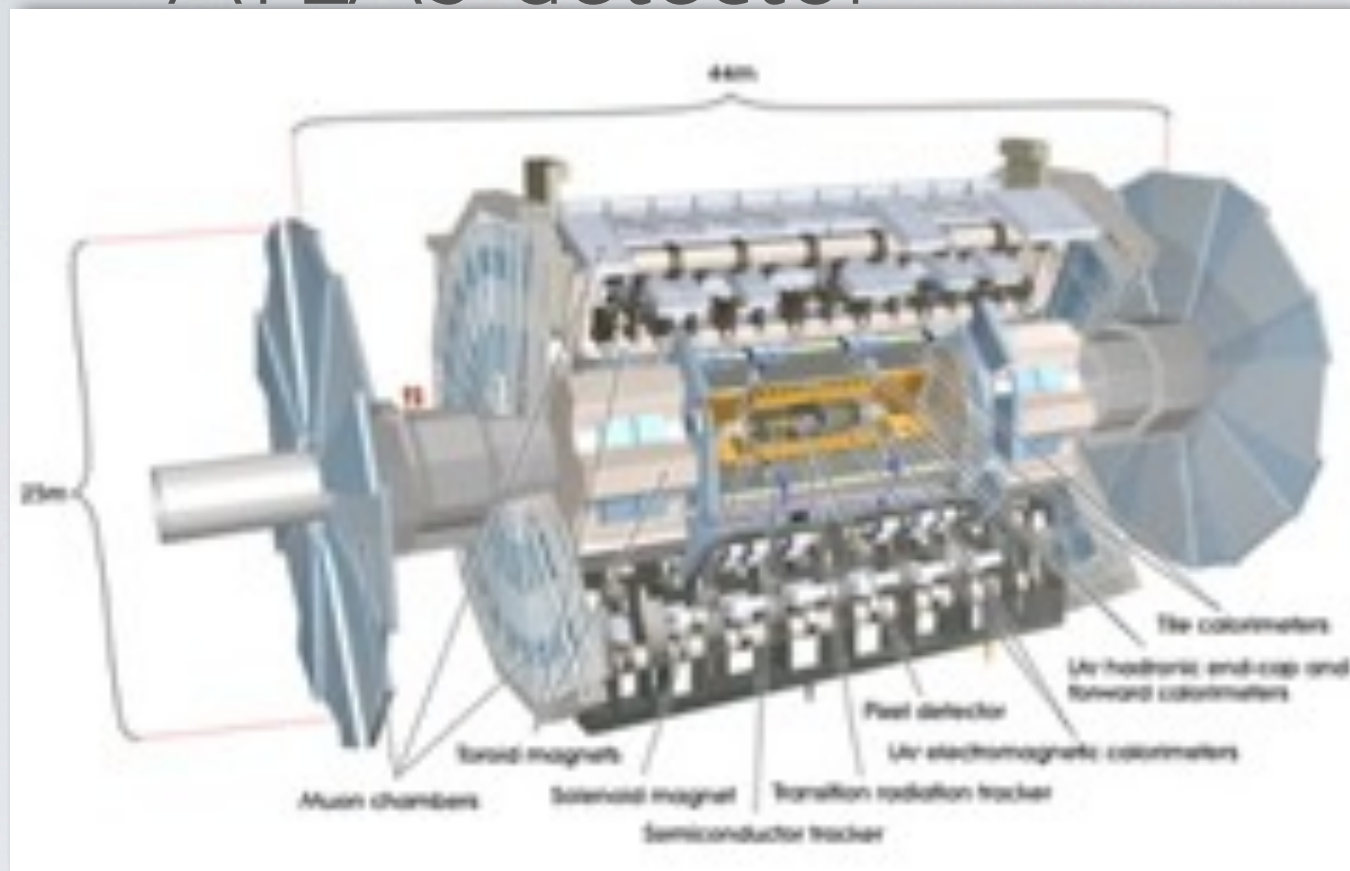
readout chip for silicon strip detector

Satoshi Higashino MI, Yamanaka Lab. (ATLAS)

Dec 19 2011

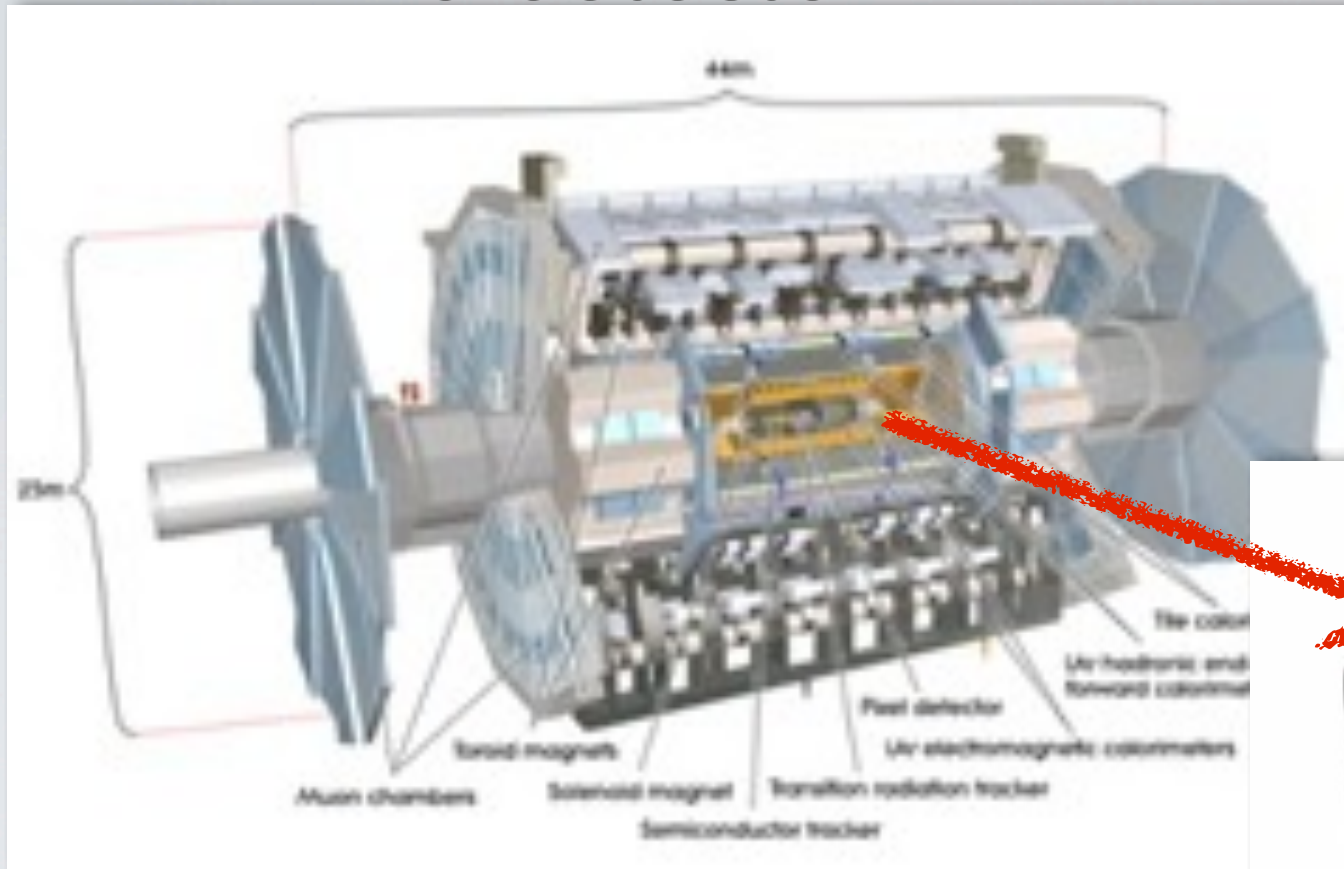
Overview

ATLAS detector

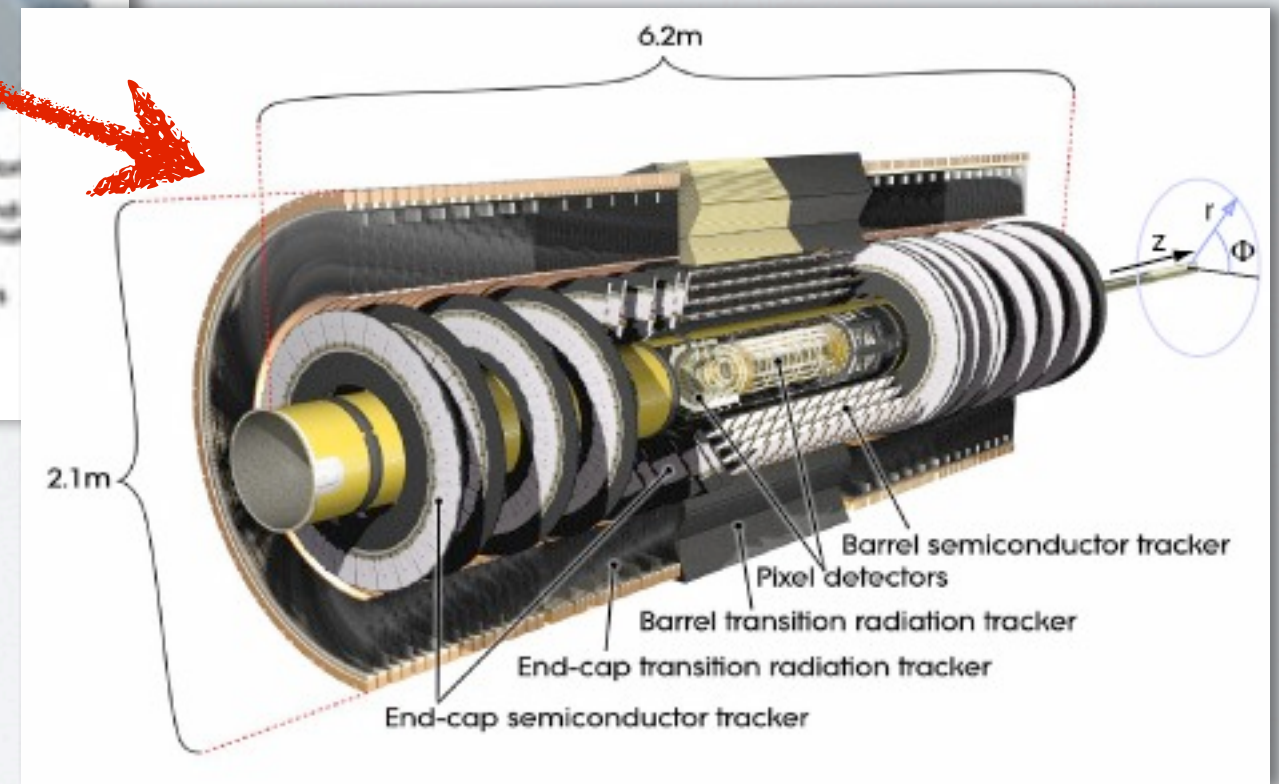


Overview

ATLAS detector

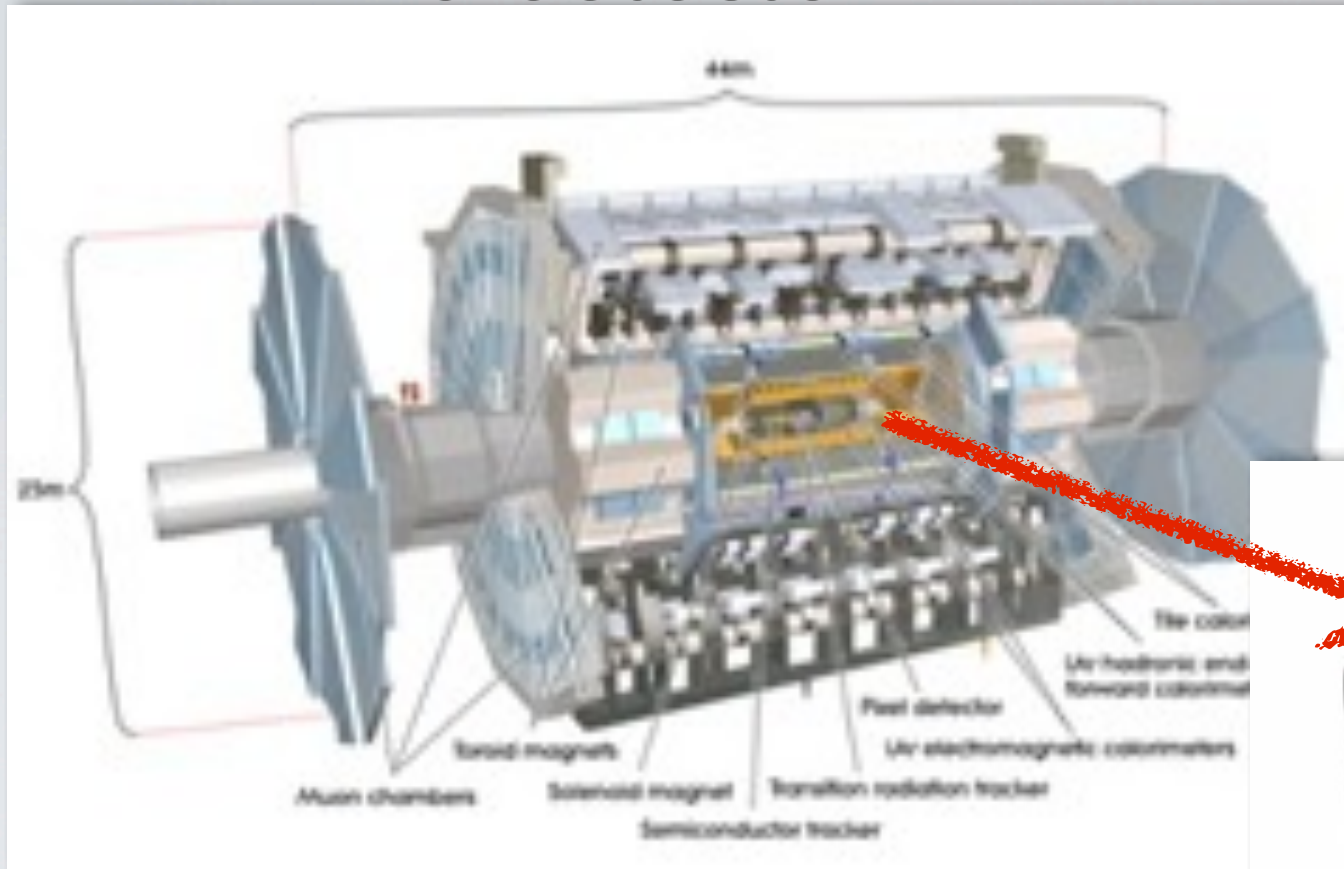


Inner detector

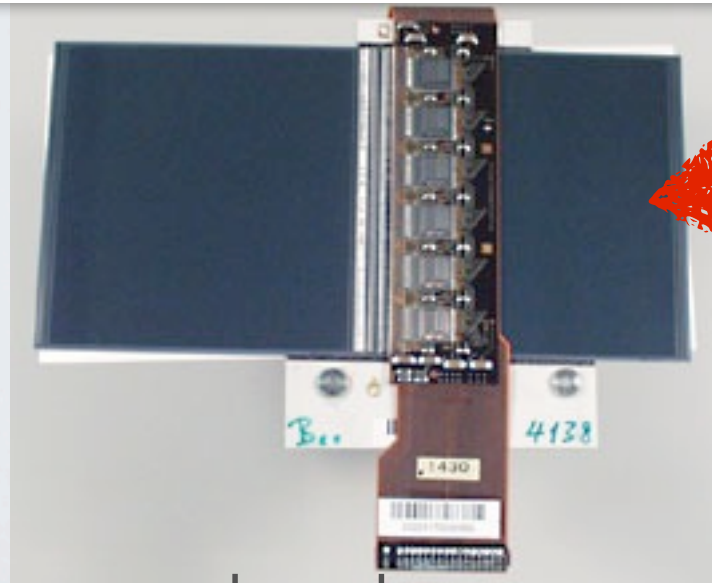
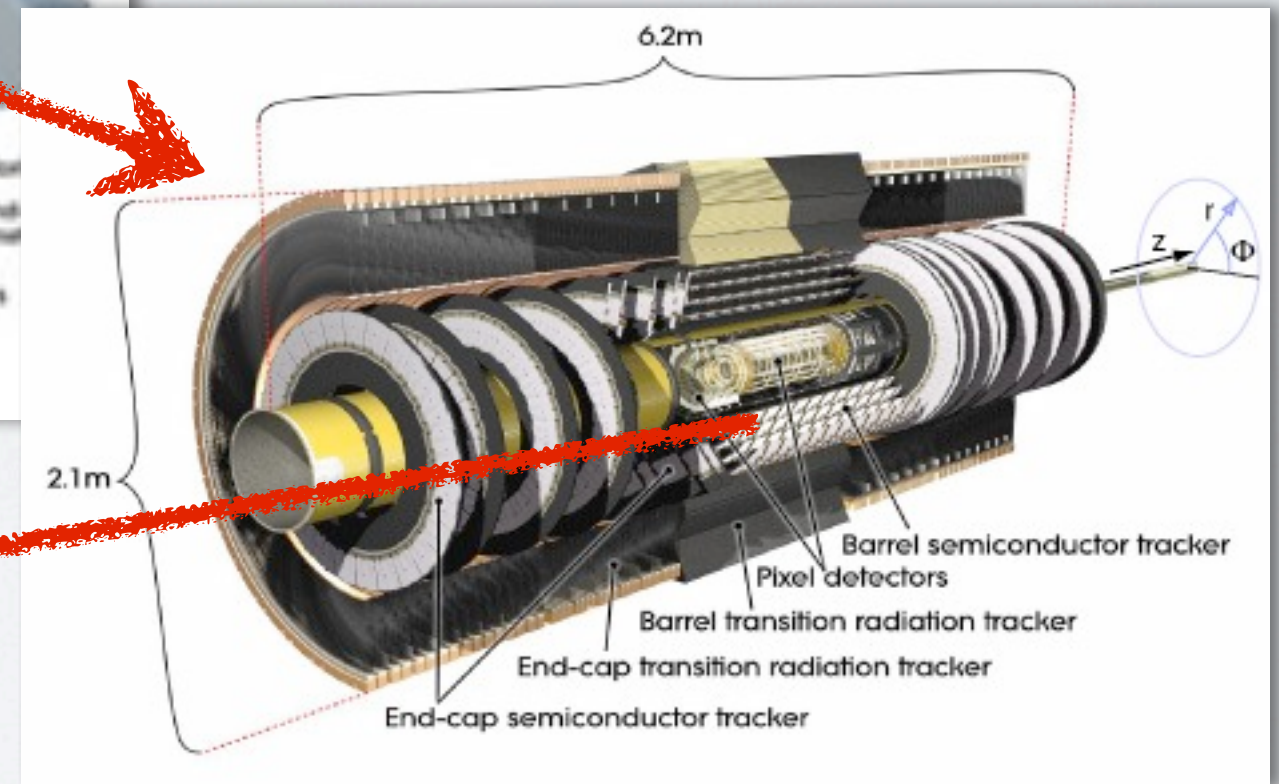


Overview

ATLAS detector



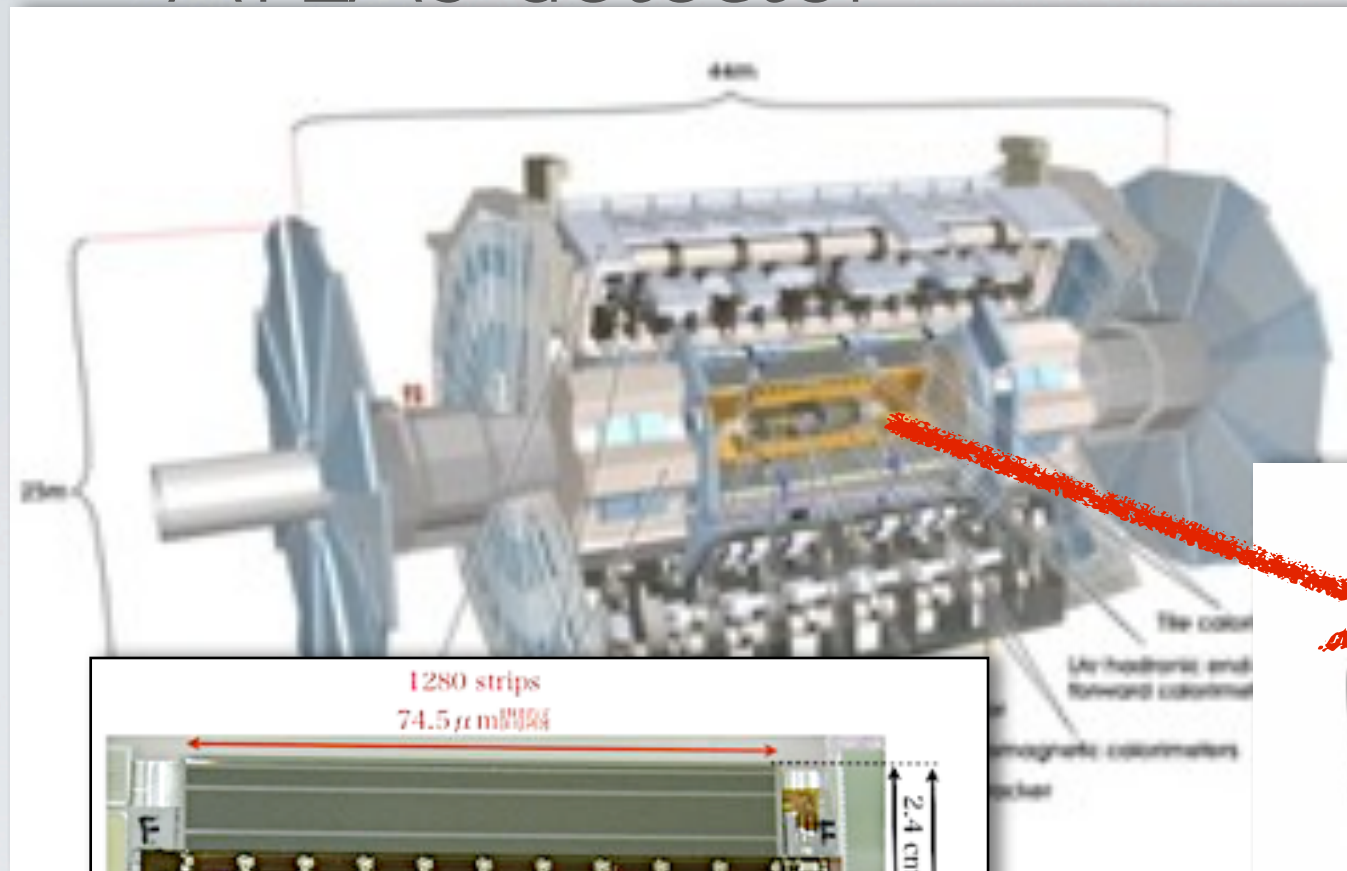
Inner detector



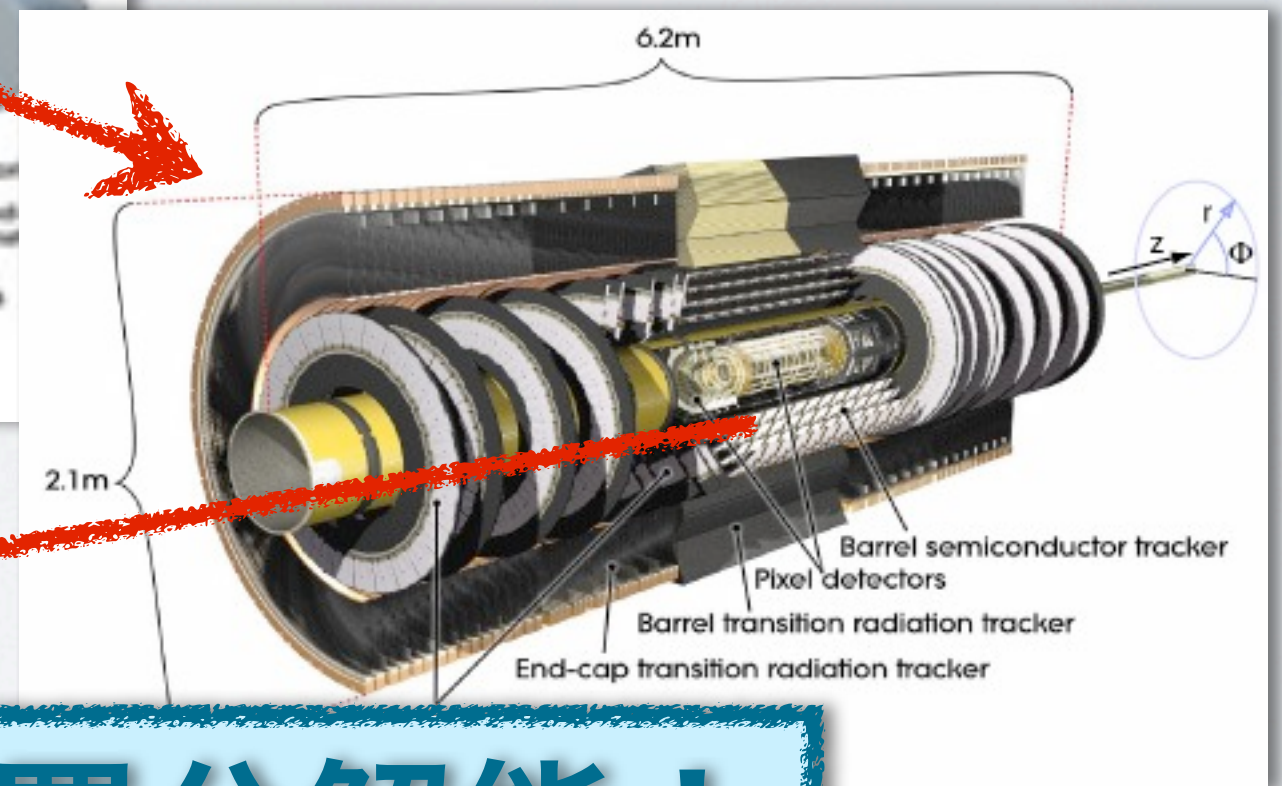
Silicon strip detector (SCT)

Overview

ATLAS detector



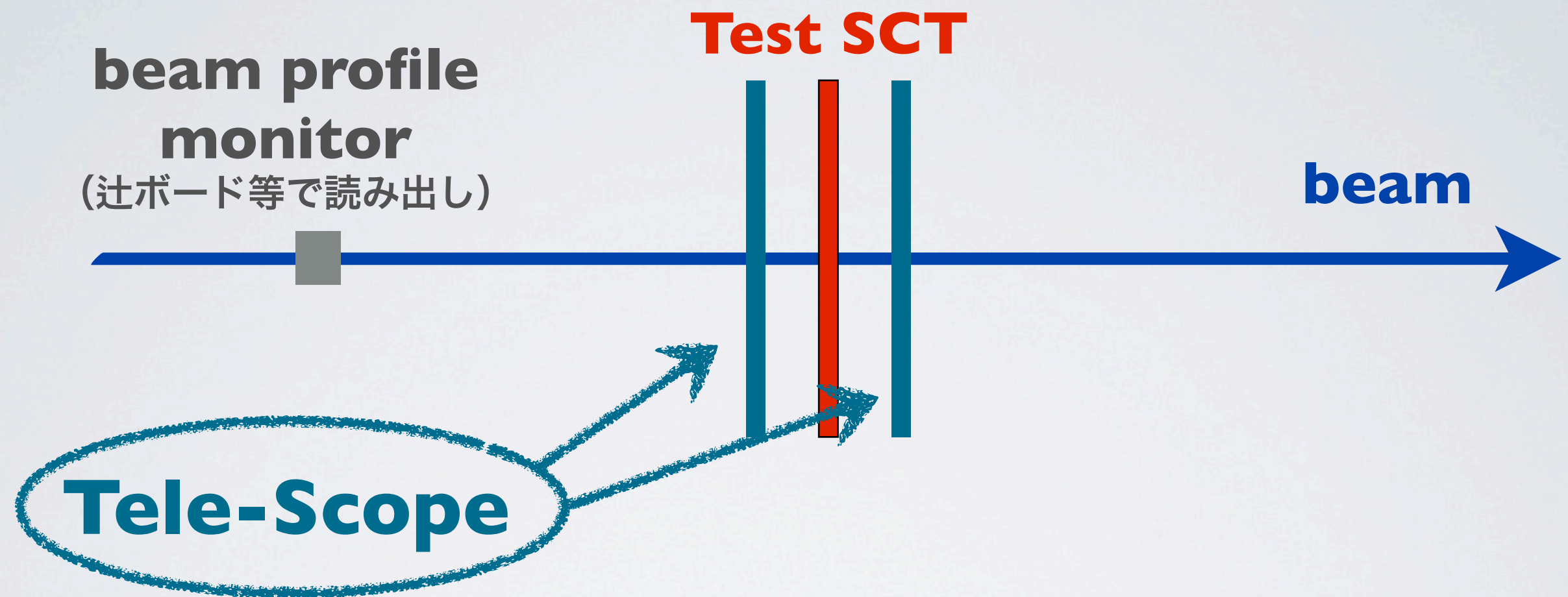
Inner detector



upgrade → 高い位置分解能！

Silicon strip detector (SCT)

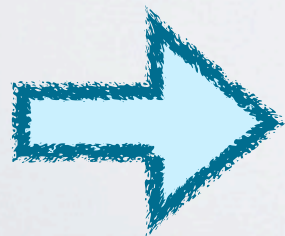
Beam test (plan)



- Tele-Scopeも高分解能であること
→ Silicon stripを採用！
- 読み出しシステム→ハードウェアを開発

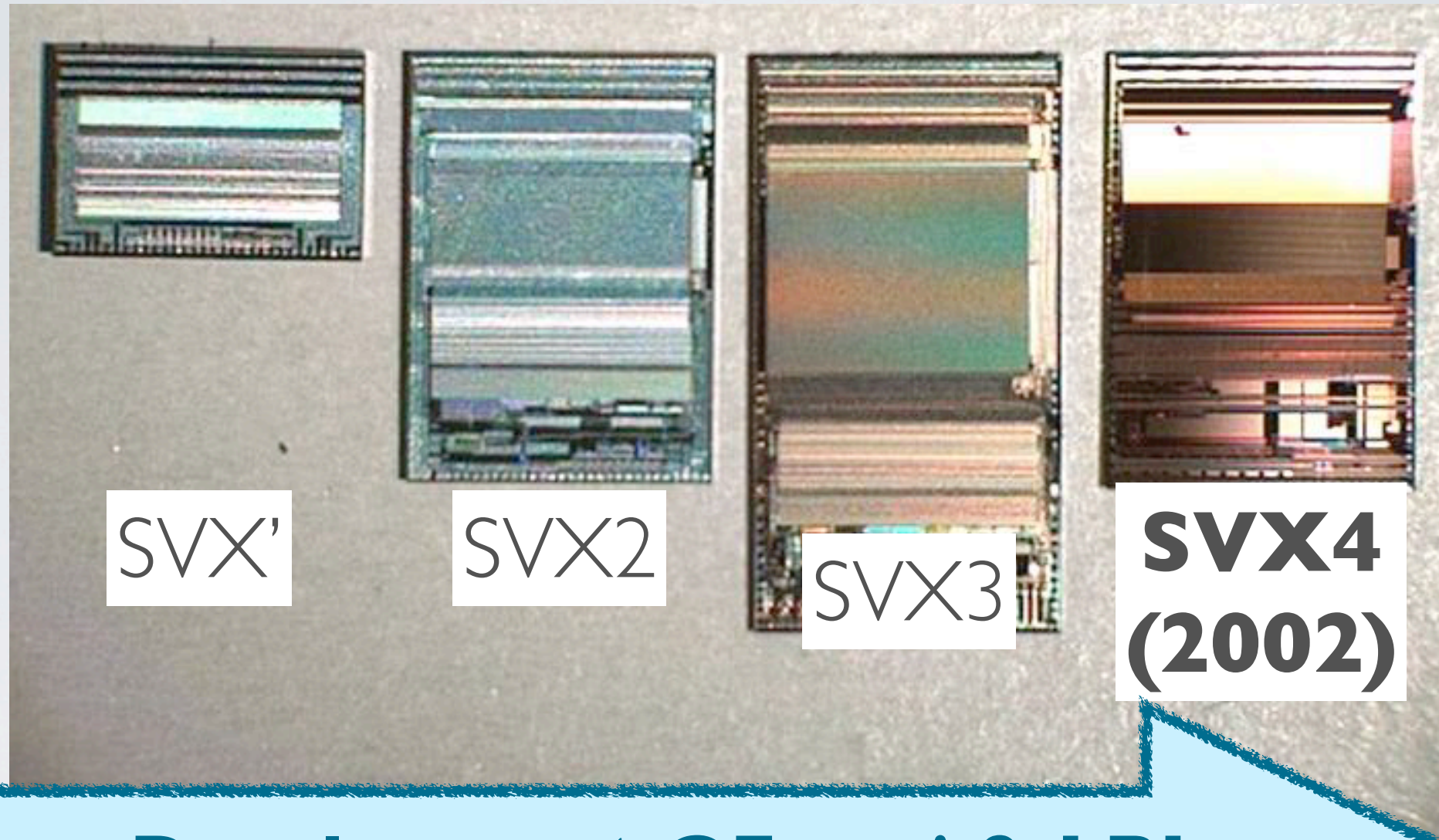
Readout board

- シリコンストリップ読み出し用のASIC
- 現状：読み出しシステムがブラックボックス
- 高い位置分解能→ADCで電荷測定したい
- 汎用性のある読み出しシステム



SVX4を使ってみよう！

SVX4 is...



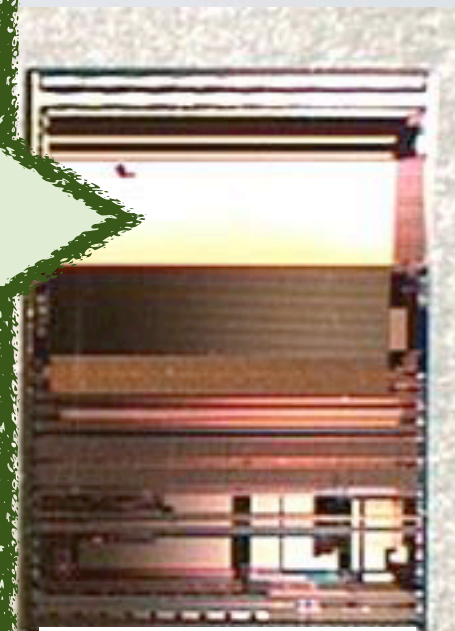
Development @Fermi & LBL

**in order to apply “Tevatron Run2b”
(phantom experiment) → CDF or Dzero**

山中研・久野研 合同年末発表会 “About SVX4 : readout chip for silicon strip detector”

SVX4 is

- **128ch (isolated)**
- **Maximum interaction rate: 132ns**
- **Wilkinson type 8bits ADC
(each channel)**
- **46 cell analog pipeline**
- **Choice of operation:
CDF & Dzero mode**
- **Real time pedestal subtraction**
- **Data sparsification**
- ...etc**

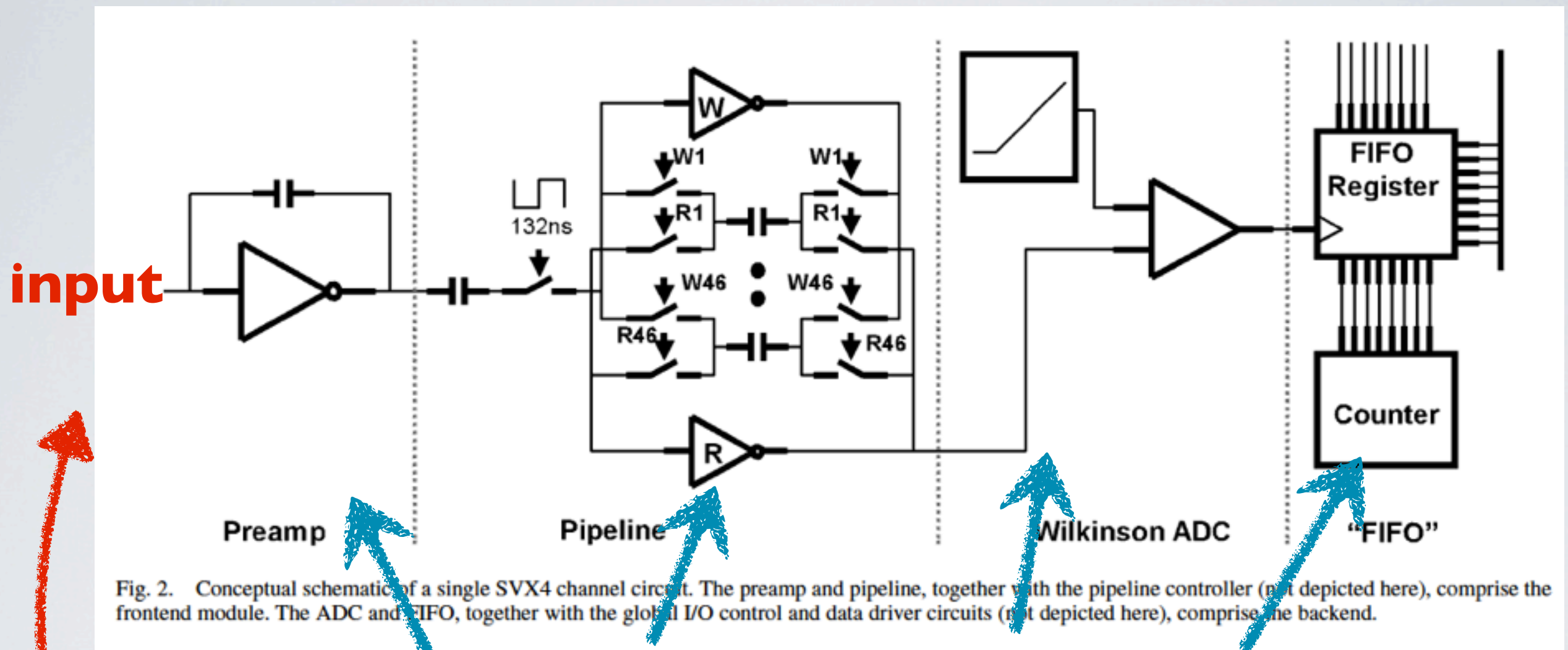


**SVX4
(2002)**



**in Run2b”
CDF or Dzero**

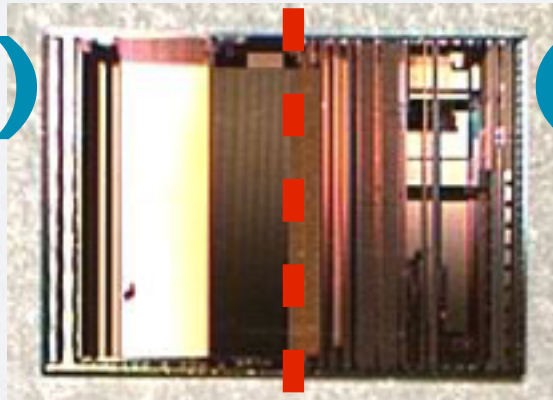
Schematic (single channel)



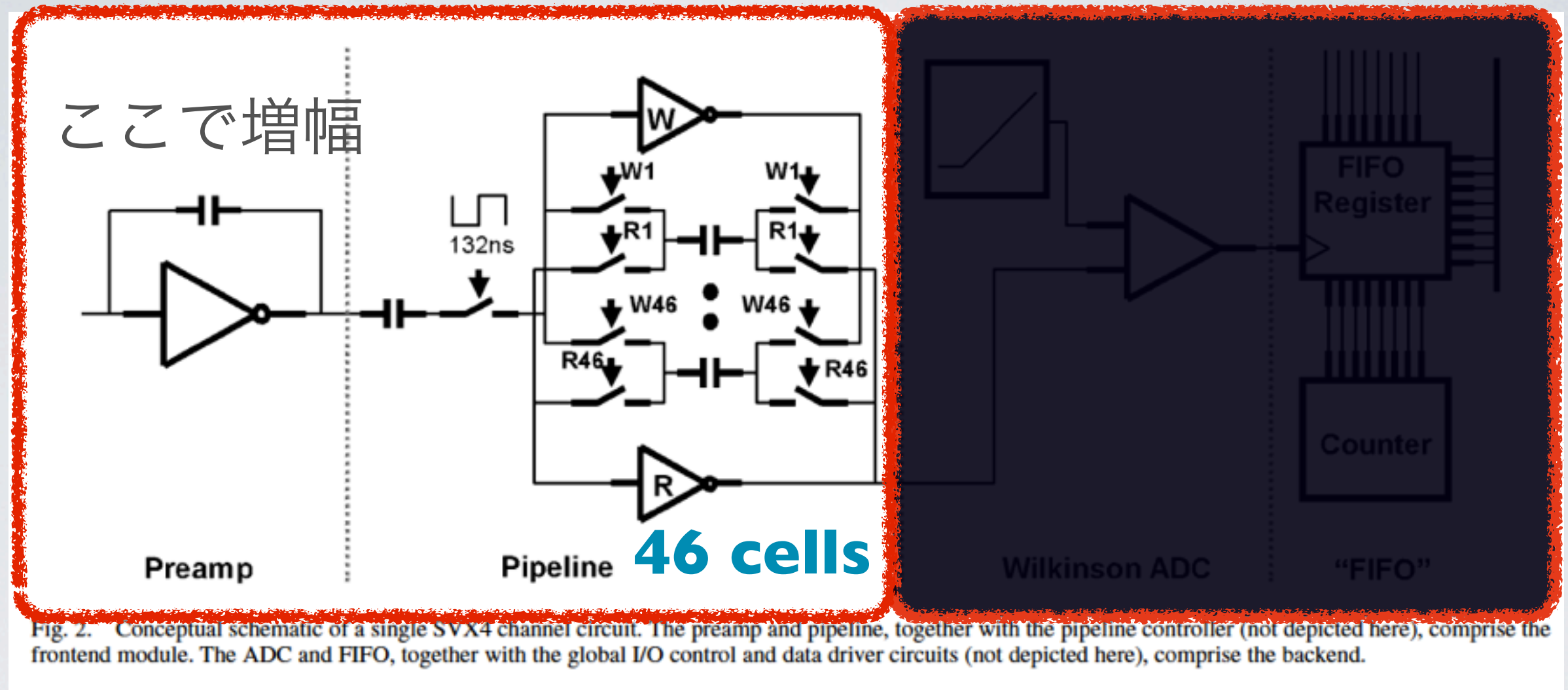
front end
(Analog)

back end
(Digital)

input

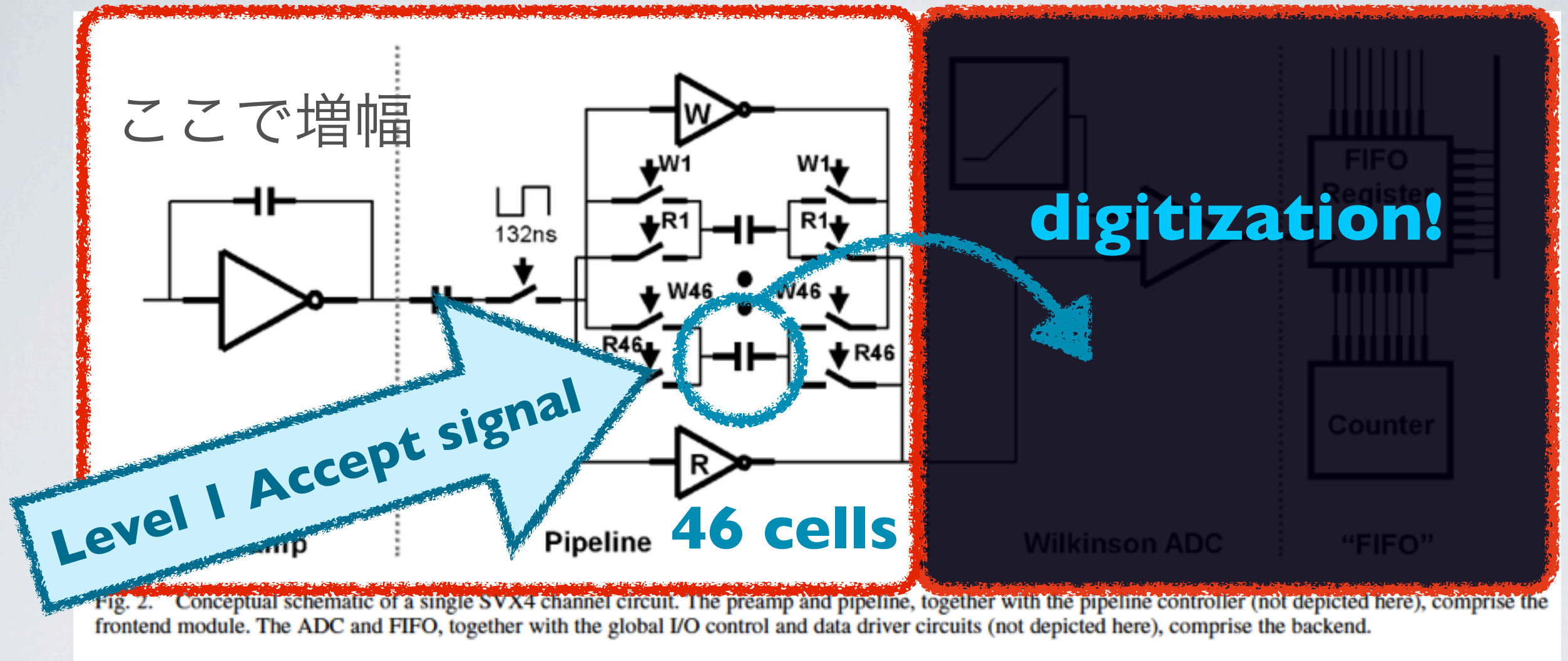


Schematic (single channel)



pipeline : ampから来たパルス情報を蓄積するところ

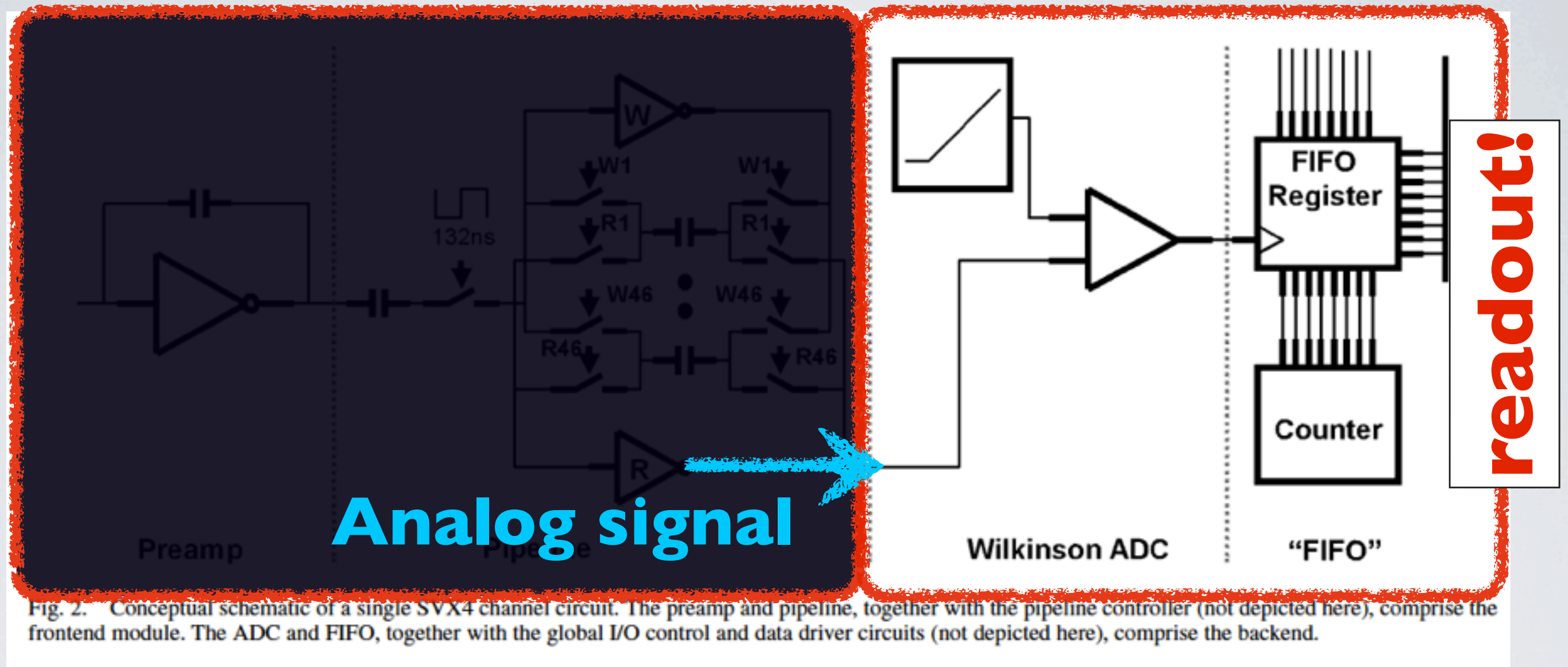
Schematic (single channel)



pipeline : ampから来たパルス情報を蓄積するところ

外部からのtrigger signal
→見たいcellの電荷を取り出す

Schematic (single channel)



**sparsification : ADCのthresholdを超えない
イベントは読み出さない**

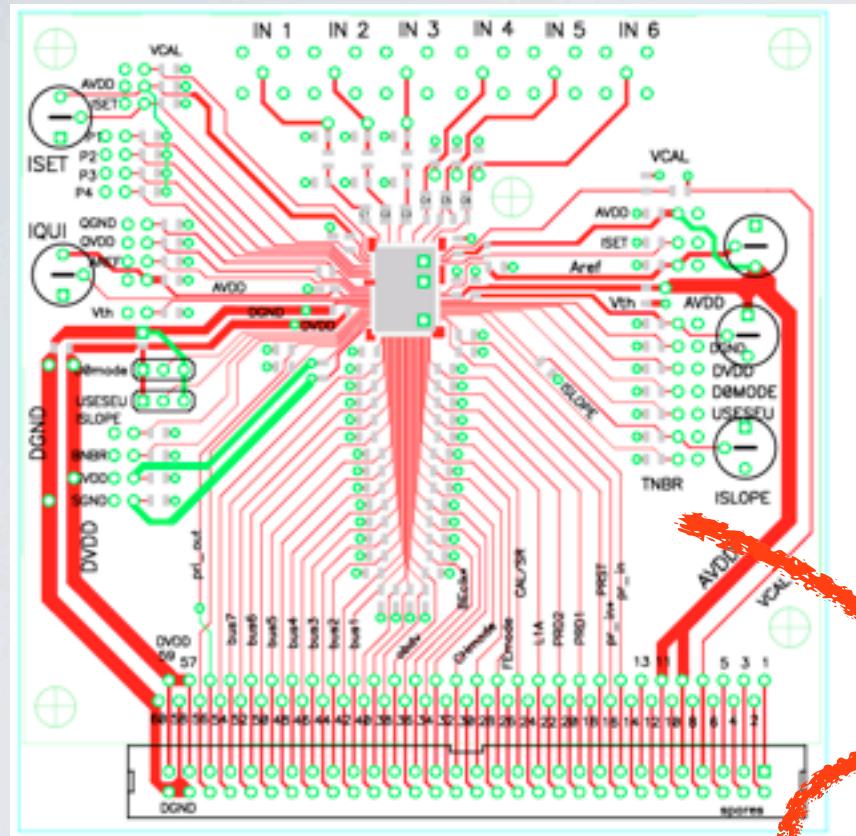
現在の進行状況

※見本

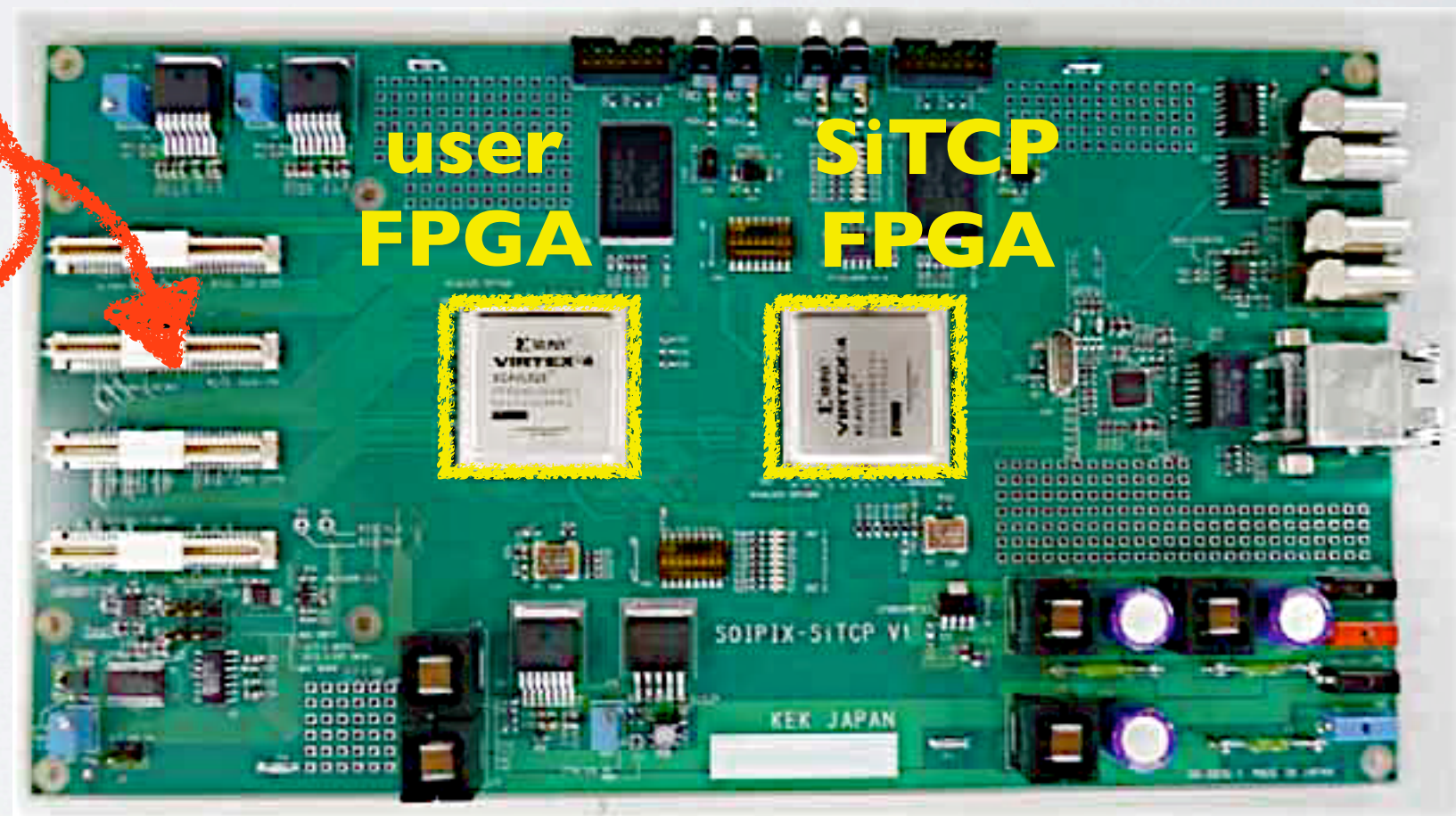
SVX4をマウントしたボードを作る

読み出しはSEABASを使う予定

SEABAS



現在、ボードの
作成中...？



Summary

- SVX4: シリコンストリップ読み出しASIC
- 最大53MHzのinteraction rate (46cells pipeline)
- 128ch、独立にADCがついている
- 多様な機能→コントロールが大変
- 現在、マウンタボードの作成中

back up

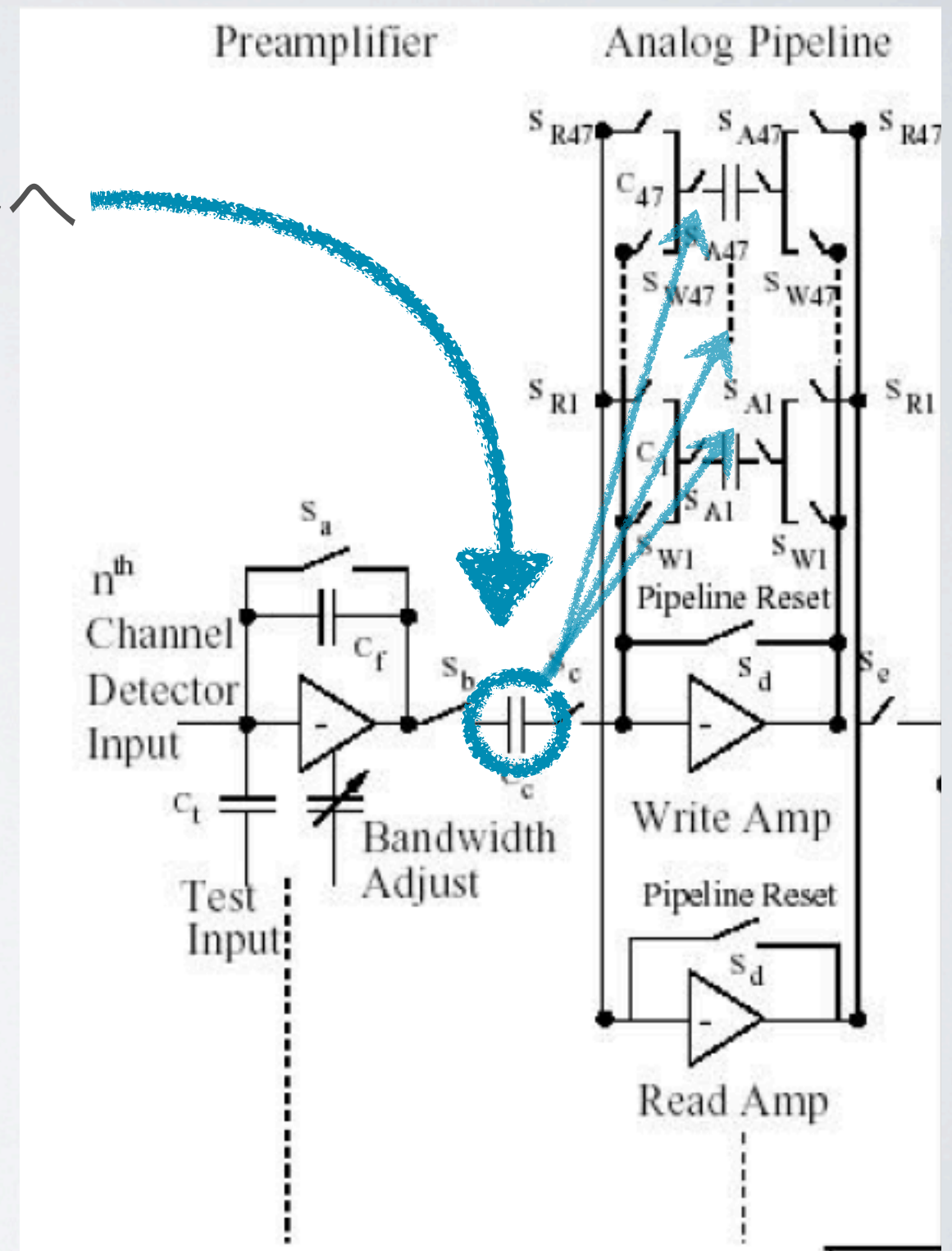
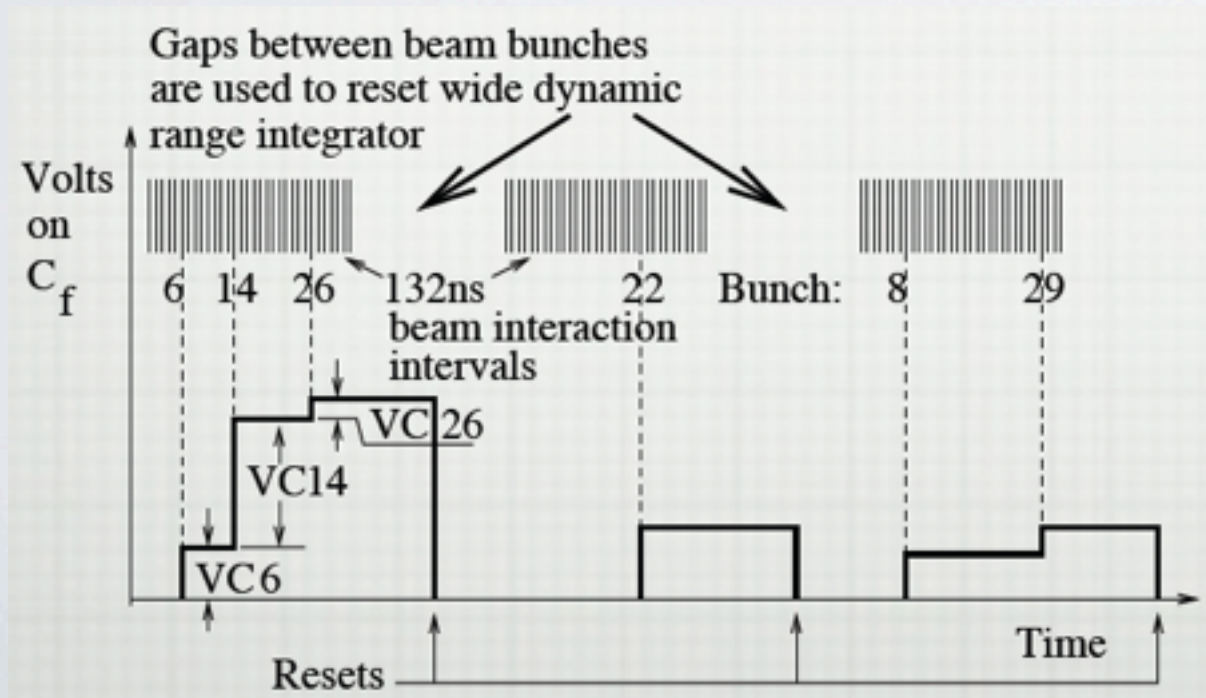
Preamp

キャパシタに電荷を蓄積

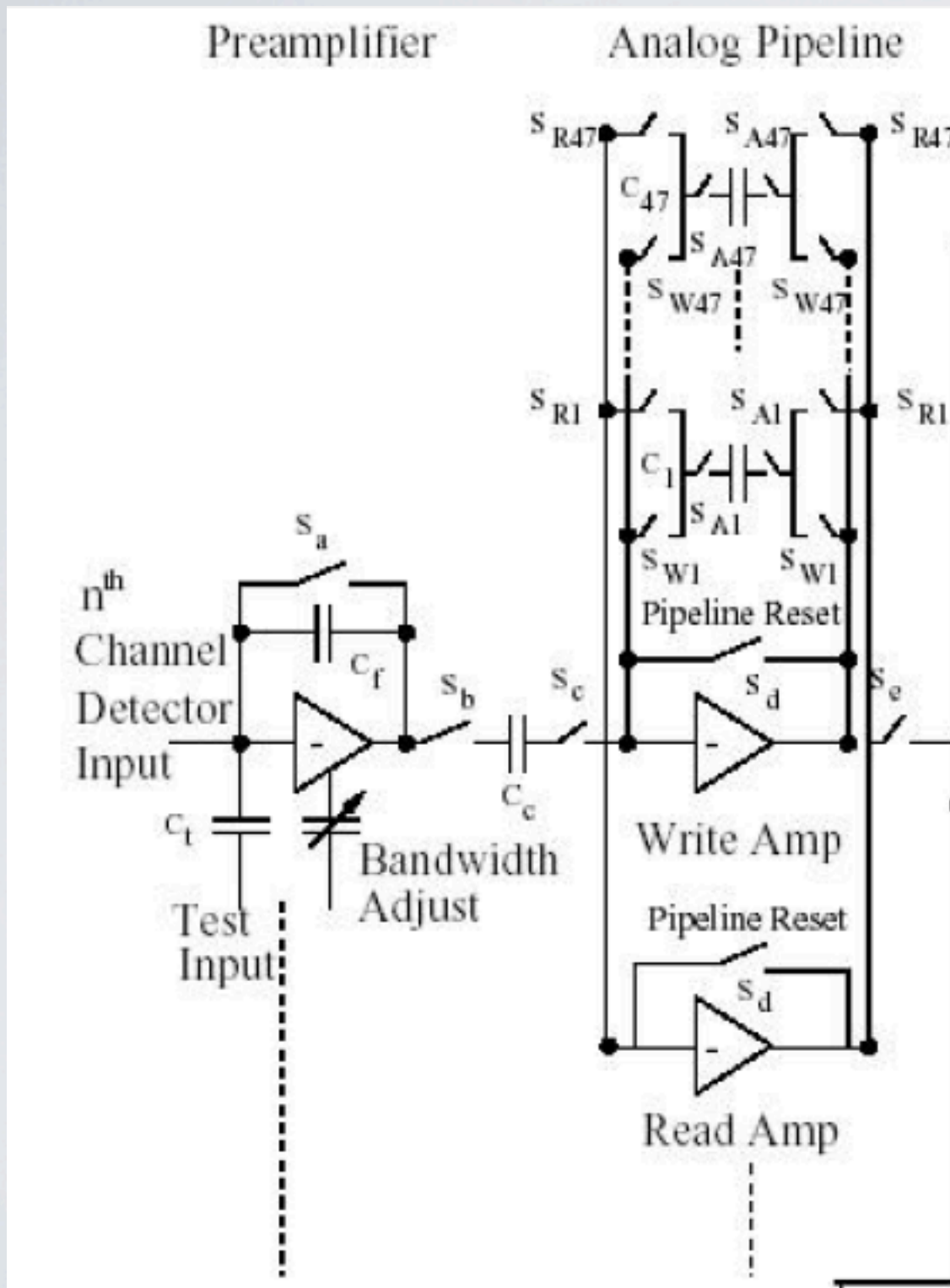
→ 132nsごとにパイプラインのセルへ



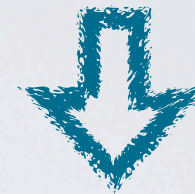
132nsの周期 (interaction rate) で
電荷をリセット



Pipeline (I)



pipelineに132nsごとに電荷が貯まる



外部からtrigger (level 1 accept)がくる



triggerが来たのと同じタイミングで
入ったpipelineの電荷をADCに送る



Digitize!

CDF & Dzero mode

- CDF: dead timeless mode
 - LIAが来ても、データは取り続ける
- Dzero: arrested mode
 - LIAが来たら、digitizeし終わるまでdata taking
はストップ

Wilkinson ADC

ランプ電圧が線形に上昇

電荷に対応する電圧の
ところまで時間を
数える(時間 = 電荷)



thresholdを決められる
(**spersification!**)

